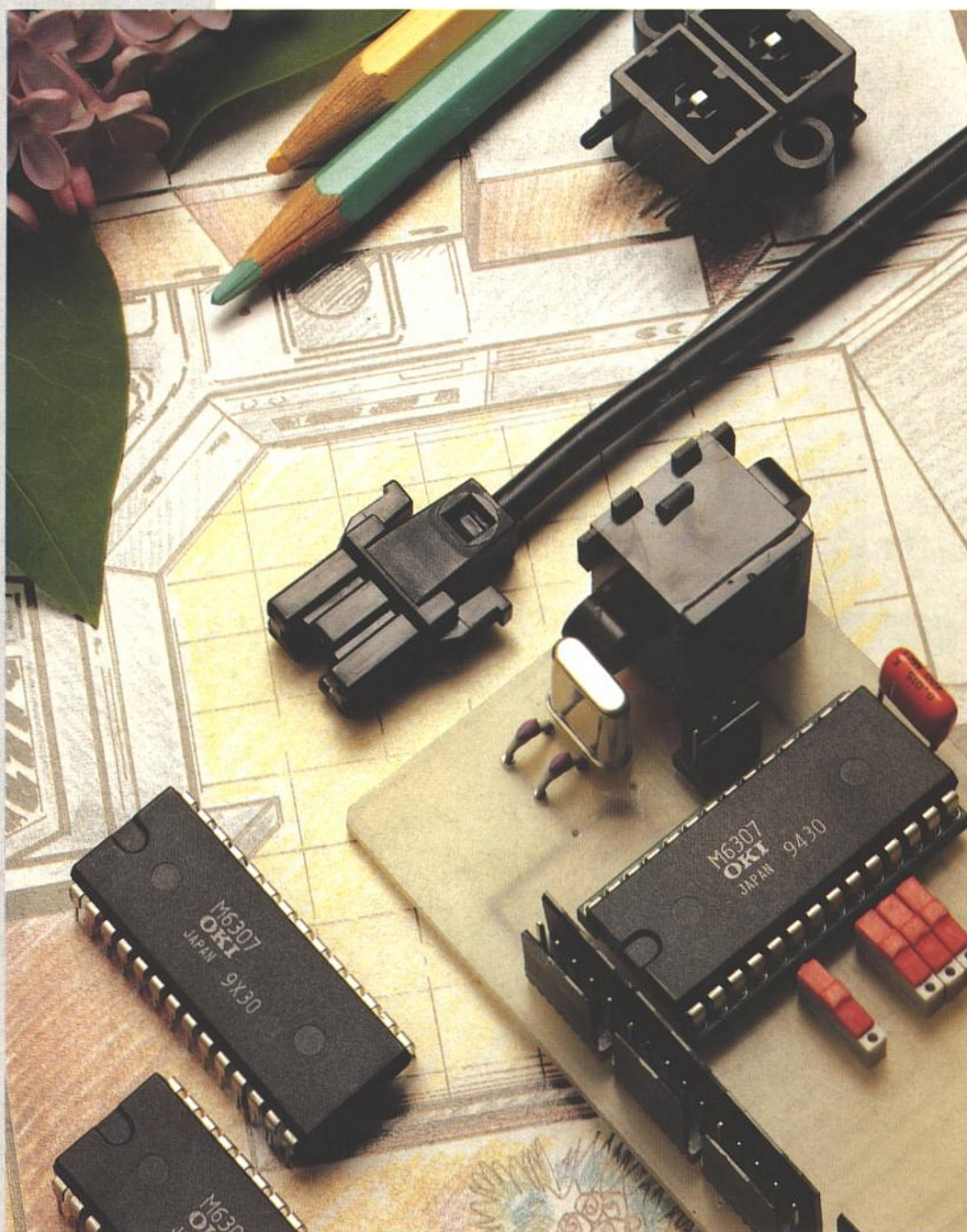


RADIO PLANS

LE NE 5050 ET LA TRANSMISSION PAR COURANTS PORTEURS
LE DECODAGE LOGICIEL DES TRAMES RC5
UN ADAPTATEUR DE PROGRAMMATION POUR 8751
UNE BALISE D'ÉMISSION 27 MHz
ARCHITECTURE DES CIRCUITS D2 BUS
LA COMMANDE DE 1/2 PONT HT AVEC LA SERIE SP-600
PSPICE 4.05 : UN PUISSANT OUTIL DE SIMULATION



T2438 - 523 - 22,00 F



SOMMAIRE

ETUDE ET CONCEPTION

- 23** AC Remote : platines chrono et alimentation

MONTAGES

- 39** Un adaptateur de programmation pour 8751
103 Une balise d'émission 27 MHz

CIRCUITS D'APPLICATIONS

- 89** Les circuits de commande 1/2 pont HT, SP600 Harris

MESURE ET INSTRUMENTATION

- 19** La station d'acquisition MEDANA, Delphin système

TECHNIQUE

- 49** Le simulateur analogique-numérique PSPICE 4.05
51 Manuel simplifié d'utilisation de PSPICE, détachable

COMPOSANTS ET TECHNOLOGIE

- 31** Architecture des circuits intégrés D2 Bus
107 La modélisation PSPICE des AOP

COMMUNICATION

- 13** Décodage logiciel des trames RC5
79 Les modems par courants porteurs — le NE5050

INFOS

- 44** NEC : La technologie ASIC CB-C7
DICOMTECH : Le VIP 20, préampli universel
46 TECHNICOME : Table de mesure sans contact
HP : Modulateurs QPSK monolithiques
74 INMOS : Une nouvelle famille de contrôleurs vidéo
78 GOULD : La série 4060, DSO
94 AD : Les RAM-DAC's CEG-DSP
GATES ENERGY : Nouveaux accus Ni-Cd
112 Annonce MESUCORA 91
PHILIPS : Le scopemeter PM90

Ont participé à ce numéro :
J. Alary, Ph.-Bajcik, N. Chaput, G. de Dieuleveult,
A. Garrigou, P. Gueulle, D. Grenier, R. Lahaye,
C. Lefebvre, D. Paret, R. Schnebelen.

RADIO PLANS

ELECTRONIQUE APPLICATIONS

MENSUEL édité par la Société Parisienne d'Édition
Société anonyme au capital de 1 950 000 F
Siège social

Direction-Rédaction-Administration-Ventes :
2 à 12, rue de Bellevue, 75940 Paris Cedex 19
Tél. : 42.00.33.05

Tél. : PGV 220 409 F - Télécopie : 42.41.89.40

Président-Directeur Général,

Directeur de la Publication :

J.-P. VENTILLARD

Directeur de la Rédaction :

Bernard FIGHIERA

Rédacteur en chef :

Claude DUCROS

Publicité : Société Auxiliaire de Publicité

70, rue de Compans, 75019 Paris

Tél. : 42.00.33.05 - C.C.P. 37-93-60 Paris

Directeur commercial : J.-P. REITER

Chef de publicité : Francine FIGHIERA

Assistée de : Laurence BRESNU

Promotion : Société Auxiliaire de Publicité

Mme EHLINGER

Marketing : Jean-Louis PARBOT

Directeur des ventes : Joël PETAUTON

Inspecteur des ventes : Société PROMEENTE

M. Michel IATCA

24-26, bd Poissonnière, 75009 Paris.

Tél. : 45.23.25.60 - Fax. 42.46.98.11

Abonnements : Odette LESAUVAGE

Service des abonnements :

2 à 12, rue de Bellevue, 75019 Paris.

Voir notre tarif

« spécial abonnement ».

Pour tout changement d'adresse, envoyer la dernière bande accompagnée de 2,20 F en timbres.

IMPORTANT : ne pas mentionner notre numéro de compte pour les paiements par chèque postal.

Electronique Radio Plans décline toute responsabilité quant aux opinions formulées dans les articles, celles-ci n'engageant que leurs auteurs. Les manuscrits publiés ou non ne sont pas retournés.

« La loi du 11 mars 1957 n'autorisant aux termes des alinéas 2 et 3 de l'article 41, d'une part, que « copies ou reproductions strictement réservées à l'usage privé du copiste et non destinées à une utilisation collective » et, d'autre part, que les analyses et les courtes citations dans un but d'exemple et d'illustration, « toute représentation ou reproduction intégrale, ou partielle, faite sans le consentement de l'auteur ou de ses ayants-droit ou ayants-cause, est illicite » (alinéa premier de l'article 40). Cette représentation ou reproduction, par quelque procédé que ce soit, constituerait donc une contrefaçon sanctionnée par les articles 425 et suivants du Code Pénal ».

Ce numéro a été tiré

à 51 600 exemplaires

Dépôt légal juin 91 - Éditeur 1650 -

Mensuel paraissant en fin de mois.

Distribué par S.A.E.M. Transport-Presses.

Photocomposition COMPOGRAPHIA - 75019 PARIS -

Imprimerie SIEP Bois-le-Roi et REG Lagny.

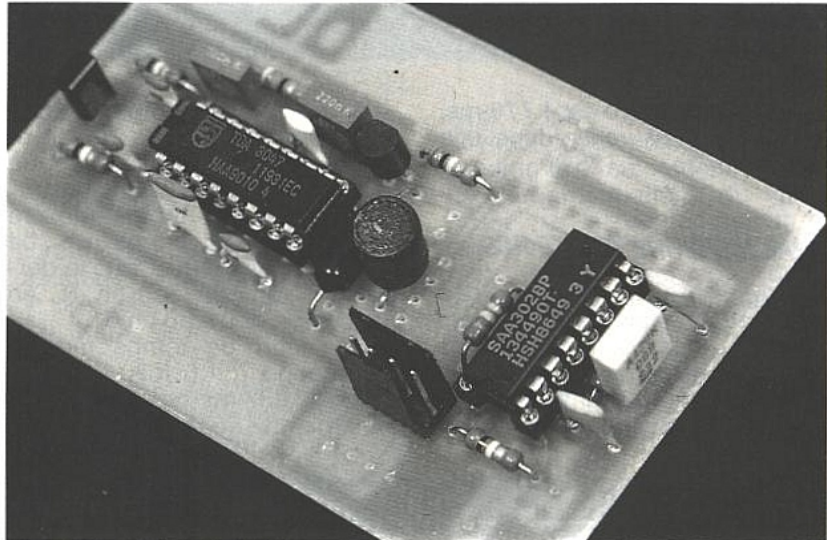
Photo de couverture : E. Malemanche.

Ce numéro comporte un encart broché Hewlett-Packard folioté 59 à 62.

Décodage des trames RC5 par microcontrôleur

Les articles de D. Paret parus dans les colonnes du journal vous ont mis l'eau à la bouche et vous aimeriez bien décoder des trames RC5

directement avec un microcontrôleur sans ajouter de composants à votre circuit imprimé. Voici enfin une solution, bien tardive, nous l'avouons, mais nous mettons un point d'honneur à ne publier que des systèmes qui fonctionnent, cela vous l'aviez sans doute déjà remarqué.



Rappels des principes RC5

La trame RC5 est composée de 14 informations binaires, chacune de ces informations véhicule soit un 1 logique soit un 0 logique. La **figure 1** nous montre

les récepteurs qui sont aussi divers que variés (téléviseur, magnétoscope, lecteur de disque laser, décodeur télétexte,...). Les six dernières informations

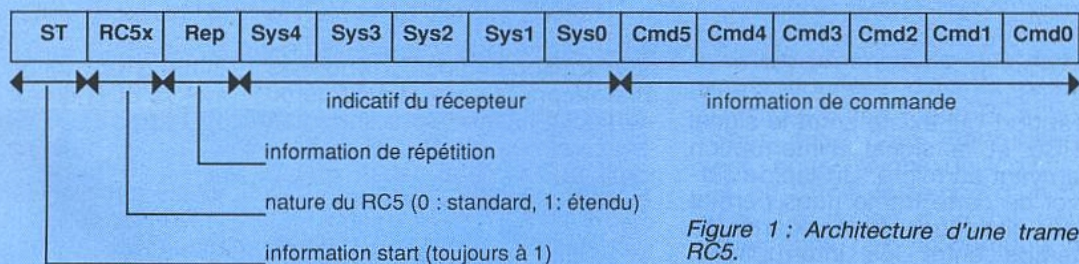


Figure 1 : Architecture d'une trame RC5.

l'architecture d'une trame RC5. La première information reçue est le bit ST qui dans le format RC5 doit toujours être à 1, cette notion est importante pour le décodage des signaux. La seconde information RC5x peut prendre les deux valeurs selon la nature du signal reçu (1 dans le cas du RC5 standard et 0 dans le cas du RC5 étendu). La troisième est une information de répétition. Les cinq informations suivantes forment le code d'identification du récepteur, elles permettent de différencier

permettent de constituer la commande à exécuter par le récepteur, on code donc au maximum 64 commandes pour un récepteur, ces commandes sont par exemple (son off, son +, son -, canal7, avance rapide, pause,...). L'information élémentaire d'une trame RC5 est soit un 0 logique soit un 1 logique. Les transmissions RC5 sont codées en biphase, la **figure 2** nous montre les représentations temporelles des informations 0 et 1. Comme vous l'a signalé D. Paret dans ses articles, la durée typique d'une infor-

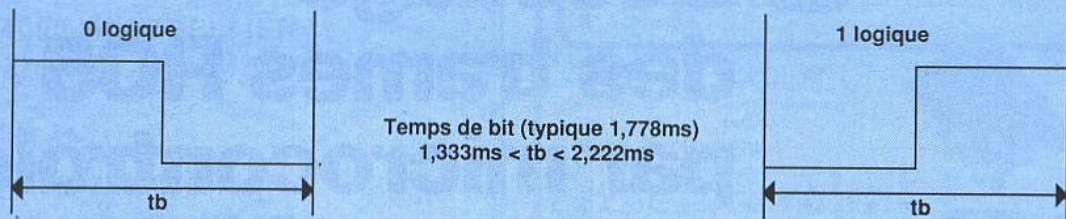


Figure 2 : Description d'un bit dans la trame.

mation élémentaire est 1,778 ms, ce temps peut varier dans une fourchette de $\pm 25\%$.

ANALYSE D'UNE TRAME RC5

Le signal RC5 provoque des interruptions qui sont dirigées vers le microcontrôleur. Les interruptions arrivent lorsqu'un front montant du signal RC5 survient. La **figure 3** nous montre le

- Si l'écart de temps mesuré correspond au temps de bit et que le dernier bit décodé est un 1, on décode de nouveau un 1.
- Si l'écart de temps mesuré correspond au temps de bit (1,778 ms typique) et que le dernier bit décodé est un 0, on décode de nouveau un 0.
- Si l'écart de temps mesuré correspond à 1,5 fois le temps de bit (2,667 ms typique) et que le dernier bit décodé est un 1, on

décode 2 bits supplémentaires, tout deux à 0.

- Si l'écart de temps mesuré correspond à 1,5 fois le temps de bit et que le dernier bit décodé est un 0, on décode un bit supplémentaire égal à 1.
- Si l'écart de temps mesuré correspond à 2 fois le temps de bit (3,556 ms typique) et que le dernier bit décodé est un 1, on décode 2 bits supplémentaires, le premier à 0, le suivant à 1.

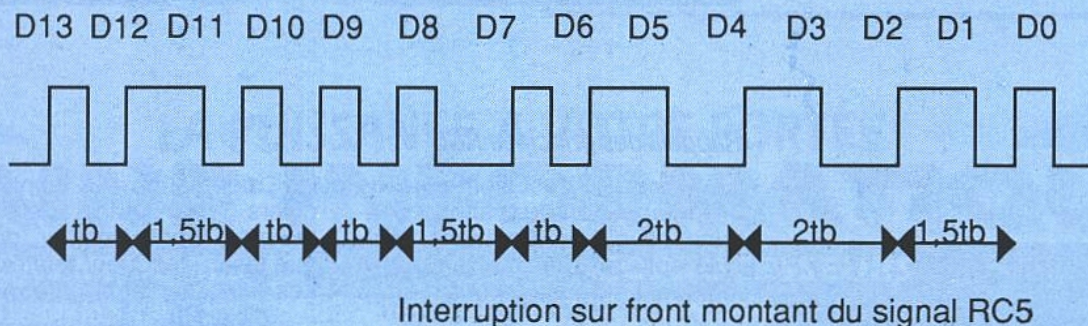


Figure 3 : Rapport entre signal RC5 et interruptions micro.

rapport qui existe entre le signal RC5 et le signal d'interruption arrivant au micro. Un rapide survol de cette trame nous permet de distinguer trois écarts de temps entre les interruptions. Deux interruptions successives sont séparées soit de 1, 1,5 ou 2 fois le temps de bit. Une analyse un peu plus fine nous montre que seule, cette information n'est pas suffisante pour permettre le décodage de la trame. On dispose d'une information supplémentaire qui est le dernier bit décodé ; en effet dans la définition du format RC5, on a la certitude que le premier bit de la trame est un 1, nous allons exploiter cette précieuse information. Fort de ces deux informations (dernier bit et écart de temps entre 2 interruptions), nous distinguons cinq séquences élémentaires (**figure 4**).

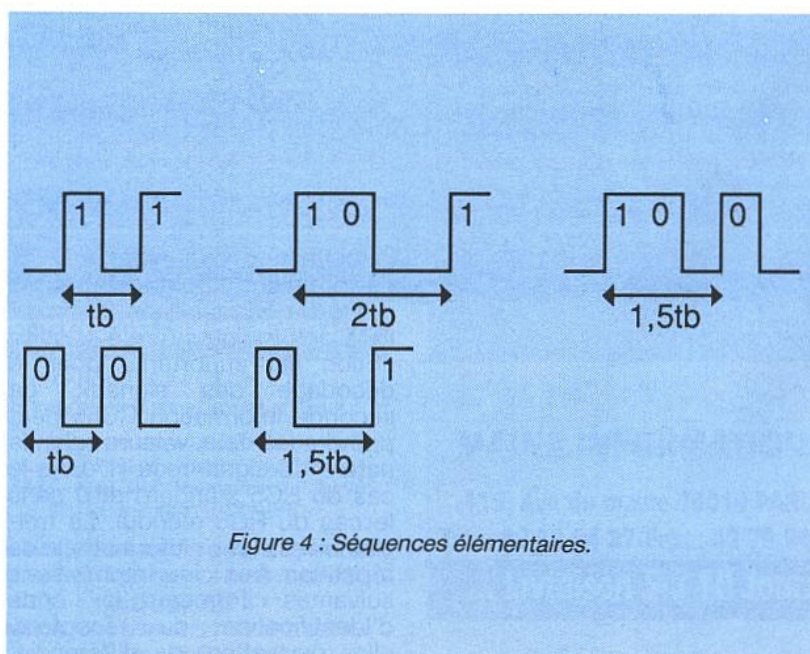


Figure 4 : Séquences élémentaires.

– Toutes les autres configurations sont impossibles avec le format RC5.

Lors de la phase de décodage, il est important de compter les bits décodés. Le compteur à la valeur 14 nous indiquera que l'ensemble de la trame RC5 est décodée. Savons-nous maintenant décoder une trame RC5 ? Pas tout à fait, il reste un petit problème. La **figure 5** nous montre la fin d'une trame RC5, lorsque la dernière interruption INTO survient, les principes de décodage mis en évidence nous permettent de décoder d1 et nous ne disposons pas d'informations nous permettant de décoder d0. L'utilisation d'un timer s'impose, la course de ce timer doit impérativement englober la totalité de la trame RC5 et expirer, en provoquant une interruption, après la réception du dernier bit RC5. Ce timer

INTERRUPTIONS EXTERNES ET MICROCONTRÔLEUR 80C31

Le 80C31 peut réagir sur des interruptions externes par le biais de deux broches du circuit. Ces interruptions sont nommées INTO (broche 12) et INT1 (broche 13). Le 80C31 ne peut réagir aux interruptions que sur des fronts descendants ou sur détection d'un niveau bas. Il est nécessaire de programmer le registre (TCON) pour préciser la nature du signal d'interruption (front ou niveau).

Timer et 80C31

Lors de la phase d'analyse, on a constaté qu'il était nécessaire de disposer d'un timer pour pouvoir borner le décodage dans le

Fréquence XTAL	Temps de cycle en microsecondes
4,000 MHz	3,000
8,000 MHz	1,500
9,575 MHz	1,253
10,000 MHz	1,200
11,059 MHz	1,085
12,000 MHz	1,000

Avec toutes ces informations, voyons maintenant comment programmer ce fameux TIMER. La programmation du timer passe par la programmation du registre TMOD ; ce registre permet de préciser de quelle manière le timer doit travailler (mode 1 dans notre cas). Imaginons que nous désirions provoquer une interruption après un temps de 20 ms (20 000 μ s), pour cela il faut prépositionner la valeur du timer de manière à ce que la différence entre la valeur maximale du timer (FFFFh) et la valeur prépositionnée corresponde à 20 ms. Sur cet exemple précis et en considérant un quartz à 12 MHz une attente de 20 ms correspond à 4E20h, incrémentation du compteur, la valeur initiale du compteur est donc : FFFFh – 4E20h soit B1DFh. N'oubliez pas, un timer est incrémenté à chaque cycle machine.

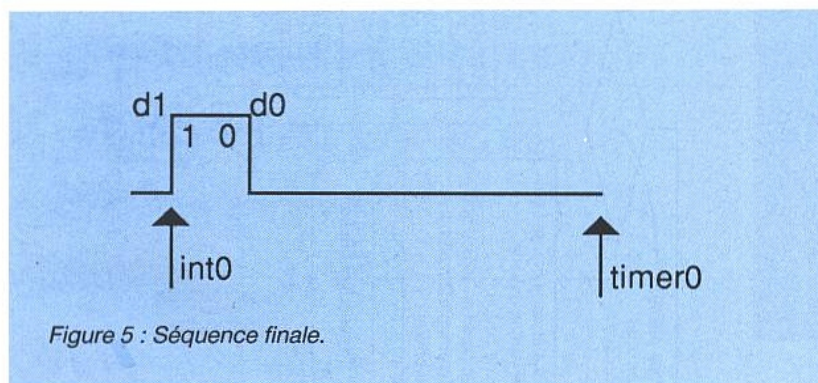


Figure 5 : Séquence finale.

va avoir deux utilisations : tout d'abord les mesures de temps entre deux interruptions, et ensuite il va nous permettre de borner le décodage dans le temps. Ce timer doit démarrer lors de la réception du premier bit (ST) de la trame RC5 et lors de son expiration, le compte de bits doit être analysé :

– Si ce compteur est à la valeur 14, l'ensemble de la trame est décodée et le code RC5 peut être mis à disposition d'un programme exploitant.

– Si ce compteur est à la valeur 13, nous sommes dans le cas de la **figure 5**, le code RC5 est complété par un 0 supplémentaire et peut être mis à disposition d'un programme exploitant.

– Si ce compteur est à une autre valeur, nous sommes dans un cas d'erreur, le code RC5 pseudo-décodé ne doit surtout pas être mis à disposition d'un programme exploitant.

Une fois finie une phase de décodage, il faut bien sûr se préparer à recevoir une autre trame RC5.

temps. Le 80C31 a le bon goût de disposer de deux timers appelés TIMER0 et TIMER1. Ces timers peuvent fonctionner selon 4 modes différents, nous nous contenterons du mode 1. Dans ce mode 1, nous disposons d'un timer 16 bits qui est incrémenté à chaque cycle machine. L'interruption TIMER est générée lorsqu'il y a débordement du timer (passage du FFFFh à 0000h).



Une question se pose, comment connaître le temps du cycle machine ? La réponse est toute simple, elle est donnée dans la documentation INTEL, le temps de cycle correspond à 12 fois la période du quartz. Soit pour un quartz à 12 MHz un cycle correspond à 1 micro-seconde. Le tableau suivant vous indique le temps de cycle machine en fonction d'un petit nombre de valeurs quartz.

ALGORITHME DE DÉCODAGE

Les **figures 6** et **7** (synoptiques du programme) reprennent toutes les informations que nous avons données dans la phase d'analyse d'une trame RC5. Les temps entre deux interruptions sont, nous l'avons déjà dit, 1 ; 1,5 ou 2 fois le temps d'un bit RC5. Le temps d'un bit peut varier dans des proportions de $\pm 25\%$, il faut donc fixer des domaines disjoints dans lesquels ces temps (1tb, 1,5 tb et 2 tb) pourront évoluer.

soit T_m le temps mesuré.

soit T_{1min} , T_{1max} , T_{2min} , T_{2max} , T_{3min} , et T_{3max} les limites de ces domaines.

si $T_m < T_{1max}$ et $T_m > T_{1min}$ alors $T_m = 1\text{tb}$

si $T_m < T_{2max}$ et $T_m > T_{2min}$ alors $T_m = 1,5\text{tb}$

si $T_m < T_{3max}$ et $T_m > T_{3min}$ alors $T_m = 2\text{tb}$

Ces encadrements permettent de tenir compte de la grande diversité des résonateurs céramique qui sont utilisés dans les télécommandes à infra-rouge.

Le synoptique du programme qui vous est présenté **figure 6** est prévu pour traiter les interruptions parasites, celles-ci se détectent en allant lire la broche d'interruption. Si la broche d'interruption est à un niveau logique haut (1), nous sommes en présence d'une interruption parasite.

Lors de la première interruption, le processus doit initialiser le compteur de bits à 1 pour signifier que l'on a déjà décoder un bit, initialiser le code interne RC5, initialiser et démarrer le timer.

Lors des interruptions suivantes, le processus doit mesurer le temps courant et calculer le temps écoulé depuis la dernière interruption. Le temps courant est la valeur actuelle du timer, le temps de base correspond à la valeur du timer lors de l'interruption précédente. Temps écoulé = Temps courant - Temps de base. (le timer est incrémenté à chaque cycle machine). Ce temps calculé est analysé pour savoir si il appartient à un des domaines tb, 1,5 tb ou 2 tb. Si c'est le cas, le code interne RC5 est mis à jour et le temps courant devient le nouveau temps de base.

Les processus décrits sur les schémas 6 et 7 décodent les informations RC5 au fur à mesure de leur apparition.

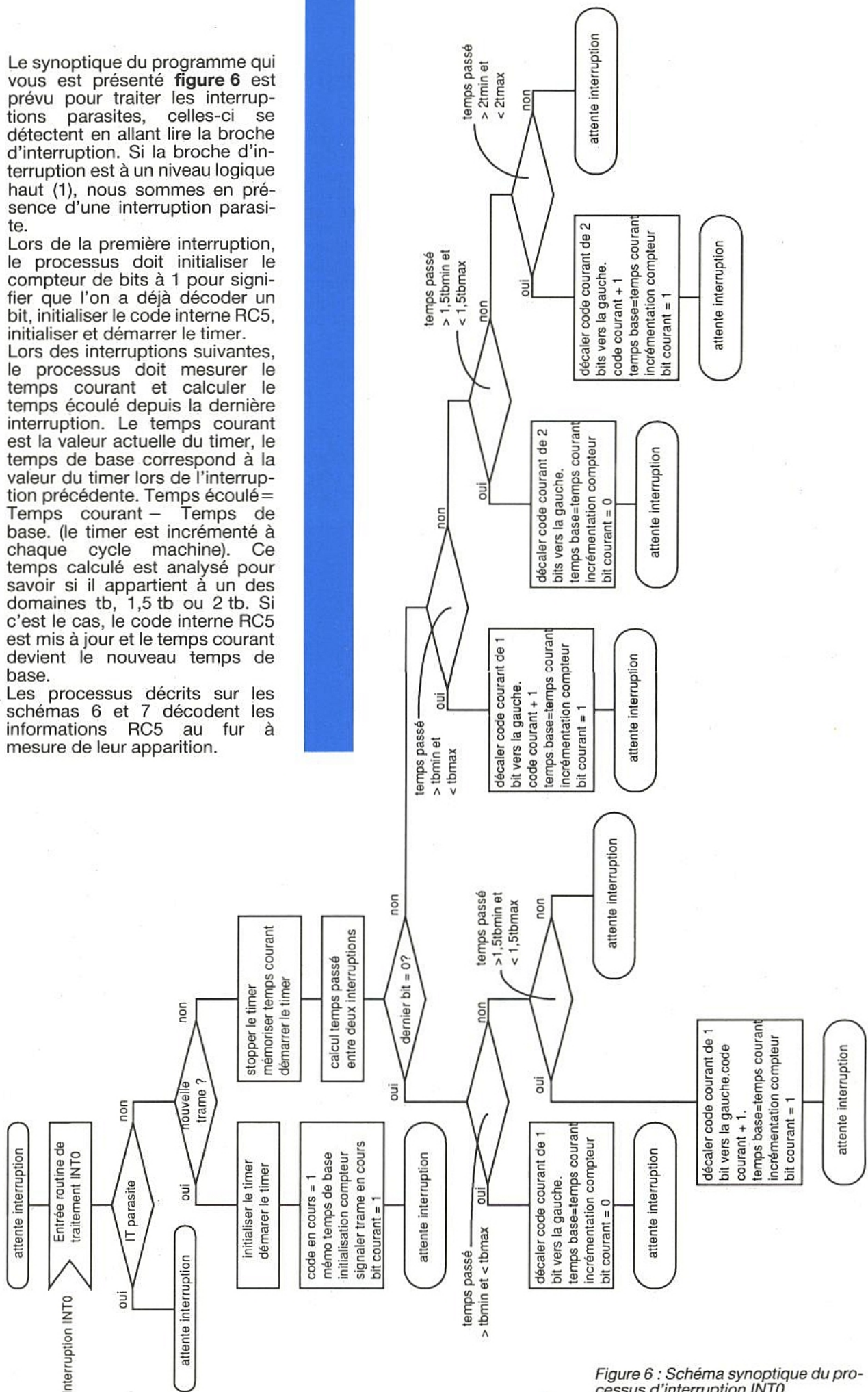


Figure 6 : Schéma synoptique du processus d'interruption INTO.

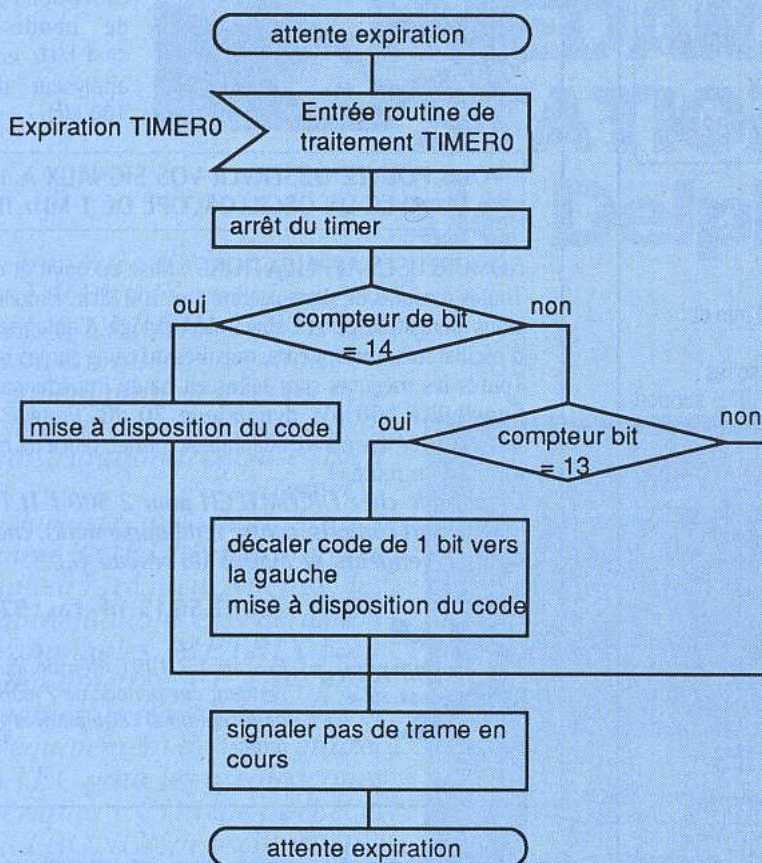


Figure 7 : Schéma synoptique du processus d'interruption TIMER0.

On aurait pu stocker les intervalles de temps entre deux interruptions et analyser ces informations à expiration du timer, cette méthode fonctionne bien mais elle est gourmande en mémoire (provision de 14 mots pour stockage des temps). Nous avons donc opter pour la solution du décodage à la volée. Voyons sur un exemple l'évolution du code interne et du compteur de bits en fonction de l'interruption INTO ; nous reprenons notre trame RC5 de la figure 3. Le code transmis sur cette trame est en binaire 11 000011010100.

IT 1 code = 00 0000 0000 0001
temps = xxx cptr = 1
IT 2 code = 00 0000 0000 0011
temps = tb cptr = 2
IT 3 = code 00 0000 0000 1100

temps = 1,5 tb cptr = 4
IT 4 code = 00 0000 0001 1000
temps = tb cptr = 5
IT 5 code = 00 0000 0011 0000
temps = tb cptr = 6
IT 6 code = 00 0000 0110 0001
temps = 1,5 tb cptr = 7
IT 7 code = 00 0000 1100 0011
temps = tb cptr = 8
IT 8 code = 00 0011 0000 1101
temps = 2 tb cptr = 10
IT 9 code = 00 1100 0011 0101
temps = 2 tb cptr = 12
IT 10 code = 11 0000 1101 0100
temps = 1,5 tb cptr = 14

Lorsque le compteur de bit est à la valeur 14, on peut légitimement considérer que la trame est complètement décodée.

Le processus timer, lorsqu'il est activé par expiration du timer analyse la valeur du compteur de bits. Si cette valeur est différente de 13 ou 14, une erreur s'est produite et il ne faut pas tenir compte du code interne RC5. Le compteur de bits sera à 13 lors de la dernière interruption INTO dans le cas de la figure 5, ce cas est le seul qui permette d'aboutir à ce résultat, il faut opérer un décalage de 1 bit vers la gauche pour obtenir le code RC5 complet.

IT n code = 0x xxxx xxxx xxx1
temps = xxx cptr = 13

Timer code = xx xxxx xxxx xx10
temps = xxx cptr = 14

Il est intéressant de voir maintenant en détail l'influence du programme sur la mesure des temps. Il existe un décalage entre le moment où se produit l'interruption et le moment où le processus d'interruption va mémoriser le contenu du timer. La documentation INTEL concernant le 8031 nous précise que ce décalage ne peut pas être inférieur à 3 cycles et ne peut pas être supérieur à 9 cycles machine. Les premières instructions du processus d'interruption vont tester les interruptions parasites, tester une nouvelle trame et arrêter le timer, soit environ 10 cycles supplémentaires. Le décalage est donc compris entre 13 et 19 cycles. Avec un 8031 cadencé à 12 MHz ce décalage est donc compris entre 13 et 19 micro-secondes, temps bien négligeable devant 1,778 ms. Mais si l'on veut être parfaitement rigoureux, il faut inclure ce décalage dans le calcul du temps entre deux interruptions.

Le programme qui a permis de réaliser les essais et de valider les algorithmes décrits est écrit en PLM51, il n'est pas nécessaire de passer par l'assembleur pour traiter des interruptions. Le décodage d'une trame RC5 ne constitue pas une application, ce décodage ne peut être vu que comme partie utile d'une application, aussi nous n'avons pas jugé bon de publier le dump de ce programme d'essai. Rassurez-vous, bientôt nous vous proposerons une application globale qui intégrera le décodage des trames RC5.

G. de Dieuleveult

La station d'acquisition MEDANA STATIONARY de Delphin Systeme

Importés d'Allemagne par DIGAN Electronique, les appareils DELPHIN SYSTEME viennent compléter la gamme en instrumentation, test, et mesure déjà très riche de la société de distribution française sise à Annecy.

De la sorte, avec des marques comme TOELLNER pour les compteurs-fréquence-mètres, les alimentations et générateurs programmables, METRIX pour les multimètres, ELABO pour les tables de travail équipées et l'équipement de laboratoire, CREATEC pour les oscilloscopes numériques LCD type pocket et TEKTRONIX en oscilloscopie analogique et numérique, l'offre DIGAN apparaît comme très complète.



Le concept MEDANA de DELPHIN SYSTEME, sans être révolutionnaire, est tout de même très original.

Les stations d'acquisition MEDANA — il existe trois versions — sont avant tout des enregistreurs multivoie mais au lieu d'utiliser le papier comme support de représentation des informations acquises, ce qui peut toujours se faire en ligne d'ailleurs, les données sont stockées dans la mémoire de masse d'un compatible PC XT industriel. Ces données peuvent être traitées en cours d'acquisition, tout comme il reste possible de modifier les paramètres d'acquisition sur chaque voie tout en continuant la collecte. Architecturés autour d'un PC XT, ces appareils sont donc modulaires et évolutifs.

L'utilisateur dispose d'une foule d'options tant en ce qui concerne les cartes et modules d'acquisition enfichables sur BUS, qu'au niveau de la configuration HARD et SOFT du système.

Pour répondre à la majorité des applications et des types d'utili-

sation, DELPHIN propose trois versions du produit :

- La MEDANA STATIONARY présentée dans un boîtier rackable 19 pouces qui englobe donc un PC XT muni d'un ou deux lecteurs 3,5" 1,44 MO et éventuellement d'un disque dur 40 MO.

L'affichage est dévolu à un écran LCD.

Il s'agit là d'une version complète fonctionnant sous DOS, avec le logiciel d'exploitation et de traitement MEDANA, qui convient aux applications "fixes" où il faut disposer d'un système d'acquisition totalement autonome.

- La MEDANA MOBILE, essentiellement identique à la version précédente (y compris le clavier étendu) et qui est destinée aux applications "tous terrains".

- Enfin la MEDANA FRONT qui regroupe tout sauf le PC et qui nécessite donc obligatoirement de disposer d'un PC externe. Cette version conviendra aux utilisateurs occasionnels en laboratoire, qui peuvent immobiliser leur PC.

Signalons que dans le cas des deux premières versions, le PC

incorporé peut être exploité comme un PC ordinaire, sous DOS 3.3, indépendamment du système MEDANA.

Quelle que soit la version choisie, le système admet jusqu'à 176 canaux exploitables (!) qui se répartissent sur huit cartes maximum (au sein d'une station) comme suit :

- 64 canaux analogiques (généraux, nous y reviendrons)
- 80 canaux numériques
- 16 canaux de traitements d'impulsions
- 16 canaux sur lesquels on peut effectuer un prétraitement en cours d'acquisition, "computing channels"

A l'aide de ces cartes, il s'avère difficile de ne pas pouvoir faire face à une situation donnée. Selon le nombre de canaux sélectionnés en exploitation, à cause du multiplexage temporel opéré, le temps de cycle minimum peut varier. On ne pourra pas descendre sous 100 ms — temps minimum pendant lequel tous les canaux activés sont scrutés — avec cinq canaux en fonction, pour atteindre 500 ms avec 31 canaux ou plus. On peut toutefois régler, prépositionner sur un canal, un intervalle de mesure différent (obligatoirement supérieur) et ce jusqu'à 45 minutes. N'oublions pas que ce type d'appareil est spécifiquement conçu pour la saisie de grandeurs évoluant lentement dans le temps : température, pression, (directe ou différentielle), ou d'une façon plus générale de tout signal analogue, courant ou tension issu de capteurs (jauges résistives, etc.), à une grandeur. Comme nous l'évoquions précédemment et grâce à la carte "relais" (inverseurs) type AE 304, il est possible d'actionner tout dispositif externe sur des limites

prépositionnées sur certains canaux d'acquisition qu'ils soient analogiques ou numériques, et ainsi pouvoir non seulement disposer d'un contrôle, mais surtout un contrôle actif.

Le logiciel d'exploitation et d'acquisition fourni avec la station mais que l'on peut tout aussi bien charger sur un PC XT, AT (ou 386) disposant du DOS 3.3

Tableau 1

Caractéristiques résumées

Acquisition

Résolution :	12 bits (4 096 pas)
Polarité :	unipolaire et bipolaire
Nombre de cartes insérables :	8
Tolérance sur la mesure :	< 0,3 %
Nombre max. de canaux analogiques :	64
Nombre max. de canaux numériques :	80
Nombre max. de canaux de comptage :	16
Nombre max. de canaux de prétraitement :	16
Filtre passe-bas commutable sur 25,50 et 100 Hz par soft	
Echelle de mesure en fonction des cartes	

Partie traitement

Système :	PC-XT standard compatible
Processeur :	NEC V40 à 8 MHz avec 640 k Octets de mémoire
Disquette :	2 lecteurs 3,5", 1,44 MO
Option disque dur :	20 ou 40 MO
Affichage :	par écran LCD rétroéclairé
Mode d'affichage en interne :	CGA
Interface série :	COM 2, AT, DB 9
Interface d'imprimante :	parallèle

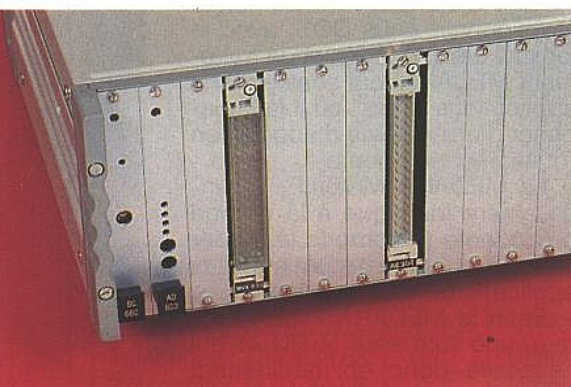
Traitement logiciel

Cycle de mesure :	20 minutes max. avec des cycles d'échantillonnage de 100 ms min.
Tables de linéarisation logicielles :	thermocouples NiCrNi, FeCo, WoRh, Pt Rh, Cu Co et PT100

Tableau 2

Liste des cartes disponibles

MVX 633 :	8 canaux analogiques, entrées différentielles, convient pour toutes les échelles de mesure en tension, courant, thermocouples, Pt 100 de 1,2 mV à 10 V par pas binaire.
MD 333 :	16 canaux analogiques, entrées différentielles pour sondes Pt 100, courants et tensions.
MI 334 :	16 canaux sources de courant de référence, permet avec la MD 333 des mesures rapides sur des capteurs résistifs.
ZR 323 :	4 canaux de comptage d'impulsions pour comptage d'événements ou fréquencemètre.
DE 327 :	16 canaux en détection (numérique).
AE 304 :	8 canaux relais
Ajoutons trois types de modules de connexion enfichables dans les cartes.	
ST 305 :	Verrouillable pour connecteurs DIN 41612 pour cartes ZR 323, DE 327 et AE 304
ST 320 :	Idem pour cartes MVX 633, MD 333 et MI 334.
TS 322 :	Pour thermocouples avec compensateur de jonction froide éventuelle par Pt 100.



Comme sur un AT, il est très facile d'embrocher une carte d'acquisition dans son slot. Ici notre système était équipé de la carte 8 voies analogiques MVX 633, entrées différentielles, valable pour tous calibres. C'est la carte universelle que l'on choisira en priorité, conjointement à la carte "actuator" AE 304.

minimum est très convivial. Pour chaque action on peut faire appel à un contexte d'aide. C'est avec lui que l'on paramètre les canaux sélectionnés, qu'on peut visualiser et modifier en cours d'acquisition la représentation des données déjà acquises et que, une fois le cycle de mesures terminé, on pourra travailler sur les fichiers constitués, avec les principales opérations de traitement de signal. En cas de coupure secteur (il n'y a pas de sauvegarde par batteries), l'acquisition reprendra conformément aux paramètres entrés, dès le rétablissement du réseau, les sauvegardes sur disque étant "rafraîchies" constamment.

Enfin pour clore cette présentation, précisons que DELPHIN fournit également des modules "connecteurs" enfichables au dos des cartes pour répondre à la majorité des besoins comme vous pouvez le constater sur le **tableau 2**.

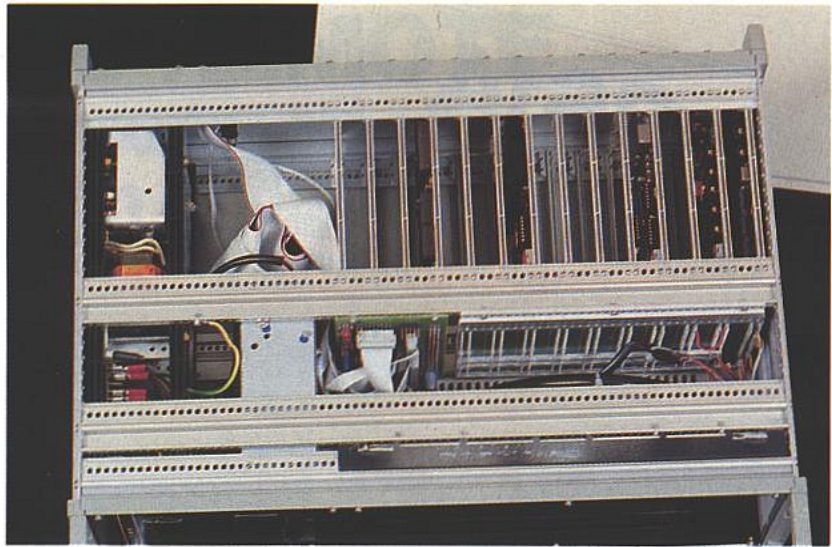
Construction

La MEDANA, tout au moins pour la version "stationary" que nous avons eue, est composée d'une carte-mère PC, d'une carte alimentation fortement ventilée placée verticalement, comme toutes les cartes enfichables, et qui délivre toutes les tensions nécessaires au système, PC plus cartes d'acquisition. Les cinq LED situées en bandeau vertical à gauche de la face avant rappellent le bon fonctionnement de toutes les sources de tension, à savoir : carte PC, afficheur, circuits de conversion, ...

Il n'y a rien à redire sur la construction en général, le châssis est de très bonne qualité de même que la conception des cartes enfichables qui sont au format 1/2 Europe et viennent s'insérer via des guides dans un fond de panier.

Exploitation

Bien qu'il s'agisse d'un système doté de nombreuses possibilités, grâce au logiciel d'exploitation résident, la MEDANA s'avère facile à utiliser ; tout est rappelé, il est toujours possible par "F1" d'avoir une aide en ligne. Etant donné que le logiciel peut aussi être entré sur un autre PC on pourra y transférer les fichiers de mesures réalisées pour traitement. Il est tout aussi possible en cours d'acquisition via RS 232 d'envoyer les données sur un autre système, ou via port parallèle d'utiliser une imprimante en ligne.



MEDANA à cœur ouvert, une architecture rationnelle.

La seule manipulation importante au début d'un cycle de mesure, c'est la bonne affectation et le bon paramétrage des canaux en exploitation, mais là encore le parcours est balisé, le logiciel pose les questions et donne les choix, à vous de paramétrer correctement selon la carte d'acquisition choisie et le type de capteur. Il nous est difficile ici de tout rappeler mais sachez que tout est possible à l'acquisition : changement d'échelle, de mode de représentation, et ce aussi bien après au niveau du traitement.

A ce niveau grâce aux puissantes fonctions d'analyses, vous pouvez caractériser vos relevés comme vous le souhaitez ; il est même possible d'obtenir des histogrammes d'occurrence de distributions d'amplitude, tout autant que des spectres par analyse de Fourier.

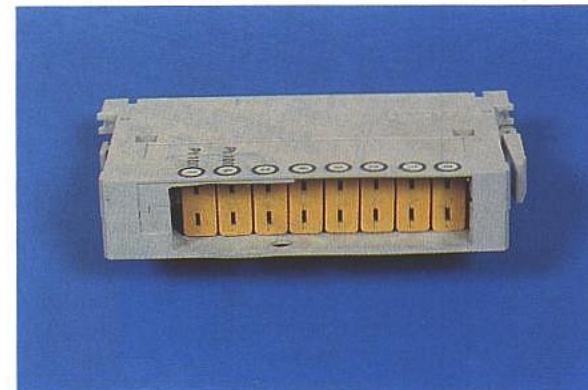
Signalons que le système est livré avec un clavier étendu de type AT mais que vous pouvez obtenir un clavier restreint à 10 touches, complètement étanche.

Avec ce dernier vous ne pourrez pas avoir accès à toutes les commandes mais il est conçu pour qu'une fois les configurations de mesures établies, vous puissiez disposer des commandes de contrôle et de gestion de l'affichage.

C'est très utile lorsque l'on souhaite procéder à des mesures ou des contrôles de processus sur des sites à risque de projections. Dans le cas de mesures de températures avec des thermocouples ou sonde PT100, les tables de linéarisation sont internes, vous n'avez qu'à spécifier le type de capteur affecté à une voie de mesure et les échelles.

Enfin avec les seize voies de calcul, vous pouvez entrer directement des rapports, des sommes ou différences de signaux comme s'il s'agissait d'un signal issu d'une source quelconque. Ces voies de calcul sont d'ailleurs ensuite traitées exactement de la même façon.

Enfin, fait extrêmement intéressant, une voie numérique (de comptage d'états) peut être utilisée comme source de déclenchement.



Un module de connexion enfichable TS 322. En cas d'utilisation avec des thermocouples, la compensation de jonction froide est réalisée en interne, on l'affectera à une voie de mesure.

Spécifications techniques
3614
 CODE : LAYOFRANCE

Lisez le banc d'essai
 dans *Electronique Pratique* du 05/91
 et *Electronique Radio-Plans* du 11/90 et du 12/90

TELECHARGEMENT Version 4.87

LOCATION LAYO1 PROFESSIONNEL

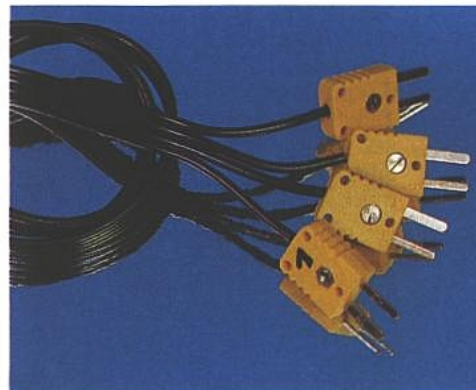
KIT ou CARTE PC PHOTOTRAÇAGE

3617
 CODE LAYO

LE «DEMO» 100% OPERATIONNEL
AVEC MANUEL
250 F
 DOUBLE CAPACITE
1 000 F
 Même si vous travaillez sur une station de travail, Layo 1 risque de vous surprendre

LAYO1

Layo France Sarl, vallée de Sauvebonne, Château Garamache, 83400 Hyères
 Information : minitel 3614 Code LAYOFRANCE
 Tél. : 94.28.22.59 Fax : 94.48.22.16 ou 94.48.23.12



Les connecteurs normalisés, utilisés notamment avec les thermocouples.

Conclusion

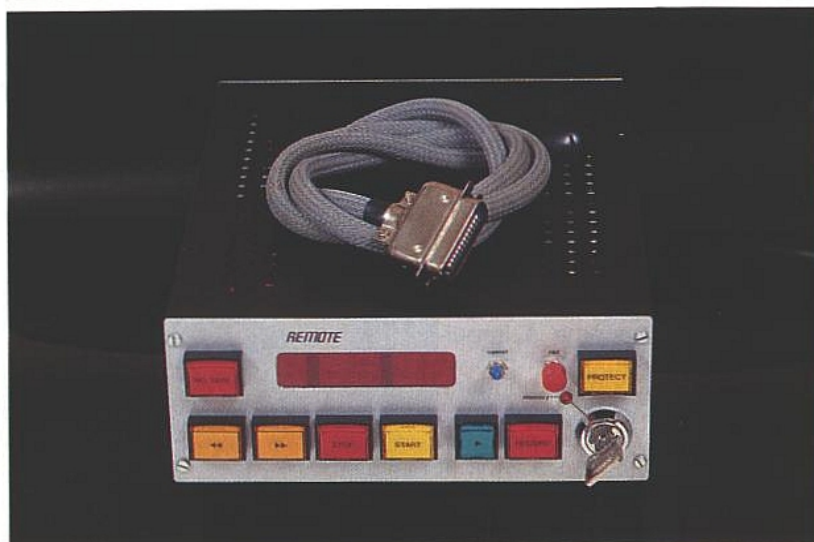
La MEDANA stationnaire est un ensemble complet d'acquisition et de traitement de données que l'on peut acquérir à un prix de 42 227 F HT sans les cartes d'acquisition — dont les prix s'échelonnent suivant les modèles de 2 600 F HT à 5 500 F HT, grossièrement. Ce prix est à rapprocher de ce qu'on obtiendrait en additionnant les différents coûts d'un PC industriel, d'un logiciel dédié puissant, de cartes d'acquisition et de gestion, et d'un châssis approprié. Comme on le constatera aisément partout où l'on a besoin de suivre l'évolution de processus : dans l'industrie, dans des labos de recherche, on a tout intérêt à opter pour le système MEDANA Delphin système, directement opérationnel, qui remplace le support papier plus lourd à exploiter, et en offrant bien d'autres possibilités.

AC REMOTE

Chrono, electro-start, alim et câblage

Le mois dernier nous avons proposé une carte permettant de gérer toutes les fonctions commandables extérieurement par la prise remote control d'un magnétophone (à condition qu'elle existe). Si la lecture (et l'écriture...) du texte accompagnant cette carte n'était pas très envoutante, ceux qui l'ont réalisée ont pu se convaincre de son intérêt.

Cette fois, nous allons lui adjoindre (en dehors de l'alimentation) deux fonctions très intéressantes : une télécommande par électro-start et un chrono malin. Pour mettre l'eau à la bouche de ceux qui vont piloter des A77 au forçage destiné à passer les amorces transparentes, il a été prévu que le chrono n'incrémente que lorsque la bande obture la LDR. Plus intéressant encore, le chrono et la commande par électro-start sont totalement autonomes de AC REMOTE, afin que chacun puisse les utiliser comme bon lui semble.



L'auteur tient à présenter toutes ses excuses aux lecteurs : la maquette photographiée n'est pas très jolie et sent le bricolage ! C'est ainsi que REMOTE n'est pas présenté dans un coffret précis et les tôles qui servent de fond et de couvercle à notre maquette proviennent de récupération. Il faut dire que plusieurs présentations sont possibles (nous en reparlerons) mais dès à présent il faut savoir que deux AC REMOTE peuvent prendre place dans un rack 19 pouces 2U. Si l'on veut asservir deux machines c'est parfait, mais dans d'autres cas on trouvera cela trop volumineux. On pourra alors envisager de réduire, en n'encastant que les commandes et le chrono et placer en rack la carte logique (électromécanique), l'alim et l'électro-start. Nous verrons cela en détail, mais il nous semblait important de prévenir le lecteur que la maquette photographiée n'est qu'un exemple peu exemplaire ! Cette mise en garde étant faite, on peut se mettre au travail.

ALIM - START

Cette carte a pour fonction de regrouper les éléments nécessaires à la production de +12 V (relais, ampoule), +5 V (chrono) et d'interfacer REMOTE avec une commande d'électro-start, c'est-à-dire passer de Start à Stop (et vice-versa) par la simple ouverture ou fermeture d'un contact,

que ce dernier provienne d'un fader équipé d'un simple interrupteur ou encore d'un système automatique quelconque. On peut envisager par exemple de commander tous les jours en enregistrement une machine (grâce à Memory Record) de 22 H 30 à 24 H afin de conserver sur bande une émission radio particulièrement prisée, ou de lancer un enregistrement micro si le niveau de bruit dépasse un certain stade dans un endroit donné, ou encore de télécommander par téléphone la lecture d'une bande, etc...

Le schéma de cette carte est donné **figure 1**. Pour l'alimentation on fait appel à un transformateur disposant de deux enroulements de 9 V, 1 A minimum. La consommation moyenne pour le 12 V est comprise entre 220 et 330 mA. 330 mA est exceptionnel : il faut que No Tape soit allumée ainsi que Memory, Play, Protect, et qu'en plus on appuie sur >> + << !

Pour cette section, il n'est pas utile de réguler mais pour le 5 V c'est indispensable. Le chrono quant à lui consomme environ 250 mA (tout dépend des chiffres allumés), aussi faut-il penser à monter un petit radiateur sur RG1. On verra également que nous avons prévu pour D9 et D10 une petite équerre qui les aidera à évacuer les calories.

Plus intéressante - quoique pas nouvelle - est la section Electro-

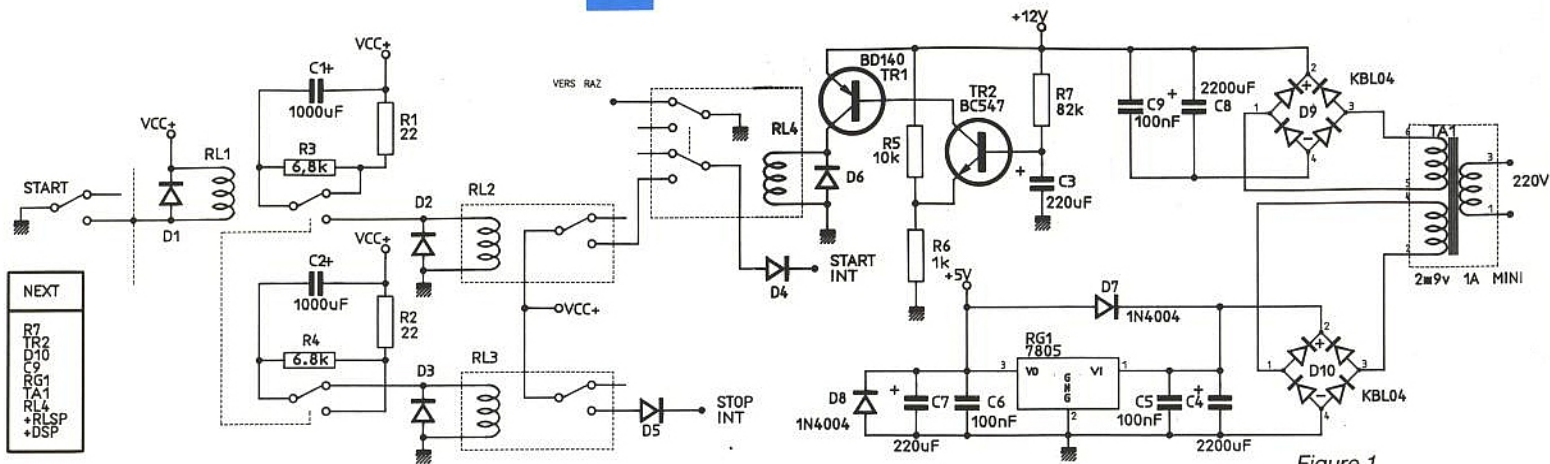


Figure 1

start construite autour des relais RL₁ à RL₄. L'inter repéré Start permet de fournir le 0 V manquant à RL₁ pour coller. Chacune des cellules inverseuses de RL₁ comporte un système à impulsions pour piloter RL₂ et RL₃, et ce de manière complémentaire. Le but de la manœuvre est qu'à l'ouverture de l'électro-start, on envoie une impulsion sur Stop et qu'à la fermeture, ce soit une impulsion Start.

Dès qu'on alimente le circuit, une impulsion va être produite. En effet, si RL₁ est au repos (comme le représente le schéma), C₁ se comporte comme un court-circuit et colle de ce fait RL₃ jusqu'à ce que la charge soit trop grande pour le maintenir.

Ce cas correspond à l'inter Start ouvert (tirette au repos), et une impulsion Stop à l'allumage ne pose aucun problème particulier, au contraire. Mais si Start est fermé, à l'allumage cette fois RL₁ colle et c'est C₁ qui fait subir le même traitement à RL₂ : une impulsion a été produite mais n'est pas sans risque.

Il est donc indispensable de la supprimer et c'est une des tâches confiées à RL₄. Ce relais va mettre un certain temps avant de coller (déterminé par R₇-C₃) et un de ses inverseurs va tenir ouverte la commande Start, rendant l'impulsion de RL₂ sans effet.

Cette temporisation servira également à produire une remise à zéro forcée du chrono, mais signalons tout de suite que c'est une précaution supplémentaire car le chrono dispose de son propre système de RAZ à l'allumage.

CHRONO

Le petit montage simple dont le schéma est visible **figure 2** exploite quelques astuces amusantes qui le rendent attachant. Tout d'abord, après avoir longtemps hésité, nous avons pris la

décision de limiter sa capacité à 10 heures, ce qui est déjà beaucoup même en mode cumul. Il n'y a donc qu'un seul afficheur pour les heures et la construction permettrait de réduire la capacité maximum à 6 heures si on le désirait.

Les compteurs et décodeurs 7 segments nécessaires à l'affichage maxi de 9 h 59' 59" sont repérés sur le schéma par IC₁ à IC₅ et IC₈ à IC₁₂. Nous n'avons pas manqué d'exploiter deux fois l'astuce donnée déjà dans le numéro 518 page 58, et qui permet de faire des comptages par 60 (0 à 59) sans décodage spécial de RAZ en exploitant lâchement la table de vérité du 74LS92. IC₂ et IC₄ sont donc de ce type, alors que IC₁, IC₃ et IC₅ sont des 74LS90.

Les décodeurs 7 segments CA 3161 E ne permettent pas d'effacer les zéros inutiles, par contre ils offrent les drapeaux pour 6 et 9 et intègrent les résistances de limitation des segments, ce dernier point permettant un gain de place considérable.

Les entrées du bloc de comptage (une fois assemblé) se résu-

ment en dehors de l'alimentation à l'horloge 1 Hz et à la commande de RAZ. L'horloge a été confiée au circuit classique constitué d'un quartz 32,768 kHz et d'une division par 16384 (IC₇) suivie d'une division par 2 (IC₆). Là il y a une actuce : certains pourraient s'étonner de voir un 74LS92 pour n'assurer qu'une division par 2 ! En fait, IC₆ effectue deux tâches qui d'habitude nécessitent trois fonctions. Soyons clairs : il nous faut une division par 2 pour obtenir 1 Hz et un blocage commandé de l'horloge pour arrêter ou lancer le chrono. Le blocage - ou le déblocage - classique que l'on met généralement en série dans la base de temps nécessite impérativement un circuit anti-rebonds pour l'activer correctement, c'est-à-dire sans incrémenter le compte.

On a vu souvent ce genre de schéma : un circuit anti-rebonds venant ouvrir ou fermer une porte constituée de plusieurs NAND ; et pour notre affaire il faudrait leur ajouter encore un diviseur par 2 ! Voilà une solution un peu plus originale et qui regroupe les trois besoins : IC₆ divise par 2 (in

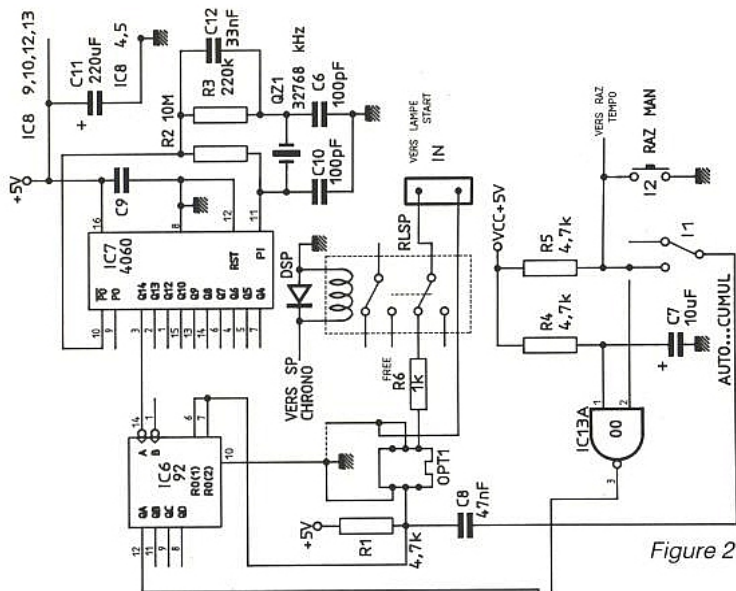
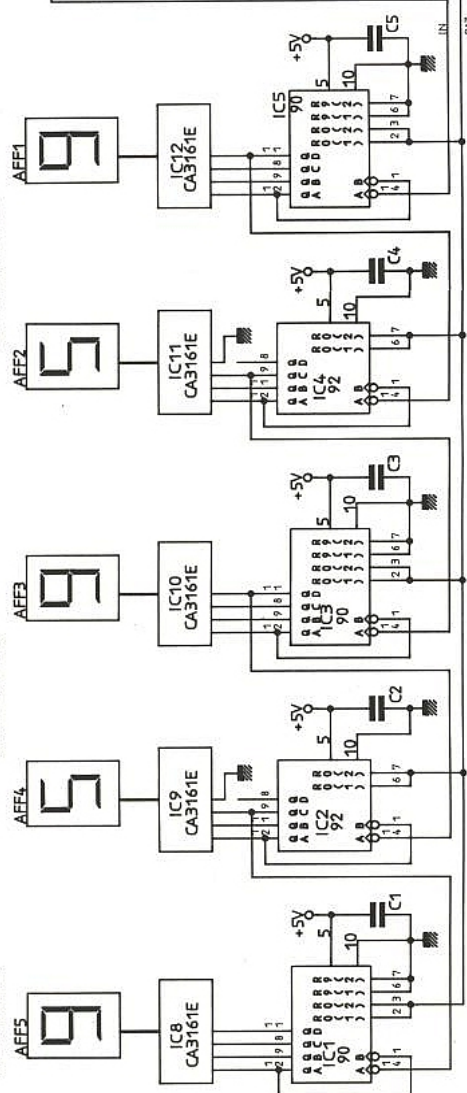


Figure 2

SECONDES

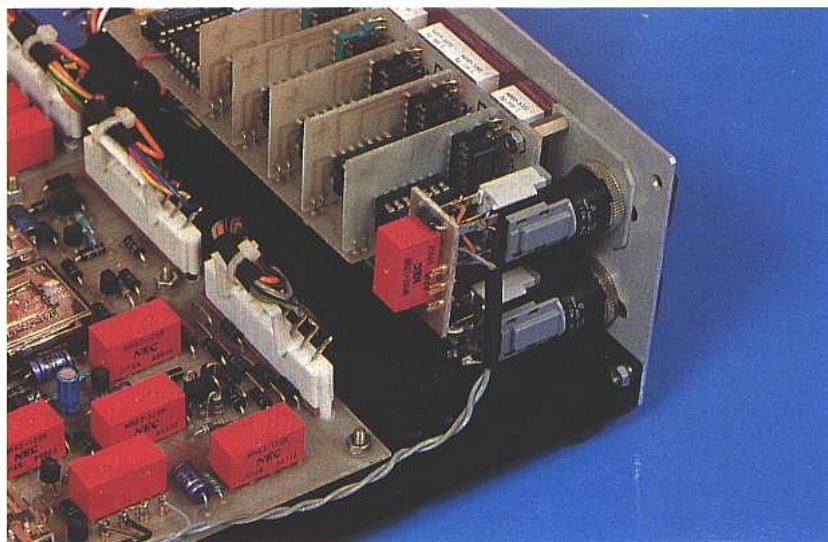
MINUTES

HEURES



A, QA) et la commande de porte est effectuée en portant à 0 ou à 1 la RAZ de ce compteur. C'est tout bête mais comme on doit admettre à tout compteur une résolution à ± 1 digit et que notre base de temps est relativement lente (1 s), le forçage à zéro de la sortie du diviseur ne peut engendrer qu'une éventuelle

erreur de 1 s, donc tolérable. Ainsi, on réalise à peu de frais une pseudo-porte (on n'arrête pas le passage des tops mais on force la sortie à un état précis : 0), et



un anti-rebonds n'est pas utile puisque la "porte" ne s'insère pas dans la ligne : les éventuels rebonds d'une commande ordinaire (inter) ne peuvent ajouter des impulsions erronées, au pire fermer la porte ou l'ouvrir 0,5 s trop tard. C'est l'horloge qui décide !
Mine de rien, le 74LS92 devient plus sympathique, non ? On notera qu'un 74LS90 pourrait faire la même chose, mais il faudrait porter les broches de RA9 à zéro, et c'est du travail en plus !

Donc en portant à 1 les broches 6 et 7 de IC6, on ferme la porte à l'horloge. R1 force cet état par défaut. Un 0 commandé sera donc indispensable pour compter et deux voies sont offertes pour obtenir cette condition :

1) La plus "ordinaire" est le blocage émetteur-collecteur du transistor inclus dans OPT1, assujéti à l'allumage de sa led intégrée. Notre solution exploite ici une tension de 12 V et R6 de 1 kΩ est parfaite, mais de nombreuses autres tensions de commande seraient possibles par simple adaptation de cette résistance.

Nous n'oublions pas le relais appelé RLSP intercalé dans cette ligne mais nous en parlerons un peu plus loin.

2) Le second chemin pour fermer la porte est emprunté par C8, et fait partie des commandes de remise à zéro qui sont au nombre de quatre. Les deux premières participent à l'initialisation : le contact repos de RL4 qui force 2 de IC13 à 0 pendant la tempo, et le condensateur C7 qui se comporte comme un court-circuit à l'allumage, cette fois sur 1 de IC3. Une fois la tempo écoulée (RL4 collée), les deux résis-

tances R4 et R5 autorisent 3 de IC13 à passer à zéro, ce qui a pour effet d'autoriser au compteur l'incrémement à condition que la base de temps envoie des tops !

La troisième RAZ est manuelle : nous avons mis le petit poussoir I2 afin de remplir cette fonction. Une fois encore, pas besoin de circuit anti-rebonds. Nous verrons l'utilité de cette RAZ manuelle en cycle de fonctionnement.

La quatrième et dernière RAZ est permise par C₈ si I₁ est fermé : c'est la remise à zéro automatique.

En effet, si I₁ est ouvert et qu'aucune action de RAZ ne vient repositionner les compteurs, toutes les données de l'horloge seront cumulées. Ainsi, et c'est rigolo, si on monte le chrono en mode cumul sur le fader micro d'un animateur radio, on peut savoir à la fin de l'émission combien de temps ce dernier a parlé ! Si un autre compteur totalise tous les envois exclusivement musicaux, un simple calcul peut permettre de connaître :

- 1) Le temps "purement musical"
- 2) Celui musique + parole
- 3) Parole seule

Ce serait parfois instructif !

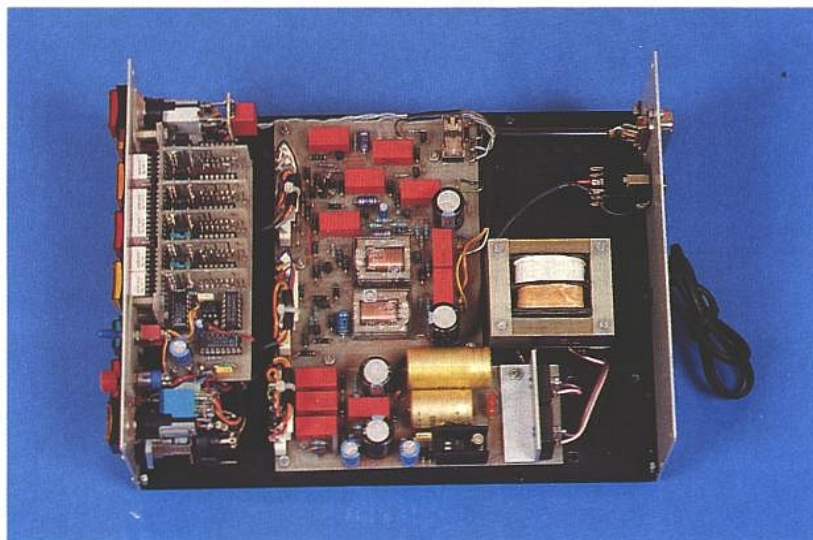
Mais revenons à I₁, et supposons qu'il soit en mode auto. C₈ est donc porté de ce côté à 1 par le pull-up R₄. Son armature, si la porte est fermée, est également à 1 par R₁. C₈ est donc vide ou presque. Si une commande de comptage est envoyée, nous l'avons vu, R₀ (1 et 2) de IC₆ passe à 0 afin d'ouvrir la porte. C₈ se trouve donc comme mis en parallèle entre 2 de IC₁₃ et masse. Une fois de plus, l'effet court-circuit agissant, il envoie une très brève impulsion 0 sur 2 de IC₁₃, ce qui a pour effet de remettre à zéro les compteurs et d'enchaîner immédiatement pour une nouvelle incrémentation.

Un arrêt machine va reporter l'armature de C₈ — côté R₁ — à 1 et donc le décharger. Le compteur garde ses données. CQFD, pour faire plus simple ce serait plus compliqué !

Le mode auto a donc la particularité intéressante de fonctionner ainsi :

- 1) On ouvre le fader : RAZ et comptage.
- 2) On ferme le fader : le compteur s'arrête et conserve les données. Si on rouvre le fader, une RAZ les effacera, sauf si on passe en mode cumul qui additionne les nouveaux temps.

C'est super, non ? Surtout si on se rappelle que pour lancer et arrêter le chrono, il suffit d'allumer ou d'éteindre la led intégrée dans OPT1, et que le montage complet tient dans les dimensions suivantes : 12,5 × 3 × 6 cm. Il serait possible de le réduire encore en longueur, en grignotant les espaces que nous avons laissés entre heures/minutes, minutes/secondes. Dans l'état actuel, on peut caser trois chronos par face avant 19 pouces



1 U. "J'ai bien dit par face avant" car il est inutile d'acheter un coffret complet, même court, si on installe ces façades dans une baie prévue pour.

Mais ce n'est pas terminé, nous avons gardé le meilleur pour la fin. En effet, pour ouvrir ou fermer la porte, nous utilisons sur REMOTE l'allumage de l'ampoule Start. C'est simple et efficace : quand Start est allumée, le chrono démarre, si Start s'éteint (fin de bande, cde Stop, passage Record/Play interdit, >>, <<, etc.), il s'arrête. Il y a toutefois un défaut : si on appuie sur Start, même si la commande n'est pas possible, la touche s'allume et déclenche de ce fait la RAZ ou le cumul du compteur, le temps pendant lequel on garde la touche pressée. En mode Auto, ce n'est pas grave, en mode Cumul c'est plus gênant. Nous avons hésité à corriger ce défaut et l'avons (presque) laissé au profit d'une solution beaucoup plus intéressante sur les A77 :

"IF no tape THEN comptage interdit" !

Cette détection "bande ou pas bande" est déjà utilisée trois fois (voir le numéro précédent) :

- 1) Pour stopper cette machine de façon interne (boucle 1-2 Wist 10),
- 2) Pour allumer le voyant No Tape,
- 3) Pour forcer Stop REMOTE afin d'actualiser l'affichage.

Ainsi, on peut commander (et tenir allumé) le voyant Start afin de "passer" sur une amorce transparente. Dans ce cas le compteur devient réellement inexact, car si la lampe Start est allumée, il compte (ou cumule) des temps non significatifs. Il fallait donc corriger le tir et si possible tenter d'améliorer encore le

système. C'est ainsi que RLSP est né. Ce relais alimenté en parallèle avec la lampe No Tape utilise un de ses inverseurs pour interdire le comptage, en ouvrant la liaison lampe Start/in Chrono. De ce fait le forçage Start (ou autre) n'a plus d'action sur le chrono et offre une particularité très intéressante : dès que No Tape sera éteint et Start allumé, le comptage commencera !

"J'en vois qui jubilent" : ils ont compris... Hé oui, si on suppose une bande équipée d'amorces transparentes aux endroits délicats (début, fin, mais aussi pubs, reportages, etc.) le forçage commandé — ou télécommandé — ne mettra le compteur en action QUE quand la bande sera effectivement présente, donc les temps indiqués correspondront à la diffusion réelle.

Nous n'allons pas vous casser les pieds encore longtemps avec cette information No Tape, mais nous ne saurions mieux vous conseiller que de chercher sur votre propre machine si elle ne serait pas disponible quelque part et éventuellement récupérable. Le second inverseur libre de RLSP est bien entendu destiné à d'éventuels automatismes et nous nous permettons de vous rappeler le numéro 504 page 35 dans lequel était décrite une carte de mélange automatique qui aurait peut-être sa place dans vos projets.

Cette fois, vous savez tout de REMOTE. Afin de vous faciliter la tâche, nous allons attirer votre attention sur quelques points un peu particuliers de la réalisation. Pour commencer, nous allons donner un plan de câblage détaillé du clavier lumineux (figure 3). Comme on peut le constater, ce bloc pourrait être totale-

100

Figure 3

RÉALISATION

Alim — Start

La carte et son implantation sont visibles **figure 4**. Il ne faudra pas oublier le strap placé entre RL₂ et RL₄. L'équerre que l'on peut voir sur la maquette (elle aurait pu être mieux positionnée...) sert à dissiper les calories produites par les deux ponts D₉ et D₁₀. C'est un luxe qui ne coûte pas cher. On pourra s'étonner du format impressionnant de C₈ mais c'est un 2 200 μ F 40 V qui est implanté. Comme il déborde un peu, nous avons laissé cet encombrement pour permettre de placer un 4 700 μ F 25 V. ATTENTION : le connecteur MFOM ne peut garder son doigt de détrompage (le couper), et la partie mâle doit être légèrement réduite à chaque extrémité pour laisser place aux écrous des colonnettes.

Chrono

Sept cartes sont nécessaires pour construire le petit chrono, mais quatre types de circuits imprimés suffisent. Comme le montre les photographies, l'assemblage est assez personnel à l'auteur : une carte de base, une carte portant les afficheurs, et — montées en équerre — les cartes compteurs-décodeurs. La solidité de l'ensemble et ses dimensions réduites (dûes à l'occupation maximum du volume) ayant fait leur preuve depuis déjà bientôt vingt ans, il n'improvise plus : il adapte !

La carte de base sert à la fois de carte mère pour effectuer les reports de compteur à compteur, véhiculer la masse et le bus RAZ, mais porte aussi la logique de commande : base de temps, etc. Le circuit imprimé et l'implantation sont donnés **figure 5**. Après avoir placé soigneusement les composants, on mettra cette carte de côté quelques instants car elle doit FINIR l'assemblage, sinon la construction serait impossible.

La seconde étape passe par la **figure 6** et consiste à préparer la contre-face avant portant les afficheurs. Il est hors de question de ne pas monter ces derniers sur supports, ou mieux sur barettes. Une fois ces dernières soudées, on peut passer à l'assemblage des compteurs. Pour cela, deux figures sont nécessaires : **figure 7** = carte diviseur par 10, **figure 8** = carte diviseur jusqu'à 9 h 59'59", il faut deux cartes diviseurs par 6 et trois diviseurs

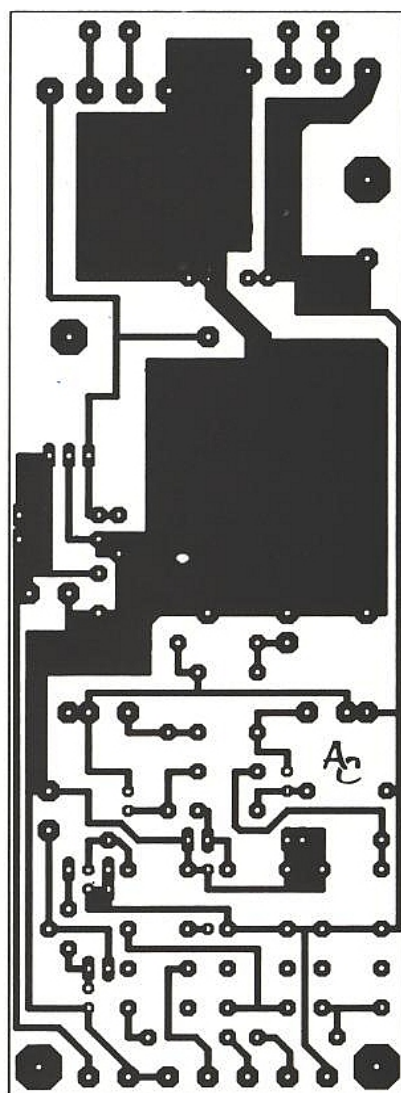


Figure 4 a

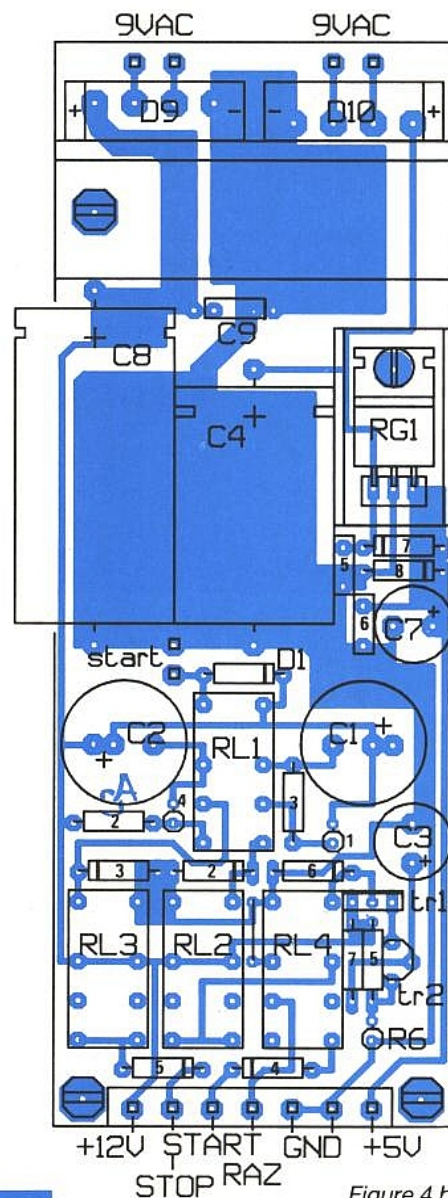


Figure 4 b

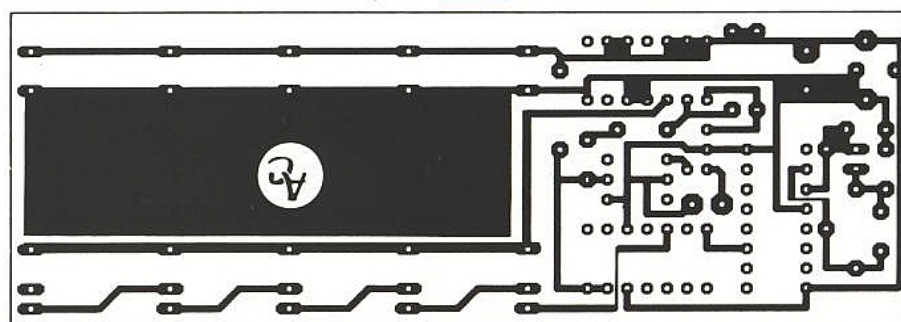


Figure 5 a

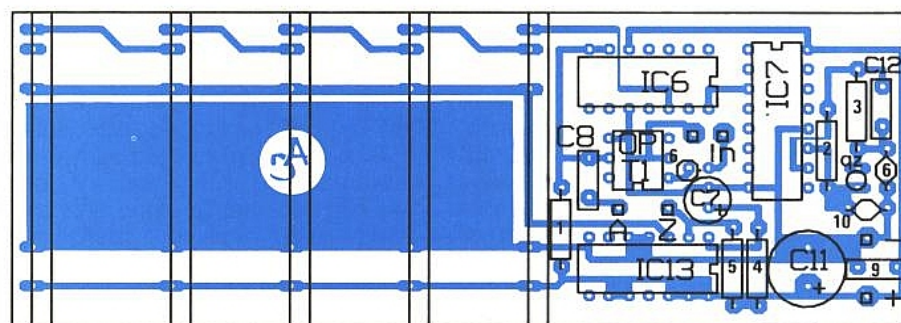


Figure 5 b

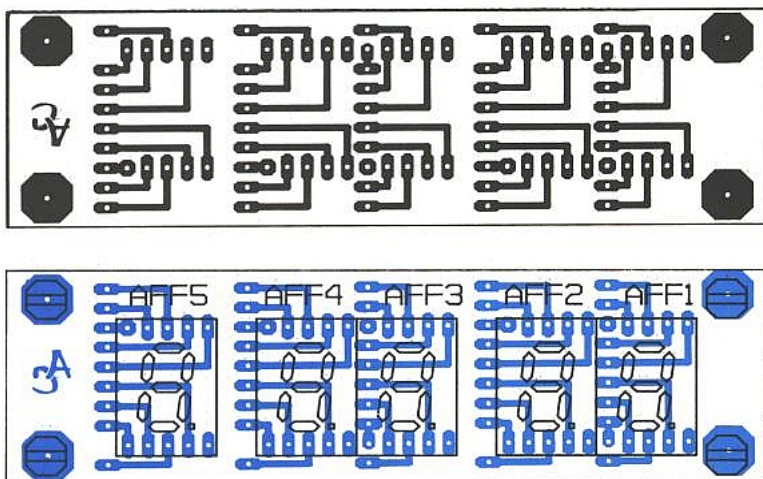


Figure 6

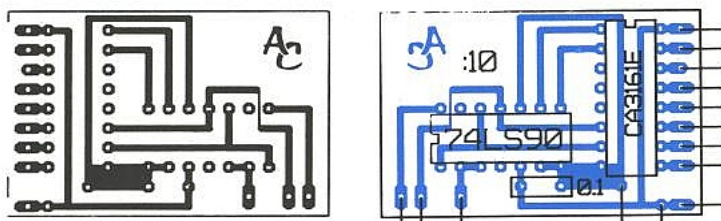


Figure 7

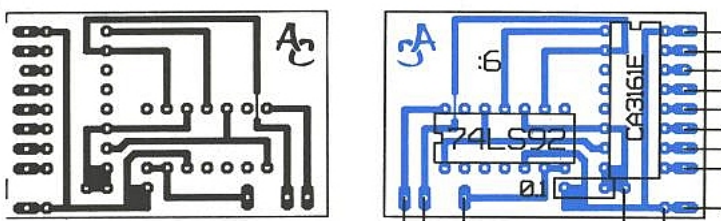


Figure 8

par 10 ; si 5 h 59'59" vous suffissent, prévoyez trois cartes diviseurs par 6 et deux seulement diviseurs par 10.

Des pattes de résistances servent comme d'habitude à assurer les liaisons. Quelques précautions peuvent être prises à ce stade :

- 1) Choisir des supports à profil particulièrement bas (il existe des modèles spéciaux),
- 2) Réduire d'un millimètre environ les pattes des circuits intégrés !

En effet, ayant décidé de resserrer les afficheurs au maximum, il ne reste que 1,2 cm environ entre deux cartes compteur-décodeur. Une fois montées, "ça passe à l'aise", mais il faut penser à la maintenance. Sur notre maquette (supports tulipes ordinaires et pattes des ICs non coupées) l'échange d'un IC serait délicat (extraction sans problème, mais réinsertion exigeant l'emploi d'une pince parallèle et d'un peu de patience).

En observant ce qui vient d'être préconisé, on gagne les 2 mm qui font la différence. Ce cas extrême ne se produisant que deux fois (avec l'esthétique adoptée), c'est-à-dire entre AFF1/AFF2 et AFF3/AFF4, l'auteur a considéré pour sa part qu'il lui était permis de courir le risque. Mais si on voulait resserrer les écarts AFF5/4 et AFF3/2 de un pas — voire de deux — il faudrait prendre bien des précautions ! Pour deux pas de moins, il serait nécessaire de reproduire côte à côte X fois l'implantation de AFF1 et l'espace entre deux cartes se réduirait alors à 1 cm environ ! Pour extraire d'un support un IC qui fait toutes pattes dehors plus de 8 mm, ce serait du sport... Vous voilà prévenus.

La première carte à assembler est un diviseur par 10 sur AFF1. Deux particularités encore !

- 1) Le prolongement de la broche 14 du CA3161E est prévu sur une pastille réduite afin de laisser passer sans court-circuit la bro-

che la plus proche de AFF1.

- 2) Sur cette pastille, la patte de résistance ne traverse pas la carte afficheur mais vient se lier au côté cuivre de cette dernière. Il faudra donc la couper en retrait (moins 1 mm environ) du bord du circuit imprimé.

Rassurez-vous, c'est plus facile à faire qu'à écrire et c'est le cas le plus délicat (avec AFF3) !

On engage donc les broches dans la carte afficheur, et on soude côté cuivre. Afin d'assurer un résistance mécanique supplémentaire, on peut replier le bout des pattes côté afficheur (voir photo).

Une fois AFF1 décodé et muni de son compteur, il est raisonnable d'en tester le fonctionnement avec une simple pile de 4,5 V. Puis on avancera et vérifiera pas à pas (de AFF1 à AFF5), en veillant à ne pas mélanger les diviseurs soit AFF1 : 10, AFF2 : 6, AFF3 : 10, AFF4 : 6, AFF5 au choix.

Pour engager facilement le tout dans la carte mère, deux solutions : tailler en dégradé les pattes, soit dans l'ordre AFF5 (courtes) vers AFF1 (longues), ou encore d'avant en arrière : avant longues, arrière courtes. Une fois l'ensemble correctement aligné puis soudé, on dispose d'un bloc exceptionnellement solide et peu volumineux.

Pour le fixer sans vis apparente, nous avons utilisé le principe visible figure 9 : des vis fraisées se noient dans des petites pièces en époxy non cuivrée et qui seront plaquées à droite par I1 et I2 (chrono) et à gauche par I9 (No Tape).

Le filtre rouge est tout simplement constitué d'un morceau de gélatine pour projecteur, maintenu par du ruban adhésif.

Figure 10, nous vous proposons le plan de découpe de la face avant. Chacun fera à sa convenance pour la face arrière, mais nous conseillons d'utiliser une fiche qui reporte tous les points de commandes, et dans laquelle on effectue le câblage pour une machine donnée. Ce n'est pas encore réalisé sur notre maquette : la fiche est prête, mais le câblage A77 est fait sur carte.

Pour la commande d'électrostart, c'est un jack 6,35 isolé qui a été retenu.

Un bon conseil : si vous ne trouvez pas facilement du câble multi-conducteurs suffisamment souple et solide, n'oubliez pas la gaine rylsan avec laquelle on fait

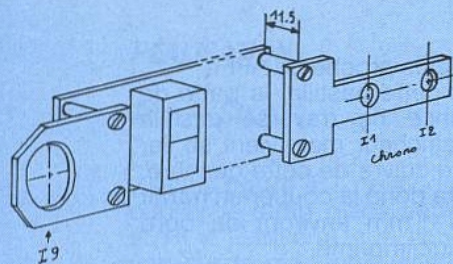


Figure 9

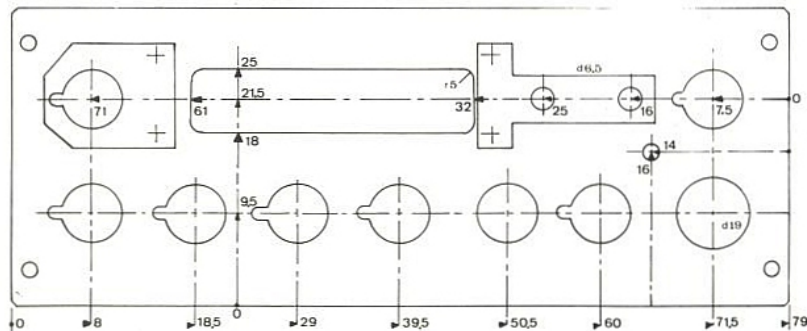


Figure 10

ce qu'on veut. C'est la solution que nous avons retenue car elle a le mérite de répondre exactement aux besoins : on peut mélanger du fil blindé avec des fils souples ordinaires de sections variées, et surtout n'y passer QUE ce qui est nécessaire. Autre intérêt, on peut "sortir" à tout moment et faire des "éclatés" très propres.

UTILISATION

Il serait fou de vouloir présenter en détail toutes les combinaisons et astuces rendues possibles par REMOTE. Nous en avons déjà donné pas mal au fil de sa description, mais celles qui restent — bien que secondaires — ne sont pas sans intérêt. Un seul exemple : si vous automatisez vos machines au moyen d'amorces transparentes, REMOTE permet très facilement de se déplacer d'un nombre quelconque de messages. En effet, après avoir forcé (appui sur No Tape) le lancement en bobinage rapide par exemple, chaque passage sur un transparent va se manifester de deux façons : No Tape s'allume brièvement, et on entend RL₁₀ et RLSP coller. Ainsi il est permis de se repérer parfaitement et très confortablement.

Il faut signaler également que les touches lumineuses de marque BACO ont la particularité de passer très simplement de la fonction "tenue" à celle dite "fugitive" par simple déplacement d'un petit doigt. Donc, si on trouvait désagréable de devoir maintenir No Tape enfoncé au cours d'une recherche, I₉ pourrait être bas-

culé sur "tenu", mais nous l'avons dit, il ne faudrait pas oublier de passer au repos une fois la recherche terminée.

Encore une idée : l'origine des multiples commandes assurées par No Tape, c'est RL₁₀. Si on souhaitait télécommander cette fonction, le plus simple serait de placer un inverseur qui n'alimenterait plus ce relais par la machi-

ne, mais le collerait d'office au moment voulu.



CONCLUSION

Parmi les lecteurs qui utilisent la hot-line avec l'auteur, il y en a un qui doit jubiler particulièrement : monsieur LEPLAT réclamait une télécommande de magnétophone à touches lumineuses et un chrono pour électro-start... Le voilà sans doute convaincu que les desiderata des lecteurs ne sont pas oubliés, même si l'auteur ronchonne par principe sur le moment...

Par ailleurs, et afin de rendre un peu plus vivante cette Electronique que nous aimons tous, le proto de REMOTE sera visible en fonctionnement pendant un mois au comptoir de SELETRONIC (voir annonceurs). On va bien trouver sur place un A77 ! Dernier petit secret : l'auteur s'est empoisonné la vie en retirant l'étrier du transfo afin de le monter à plat, sur colonnette, uniquement dans le but qu'aucun point chaud 220 V ne puisse être accessible par des mains baladeuses et innocentes. Prenez soin de vous !

Jean ALARY

N.B. : Pour identifier chaque touche lumineuse (sur le réticule dépoli), c'est la planche Mécanorma n° 2194000 qui a été utilisée.

Nomenclature alim., tempo, électro-start

Résistances

R₁, R₂ : 22 Ω
R₃, R₄ : 6,8 kΩ
R₅ : 10 kΩ
R₆ : 1 kΩ
R₇ : 82 kΩ ou moins

Diodes

D₁ à D₈ : 1N 4004
D₉ à D₁₀ : KBL04

Transistors

TR₁ : BD140
TR₂ : BC547

Transfo

TRA₁ : 2 × 9 V, 1 A minimum

Condensateurs

C₁, C₂ : 1 000 μF 25 V vertical
C₃, C₇ : 220 μF 25 V vertical
C₄ : 2 200 μF 16 V
C₅, C₆ : 0,1 μF MILFEUIL
C₈ : 4 700 μF 25 V
C₉ : 0,1 μF

Régulateur

RG₁ : 7805 + radiateur

Relais

RL₁ à RL₄ : MR62 12 V

Divers

1 MFOM 7 points, 6 cosses, 4 entretoises 10 mm

chrono

Résistances

R₁, R₄, R₅ : 4,7 kΩ
R₂ : 10 MΩ
R₃ : 220 kΩ
R₆ : 1 kΩ

Circuits intégrés

IC_{1/3/5} : 74LS90
IC_{2/4/6} : 74LS92
IC₇ : 4060
IC₈ à IC₁₂ : CA3161E
IC₁₃ : 74LS00
OPT₁ : SL5501 ou éq.

Inters

I₁ : inverseur miniature
I₂ : poussoir miniature

Condensateurs

C_{1/2/3/4/5/9} : 0,1 μF MILFEUIL
C₆, C₁₀ : 100 pF
C₇ : 10 μF 50 V vertical
C₈ : 47 nF MILFEUIL
C₁₁ : 220 μF 25 V vertical
C₁₂ : 33 nF MILFEUIL

Afficheurs

AFF₁ à AFF₅ : HDSP 5301

Quartz

QZ₁ : 32,768 kHz (horloger)

Spécial SPA77

RLSP : MR62 12 V
DSP : 1N 4004

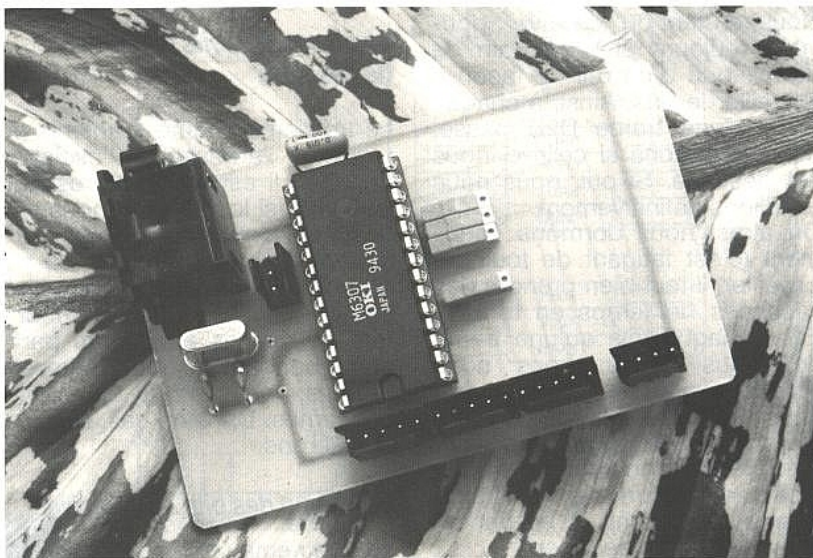
Divers

Supports : 16 broches, profil bas : 6
14 broches, profil bas : 7
6 broches : 1 (OPT1)
barrette sécable : 4 × 10, + 2 × 5.
Visserie et accessoires mécaniques : cf

D2 Bus : l'architecture des composants

Après la brillante démonstration de l'aspect ligne du D2B (ERP n° 522), nous allons maintenant vous parler du traitement et de la transformation des trames allant et venant à l'aide du D2B.

En effet, une grave question se pose : comment un circuit intégré particulier peut-il gérer ce bus ? Et oui, après vous avoir décrit la philosophie générale du protocole D2B, nous allons essayer d'imaginer une structure qui permette de gérer ce type de bus.



Peut-être avez-vous déjà des idées ?

Si oui, alors ne négligez aucune autre solution qui pourrait être aussi intéressante.

Si non, nous allons vous proposer des exemples de solutions qui ne sont sûrement pas uniques.

Mais, pourquoi définir cette structure ? Notre but n'est pas de détruire la philosophie du bus mais, bien au contraire, de concevoir une architecture de circuit intégré capable de satisfaire ce bus. Facile, n'est-ce pas ?

Comme nous vous l'avons écrit dans le numéro ERP 521, dans la trame D2B, il existe plusieurs champs d'informations ayant chacun leur spécificité. Or, il est nécessaire d'effectuer un tri dès l'apparition de ces champs. Seuls les bits spécifiques (bits de mode, bits d'adresse de l'esclave, bits d'adresse du maître...) sont intéressants à être traités ou sauvegardés. Pour cela, il ne serait pas inintelligent de les renvoyer quelque part. Mais attention, ne nous faites pas dire ce que nous n'avons pas dit. Les bits non spécifiques (fin de données — EOD — parité, acquittement — ACK — ...) ne sont pas jeter à la poubelle. Sinon, à quoi cela servirait-il que le contrôleur de bus se décarcasse à coder tous ces petits bits ? Ils permettent

aux gestionnaires de protocole (handlers) maître ou esclave de décoder la trame et de vérifier sa bonne intégrité.

Pour peu que vous soyez "légèrement" déformés par les nombreux articles déjà parus (non, ne partez pas en fuyant, nous n'allons pas vous parler du bus I2C comme d'habitude), on peut imaginer de concevoir une structure possédant des registres (comme dans un microcontrôleur par exemple) dans lesquels nous obtiendrons les "status" du contenu des bits reçus de la trame et pourrions mémoriser les différents champs de la trame D2B.

Pour cela, nous allons vous décrire deux structures légèrement différentes dans leur approche :

— La première est le circuit d'évaluation SAX1245 de chez PHILIPS (non commercialisé à ce jour).

— La deuxième est le circuit MSM6307 de chez OKI.

DESCRIPTION GÉNÉRALE D'UNE ARCHITECTURE DU PROTOCOLE D2B

Comme nous l'avons vu précédemment, que ce soit en réception ou en émission, en fonctionnement maître ou esclave, il

n'est jamais bon de perdre des petits octets qui arrivent à la volée.

Afin de vous expliciter plus aisément ce que l'on désire concrètement obtenir, nous allons, par exemple, nous placer dans un cas de figure simple : en élément "récepteur et esclave".

Supposons qu'une petite trame se promène sur le D2B. Oh horreur !!!

Nous, en tant qu'"esclave", pouvons toujours être en train de dormir que d'un œil de façon à surveiller le bus. Ainsi, à chaque fois qu'une trame D2B passe, nous regardons si celle-ci nous est destinée. Si oui, nous nous réveillons définitivement.

Ou alors, nous dormons carrément (c'est fatigant de toujours travailler, il faut bien prendre des vacances de temps en temps). Et, à chaque fois qu'une trame D2B bus passe, nous nous réveillons afin de savoir si elle nous est destinée.

Alors que faire ? Dans les deux cas, prendre son courage à deux mains et décortiquer la trame champ par champ et bit par bit afin de savoir la décoder.

Si vous ne connaissez pas très bien la trame D2B, reprenez le numéro ERP 521 car nous allons repartir de cette trame.

Le champ des bits d'en-tête

Le premier champ qui arrive est le champ d'en-tête constitué du bit de start et des bits de mode.

Dans le protocole "handler" esclave, un bit de séquence permet de contrôler l'évènement "bit de départ" en provenance du D2B. Une fois que ce bit est détecté, le convertisseur parallèle — série (ou série — parallèle) permet de transformer les données courantes et les données non-utilisateur et de compter le nombre de bits dans chaque champ. Dès que ce convertisseur a comptabilisé les trois bits de mode, il est utile de prévoir de les sauvegarder quelque part, le temps de savoir si le message nous est réellement destiné.

Le champ des bits d'adresse du maître

Le deuxième champ (transmis et reçu) est l'adresse du maître du bus. D'abord, en tant que récepteur, il faut être certain que les douze bits prévus sont bien présents (vérification effectuée par le convertisseur).

Mais, le plus important est de vérifier la parité du contenu de ce champ avant de décider de le

sauvegarder ou non. Eh oui ! Si l'adresse n'est pas valide, quel serait à votre avis l'intérêt de la sauvegarder ? De plus, pourquoi continuer ? Autant s'arrêter tout de suite ! L'émetteur du message est inconnu ou erroné.

C'est donc uniquement lorsque l'adresse est reconnue comme valide qu'il devient utile et nécessaire de la stocker.

Le champ des bits d'adresse de l'esclave

Le troisième champ (transmis et reçu) est l'adresse de l'esclave. En effet, il est/serait intéressant de savoir si le message nous est destiné. Comme pour le cas précédent, la même analyse va se dérouler. D'une part, si l'adresse est valide c'est-à-dire comportant douze bits et, d'autre part, correspondant à notre adresse esclave, nous nous sentirons concernés. Dans ce cas, nous la stockerons.

Le champ des bits de contrôle

Le quatrième champ (transmis et reçu) est le champ des bits de contrôle. Etant alors certain que le message nous est destiné, nous le stockons aussi.

Depuis quelque temps, nous vous parlons de "sauvegarder" ces différents champs contenus dans la trame sans vous préciser où, comment... ?

Le seul problème dont nous n'avons pas encore parlé, est la façon de pouvoir engranger ces données qui arrivent au "kilomètre" en laissant l'opportunité à chacun de les relire quand bon lui semblera. De ce fait, il est donc nécessaire de penser une organisation permettant de suivre le débit des données incidentes.

Une des solutions serait de préparer des "trous" disponibles à tout moment. En effet, il serait possible d'aller y déposer nos données quand on le désirerait et de pouvoir les récupérer de la même façon. Ceci ne ressemblerait-il pas à notre cher préposé des PTT qui dépose régulièrement notre courrier le matin en notre absence, tandis que nous, à notre rythme, rentrant le soir, nous récupérons celui-ci.

Super !!! Nous sommes en train de réinventer les boîtes aux lettres.

Mais, à propos, connaissez-vous les boîtes aux lettres américaines ? (voir figure 1).

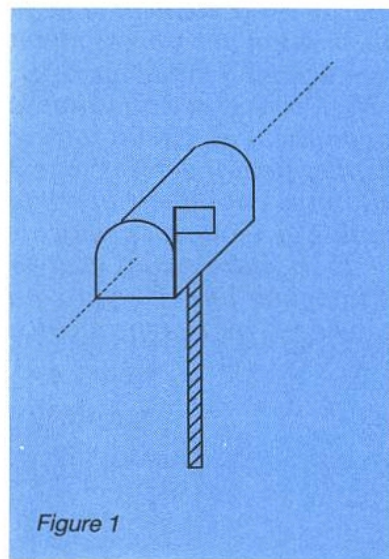
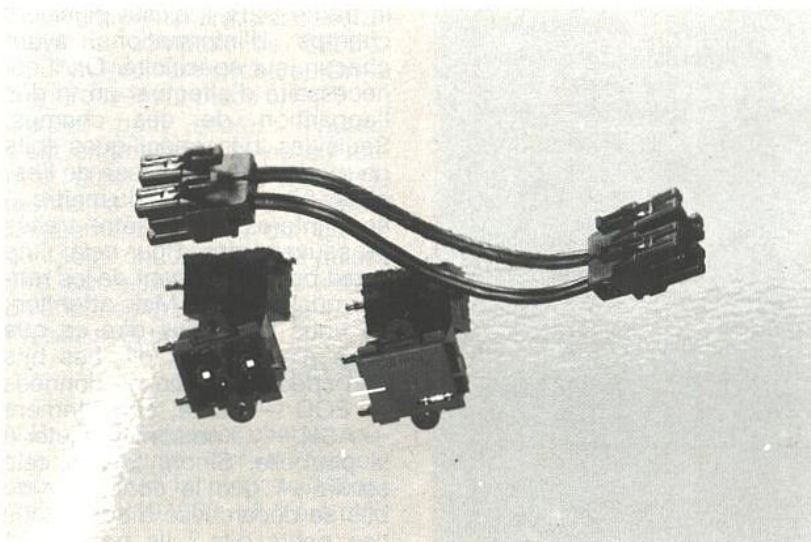


Figure 1

Celles-ci nous préviennent lorsqu'une lettre a été déposée par un changement de place d'un petit drapeau. Ainsi, nous savons qu'un courrier y a été déposé et que nous pouvons le retirer si le cœur nous en dit. Une fois que la boîte aux lettres a été vidée, le petit drapeau est relevé ce qui signifie que nous pouvons à nouveau la remplir.



C'est notamment ce type d'organisation qui a été retenu par PHILIPS COMPOSANTS pour réaliser le circuit d'évaluation SAX1235 et dont l'organisation générale de la structure est donnée **figure 2**. Il faut savoir que c'est l'une des architectures employées pour le D2B et que nous n'avons pas la prétention de réinventer quelque chose qui existe déjà.

LE CIRCUIT SAX1235

Description fonctionnelle du SAX 1235

Nous pouvons diviser ce type d'interface en trois blocs fonctionnels (voir **figure 3**) :

- Des "protocole handlers" maître et esclave forment la partie spécifique D2B de ce circuit intégré. Chacun des protocole handlers contient un séquenceur d'état, un séquenceur de bit, un convertisseur parallèle-série et un compteur d'état.

- Un groupe d'interfaces "utilisateur" qui a pour charge de gérer l'interaction et les buffers de données entre l'utilisateur (par exemple, un processeur hôte), et les protocole handlers du D2B. Ce groupe contient en plus de l'interface utilisateur, des buffers de transmission et de réception, des registres d'initialisation et des registres de type "boîtes aux lettres".

- Un groupe logique contenant un filtre numérique, une horloge, et une logique de reset et de test.

Premier bloc

Le premier de ces groupes contient les deux protocole handlers (maître et esclave) dont nous avons parlé précédemment. Pour vous permettre de mieux comprendre ce type de protocole handler, nous allons vous en détailler ses différentes parties constitutives :

Le séquenceur d'état

Il génère, échantillonne et envoie le signal physique du D2B. C'est le convertisseur parallèle-série qui permet cet état (envoi et réception des valeurs des différents bits). Ce séquenceur utilise une temporisation d'état et gère les tolérances spécifiées dans le protocole D2B.

La temporisation d'état

Les temporisations d'état sont programmables par des comp-

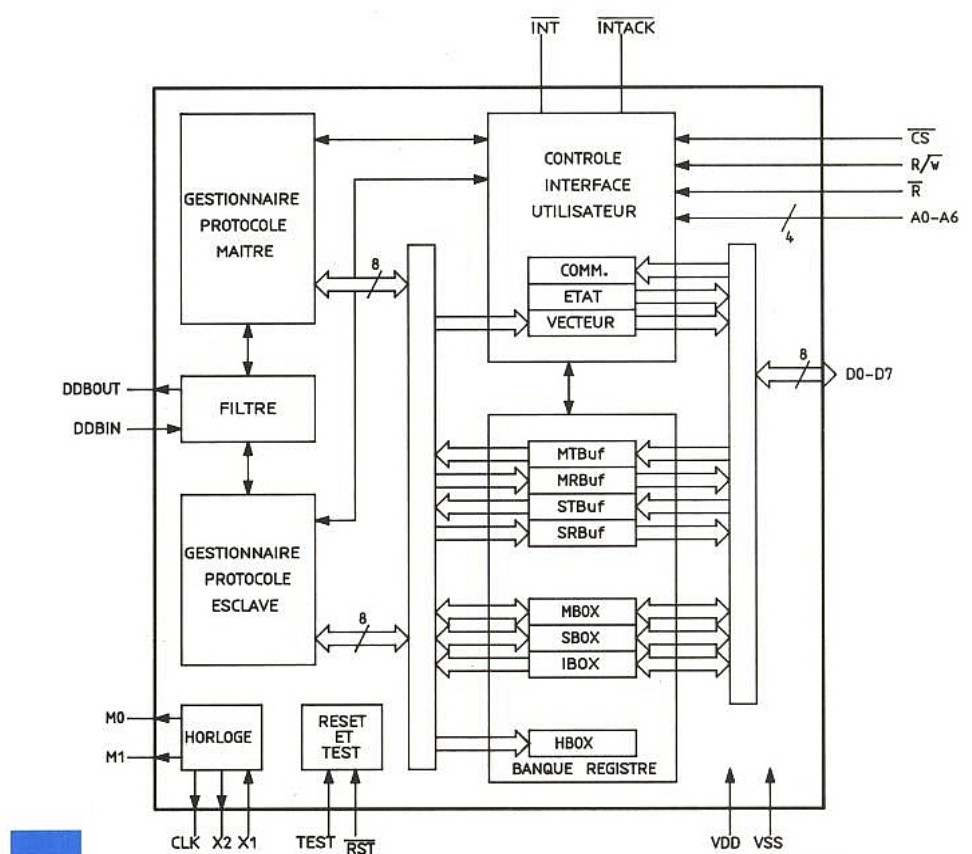


Figure 2

	LECTURE	ECRITURE	
00H	ETAT	COMMANDE	REGISTRE A ACCES CONTINU
01H	MAITRE BUF RX	MAITRE BUF TX	
02H	ESCLAVE BUF RX	ESCLAVE BUF TX	
03H	CONTROLE	(HAUT)	BOITE AUX LETTRES MAITRE (MBOX)
04H	ADRESSE ESCLAVE		
05H	MODE	CODE SORTIE #TX	
06H	ADRESSE ESCLAVE		BOITE AUX LETTRES ESCLAVE (SBOX)
07H	CONTROLE	(HAUT)	
08H	ADRESSE MAITRE		
09H		(HAUT)	BOITE INITIALISATION (IBOX)
0AH	ADRESSE ESCLAVE		
0BH	MODE	CODE SORTIE #TX	
0CH		(HAUT)	
0DH	ADRESSE UNITE		
0EH	VECTEUR		
0FH	OPTIONS GLOBALES		

LECTURE/ECRITURE

Figure 3

teurs et contrôlés par le séquenceur d'état.

Le séquenceur de bit

Il ouvre le lien avec l'interface utilisateur et assemble les bits de la trame D2B dans leurs différents champs.

Le convertisseur parallèle-série

Il a pour mission d'assurer trois fonctions importantes :

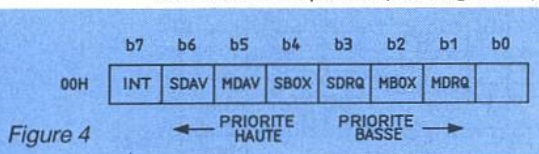
- D'effectuer une double conversion série-parallèle et parallèle-série.

- De réaliser la transformation d'une partie des données courantes, même les données non utilisateur.

- De compter le nombre de bits dans chaque champ et le nombre de bits dans le champ de données.

Deuxième bloc

Le deuxième de ces groupes est l'interface utilisateur. En effet, le processeur hôte communique avec le SAX1235 à travers cet interface "utilisateur" dans lequel une série de 16 registres de 8 bits est incorporée (voir **figure 4**).



Revoilà les boîtes aux lettres. Cette immense baie de boîtes aux lettres se décompose en quatre groupes possédant chacun un rôle spécifique :

- les registres de boîtes aux lettres (maître ou esclave)
- les registres d'initialisation
- les buffers de transmission/réception
- la logique de contrôle de cet ensemble

L'avantage réside dans la souplesse et la facilité d'utilisation avec tous types de microprocesseurs et/ou de microcontrôleurs. Ainsi, toutes les autres unités dérivées (autres que le D2B bus évidemment) peuvent utiliser les mêmes protocole handlers sans gêner l'interfaçage. Maintenant, pour mieux comprendre comment utiliser ces différentes boîtes, nous allons les détailler chacune. De ce fait, vous comprendrez mieux où et comment sont sauvegardées toutes les données de la trame.

Les registres de la boîte aux lettres

Il existe deux types de registres : celui du maître (MBOX) et celui de l'esclave (SBOX). Tous les deux sont constitués de plusieurs registres de 8 bits dont le but est d'échanger des informations entre les protocole handlers et le μ -processeur hôte, processeur utilisateur.

Pour accéder à ces boîtes, il existe deux méthodes : l'accès par les protocole handlers (réception, maître et esclave) et l'accès par l'interface utilisateur (émission).

La boîte de l'esclave consiste en 6 registres de 8 bits (accessibles en lecture-écriture) tandis que la boîte du maître en est constituée de 3.

La boîte d'initialisation

Ces registres sont initialisés après un reset "hardware" ou "software". Il s'agit de 4 registres de 8 bits eux aussi accessibles en lecture-écriture.

Les buffers de transmission-réception

Ces buffers peuvent être accédés par l'utilisateur ou les protocole handlers simultanément. Ils sont constitués de 4 paires de registres de 8 bits qui peuvent être accédés par l'utilisateur et toutes les opérations sur ces buffers sont permises quel que soit l'état des boîtes aux lettres (ouvertes ou fermées).

Le bloc de contrôle

Le contrôle logique maintient le registre d'état et exécute les commandes en provenance du registre de commande.

Troisième bloc

Le troisième de ces groupes est le groupe logique comprenant le filtre, l'horloge et le reset.

Les registres

Le SAX1235 est constitué de 16 registres de 8 bits adressés par quatre Adresses de lignes allant de A₀ à A₃ pendant des cycles de 8 bits parallèles de lecture-écriture (voir **figure 4**). Afin de vous faciliter la compréhension de cette partie nous allons détailler les différentes zones à l'aide des différents champs de la trame D2B.

Eh bien, dans le circuit SAX1235, le registre d'état correspond à ce niveau de surveillance.

Il contient sept informations :

- l'état de l'interruption INT
- la validité des données de l'esclave
- la validité des données du maître
- l'état de la boîte aux lettres de l'esclave (ouverte ou fermée)
- la requête des données de l'esclave
- l'état de la boîte aux lettres du maître (ouverte ou fermée)
- la requête des données du maître

Seulement, une fois que votre préposé a déposé votre courrier dans votre boîte aux lettres, il faut pouvoir savoir si c'est une lettre normale, ou une lettre recommandée ou une lettre recommandée avec accusé de réception.

Eh bien, il en est de même pour le circuit SAX1235. Un registre de commande ne serait pas inutile en écriture afin de savoir ce qu'il faut faire sur le circuit (voir **figure 5**).

Il existe 8 commandes :

- reset soft
- mettre en service l'interruption
- mettre hors d'état l'interruption
- acquitter l'interruption
- détruire le buffer transmis
- détruire le buffer reçu
- fermer la boîte aux lettres
- annuler la commande

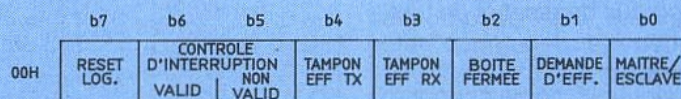


Figure 5

Les registres d'accès continu

Ce groupe contient trois registres pour lecture uniquement et trois registres pour écriture uniquement.

Le premier de ces registres (de lecture uniquement) est un registre d'état. En effet, une fois mémorisées toutes les données intéressantes dans les différentes boîtes aux lettres, il devient nécessaire de surveiller ces allées et venues.

Supposez que votre préposé dépose votre courrier quand il le désire (une fois par semaine ou trois fois par jour, suivant les périodes). Mais, heureusement, celui-ci a une hiérarchie comme nous pour superviser le travail de chacun.

Les deux registres restants, en lecture et en écriture, sont utilisés comme tampons pour la transmission et la réception dans les modes esclave et maître.

	b7	b6	b5	b4	b3	b2	b1	b0
03H	Ctr13 QUARTET DE CONTROLE			Ctr10	Sa11	QUARTET HAUT ADR. ESCLAVE		Sa8
04H	Sa7 ADRESSE POIDS FAIBLE DE L'ESCLAVE Sa0							
05H	MODE		CODE DE SORTIE				# OCTETS DU TAMPON TX	

Figure 6

La boîte aux lettres du maître (figure 6)

Quels sont les champs de la trame D2B bus qui peuvent intéresser le maître ? Ben, voyons !!! Réfléchissez un peu...

Le premier des champs de la trame est le champ d'en-tête comprenant les bits de mode. En effet, cette vitesse sera toujours utile pour le maître.

Comme vous le savez, il existe uniquement trois modes de transmission aujourd'hui. D'où deux bits suffisant pour stocker cette donnée.

Le deuxième des champs de la trame est le champ d'adresse du maître. Qui cette donnée peut-elle intéresser ? Le maître ? Non voyons ! Arrêtons de dire des bêtises. Que ferait-il de sa propre adresse ? Rien, évidemment.

Le troisième des champs de la trame est le champ d'adresse de l'esclave. Seul le maître peut être intéressé par cette adresse tout au long du transfert de données. Par contre, un petit problème reste présent : comment stocker une adresse de 12 bits dans des registres de 8 bits ? Eh bien, il suffit de sauvegarder les 8 bits de poids faible dans un registre et les 4 bits de poids fort dans la moitié d'un autre registre. (Remarque, on peut aussi bien stocker les 8 bits hauts dans un registre et les 4 bits bas dans la moitié d'un autre registre.) La première solution a été retenue pour le circuit SAX1235.

Le quatrième champ de la trame est le champ des bits de contrôle. Ces quatre bits seront stockés dans la boîte aux lettres du maître suivant le type de trame.

La boîte aux lettres de l'esclave (figure 7)

Quel type de champ de la trame D2B pourrait intéresser un esclave ?

Comme pour le maître, la vitesse de transmission des données l'intéresse aussi. En effet, elle sera différente suivant que l'on parle à un maître ou que l'on parle à un esclave.

Par contre, nous avons déduit que l'adresse du maître n'intéressait aucunement celui-ci. A l'inverse, l'esclave a besoin de connaître cette adresse tout au long du transfert de données. De la même façon que pour la boîte aux lettres du maître, nous stockerons cette adresse sur deux registres.

Il en est de même pour l'adresse de l'esclave qui a besoin d'être stockée dans la boîte aux lettres de l'esclave dans le cas d'une re-configuration possible de son adresse par un maître.

De même, le dernier champ de la trame D2B (champ des bits de contrôle) intéresse autant l'esclave que le maître.

Par contre, le premier registre de 8 bits est utile pour accéder à ces registres de l'esclave. En effet, il ne serait pas inutile de pouvoir gérer le flux des données afin de ne pas en perdre. Il serait dommage de recevoir une lettre avec accusé de réception sans l'accusé.

Pour cela, on positionne deux bits permettant de contrôler la réception et la transmission des données.

En observant la **figure 7** nous remarquons qu'un code sortie existe dans les deux boîtes aux lettres (maître ou esclave). Ce code se divise en deux parties :

- 4 bits pour le type de code de sortie
- 2 bits pour le nombre de bits transmis

Ces quatre bits du code de sortie permettent de connaître (ou d'indiquer) le type de données qui va suivre (avec acquittement, sans acquittement...).

La boîte aux lettres d'initialisation (figure 8)

Ne croyez pas que son rôle n'a pas d'importance ? En effet, une unité reliée au D2B peut être en fonctionnement esclave ou maître, récepteur ou émetteur. Ainsi, cette unité a une adresse qui lui correspond quel que soit le cas. Mais, où la sauvegarder ? Cette adresse est chargée lors d'un reset hard ou soft. De la même façon, les 4 bits hauts seront mémorisés dans la moitié d'un registre tandis que les 8 bits bas seront mémorisés dans un registre.

On pourra donc envoyer cette adresse comme adresse maître et comparer cette adresse avec le champ reçu "adresse esclave" lors d'une opération de l'esclave.

	b7	b6	b5	b4	b3	b2	b1	b0	
0CH	N.U.				Ua11		QUARTET HAUT ADR. UNITE		Ua8
0DH	Ua7		OCTET POIDS FAIBLE DU SYSTEME						Ua0
0EH	Ve7		VECTEUR D'INTERRUPTION (base)						Ve0
0FH	MODE HAUT		MODE ZX-80		AQT. LECT. FUTURE	UNITE A MEM.	FILTRE ACTIF	STYLE SERVICE	OPTIONS GLOBALES

Figure 8

	b7	b6	b5	b4	b3	b2	b1	b0	
06H	ETAT VER.	REP. TOUT	N.U.	N.U.	VALID. TRANS.	VALID. RECEP.	N.U.	N.U.	
07H	Cfr13		QUARTET DE CONTROLE		Cfr10	Ma11		QUARTET HAUT ADR. MAITRE	Ma8
08H	Ma7		ADRESSE POIDS FAIBLE DU MAITRE						Ma0
09H	N.U.				La11		QUARTET HAUT ADR. ESCL./VERROU		La8
0AH	La7		ADRESSE POIDS FAIBLE DE L'ESCLAVE/VERROU						La0
0BH	MODE		CODE DE SORTIE				# OCTET DU TAMPON TX		

Figure 7

LE CIRCUIT OKI MSM6307

Le circuit MSM6307 est un circuit conçu par OKI sur la base du protocole D2B bus. Comme le circuit précédent, il assure la quasi-compatibilité avec le système D2B mais, ce circuit n'accepte que deux vitesses de transmission (mode 0 et mode 1) lesquelles répondent aux plus grandes demandes des systèmes domotiques.

Celui-ci ressemble beaucoup au circuit SAX1235. Il est constitué de quatre blocs fonctionnels :

- Un groupe logique contenant un filtre, une horloge et une logique de reset et de test.
- Un bit handler.
- Une interface utilisateur permettant de traduire le message en provenance du handler. Cette interface hardware est constituée d'une interface 8 bits parallèle ou d'une interface I2C (Eh oui ! Revoilà la bête).

Maintenant, nous allons vous détailler rapidement l'interface utilisateur constituée de registres et de buffers. En effet, cette RAM comprend 15 registres de longueur variable (de 1 à 32 octets). Ces registres peuvent être utilisés en lecture ou en écriture uniquement. Cette RAM est divisible en quatre sections :

- une section maître
- une section d'esclave en réception
- une section d'esclave en émission
- une section générale

Section générale

La section générale est constituée de cinq registres :

- Le registre global qui permet de mémoriser l'adresse du maître et de savoir si la section

esclave récepteur est en service.

- Le registre des adresses bloquées permet de déterminer le maître qui a la main à un moment précis.

- Le registre d'interruption contient la cause de l'interruption (reset, erreur durant une action du maître, erreur durant une action de transmission de l'esclave, erreur durant une action de réception de l'esclave, interruption du maître, interruption de l'esclave émetteur, interruption de l'esclave récepteur).

- Le registre permettant de remettre à zéro les bits du registre d'interruption.

- Le registre d'état de l'esclave permet de surveiller les actions de l'esclave (transmission permise, unité possède de la mémoire, buffer de réception de l'esclave vide, buffer de transmission de l'esclave vide, chip bloqué).

La section du maître

Dans cette section, il est possible de sauvegarder toutes les informations nécessaires pour le maître (l'adresse de l'esclave, les bits de contrôle, les données à transmettre ou à recevoir).

Par contre, le reste des informations nécessaires est mémorisé dans un registre de commande (la vitesse de transmission et un bit permettant la demande d'initialisation du message ou d'annuler le message requis).

De fait, les actions entreprises par le maître doivent être connues par le maître d'où l'utilisation d'un registre d'état pour le maître.

La section de réception de l'esclave

Comme pour le maître, nous mémorisons dans cette section l'adresse du maître, les bits de contrôle et les données reçues. De même, un registre de commande et d'état est nécessaire.

La section d'émission de l'esclave

Cette section permet juste de sauvegarder les données à transmettre. De même un registre de commande et d'état est nécessaire.

Nous vous donnons rendez-vous dans le prochain et dernier article concernant le D2B pour des applications du circuit MSM 6307 et son interconnexion avec le bus I2C.

D. Paret



**CHOLET
COMPOSANTS
ELECTRONIQUES**

**Recevez tous les
SATELLITES
ACTUELS... et FUTURS !**

MAGASIN

1, RUE DU COIN - TÉL. : 41.62.36.70 - FAX : 41.62.25.49

VENTE PAR CORRESPONDANCE : B.P. 435 - 49304 CHOLET Cedex

COCHEZ LES CASES QUI VOUS INTERESSENT :

- | | |
|---|---|
| ☐ 1 PRODUITS H.F. - 2 TP | ☐ 6 KITS "GRAND PUBLIC" - 2 TP |
| ☐ 2 RECEPTION TV-SAT - 2 TP | ☐ 7 MATERIEL C.I. - 4 TP |
| ☐ 3 LOGICIELS EDUCATIFS - 3 TP | ☐ 8 LIBRAIRIE TECHNIQUE - 3 TP |
| ☐ 4 SCANNERS - 2 TP | ☐ 9 MESURE - 5 TP |
| ☐ 5 MODULES "CEBEK" - 2 TP | |

(TP = Timbres poste à 2,30 F)

NOM : _____

SOCIÉTÉ : _____

ADRESSE : _____

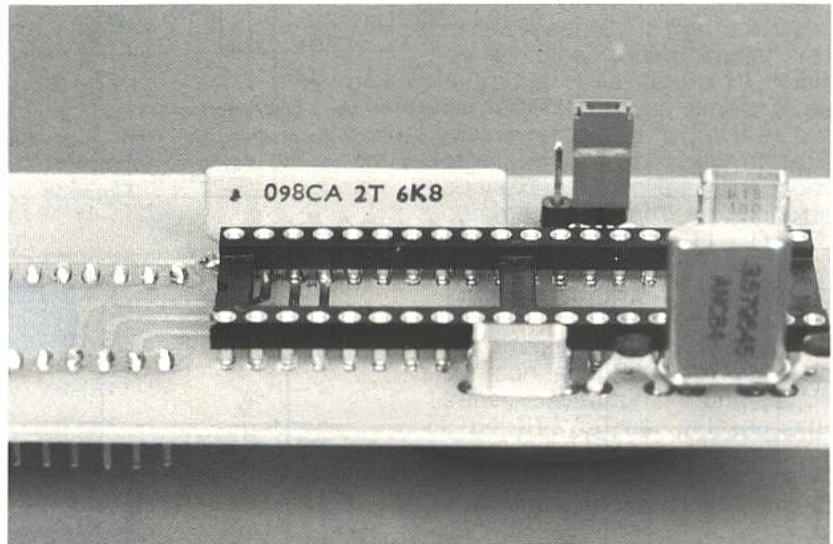
Adressez ce bon à :

CCE - B.P 435 - 49304 CHOLET CEDEX

Un adaptateur de programmation pour 8751 ou 8753

Le microcontrôleur 8751 est une version du célèbre 8051 équipée d'une EPROM interne de 4 k-octets, et donc particulièrement appréciée pour la mise au point de prototypes ou la réalisation de petites séries. Le 8753, pour sa part, est doté de 8 k-octets d'EPROM, ce qui lui permet de recevoir des logiciels déjà conséquents.

Le processus de programmation ressemble beaucoup à celui de n'importe quelle EPROM, mais le boîtier DIL à 40 broches complique un peu les choses. A défaut d'un programmeur dit "universel", il faut recourir à un adaptateur capable de "déguiser" le microcontrôleur en simple EPROM.



Faisons connaissance :

Les microcontrôleurs de la famille 8051 sont extrêmement populaires, en particulier pour les applications industrielles. Produits par de nombreux fabricants (INTEL, AMD, PHILIPS, SIEMENS, etc.), ils sont équipés de quatre ports d'entrée-sortie à huit lignes, d'une interface de communication série, de deux compteurs-timers, et d'un processeur booléen facilitant au maximum le traitement de bits individuels.

La figure 1 montre que la plupart des broches sont affectées aux ports, à l'exception de celles servant à l'alimentation, au quartz d'horloge, au reset, et à quelques sélections de mode.

Un jeu d'instructions particulièrement riche et efficace permet de tirer le meilleur parti possible de cette infrastructure matérielle très complète.

Cette famille de processeurs est supportée par une gamme pratiquement sans équivalent d'outils de développement : émulateurs, assembleurs, simulateurs, compilateurs C ou Pascal, proposés par les meilleurs spécialistes.

Il existe des versions sans ROM, nécessitant une mémoire externe, des modèles à ROM masquée pour la production en grande série, mais surtout des exécutions à EPROM incorporée inestimables pour les tâches de

développement et les petites séries.

Les programmeurs dits "universels", presque tous dotés d'un support à 40 contacts, supportent évidemment ces versions mais un sérieux problème se pose aux possesseurs d'un simple programmeur d'EPROM à 24 ou 28 broches : il faut nécessairement un adaptateur, que certains n'hésitent pas à facturer près de 3 000 F...

UN ADAPTATEUR AU "PRIX COUTANT" :

La notice technique des 8751 et 8753 ne va pas jusqu'à fournir un schéma d'adaptateur, mais elle décrit clairement l'algorithme de programmation, très voisin de celui d'une EPROM. Notons cependant qu'il est totalement différent de celui des versions CMOS 87C51 et 87C53 !

La figure 2 montre comment il faut procéder pour programmer un 8751 : les données à programmer doivent être appliquées sur le port P₀ et les adresses sur le port P₁ plus les quatre lignes basses du port P₂.

La figure 3 indique pour sa part que la ligne d'adresse supplémentaire nécessaire pour "bayer" 8 k-octets au lieu de 4 doit

8751 OU 8753			
1	P1.0	VCC	40
2	P1.1	P0.0	39
3	P1.2	P0.1	38
4	P1.3	P0.2	37
5	P1.4	P0.3	36
6	P1.5	P0.4	35
7	P1.6	P0.5	34
8	P1.7	P0.6	33
9	RST/VPD	P0.7	32
10	P3.0/RxD	EA/VPP	31
11	P3.1/TxD	ALE/PR	30
12	P3.2/INT0	PSEN	29
13	P3.3/INT1	P2.7	28
14	P3.4/T0	P2.6	27
15	P3.5/T1	P2.5	26
16	P3.6/WR	P2.4	25
17	P3.7/RD	P2.3	24
18	XTAL2	P2.2	23
19	XTAL1	P2.1	22
20	VSS	P2.0	21

Figure 1.

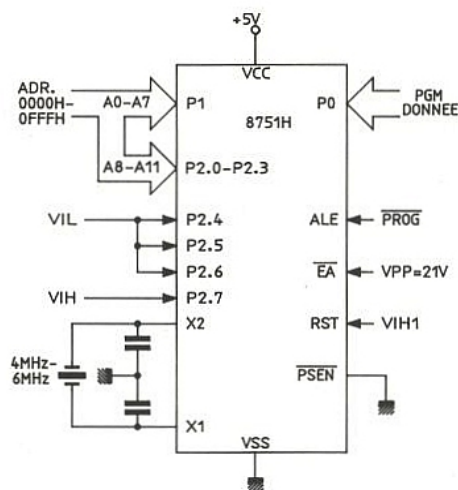


Figure 2.

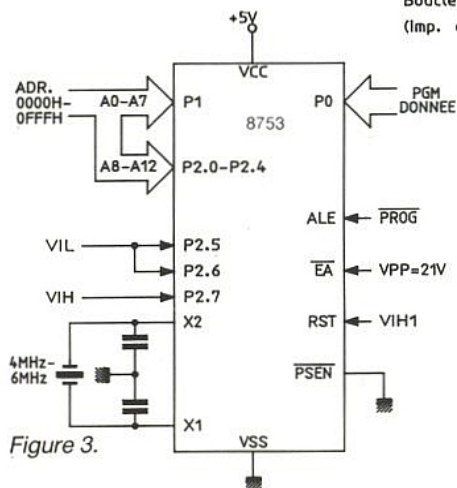


Figure 3.

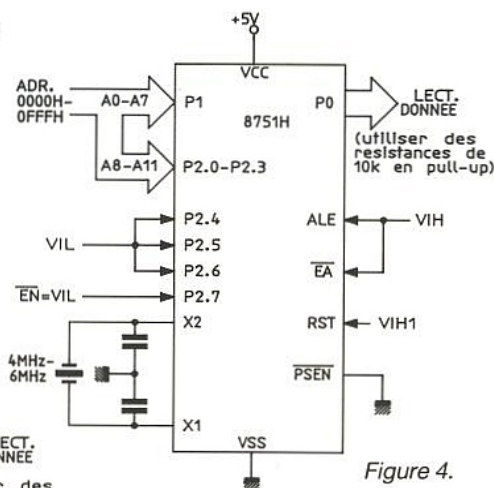


Figure 4.

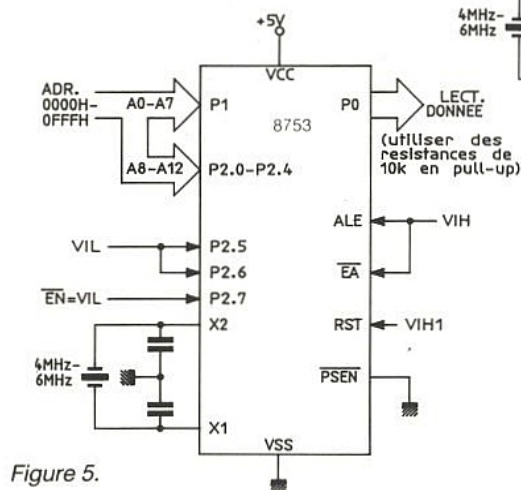


Figure 5.

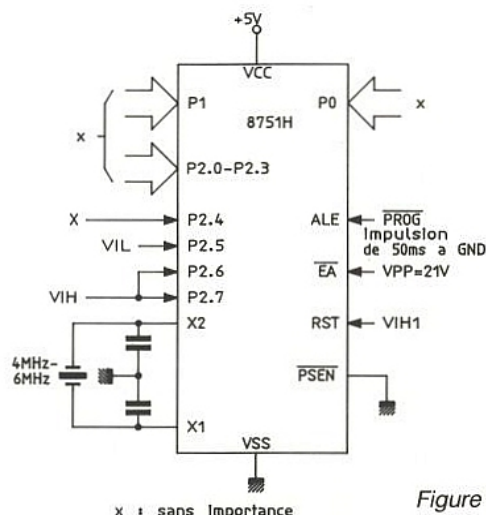


Figure 6.

être reliée à la ligne 4 du port 2.

La programmation de chaque adresse est exécutée à l'aide d'une impulsion négative appliquée à la broche ALE/PROG, en présence d'un V_{pp} de 21 V. Sa durée nominale est de 50 ms, mais peut être réduite par utilisation d'un algorithme adaptatif intercalant des lectures de contrôle entre des impulsions de programmation d'une milliseconde seulement.

Mais où est donc la différence avec une EPROM 2732 ou 2764 ? Dans le brochage, bien sûr mais aussi dans quelques niveaux hauts ou bas à appliquer à certaines broches.

Mais surtout, il est indispensable que l'oscillateur à quartz du microcontrôleur fonctionne pendant la programmation, à une fréquence comprise entre 4 et 6 MHz : cela pour cadencer les transferts internes de données et d'adresses.

Même chose en lecture, à ceci près que les niveaux appliqués à certaines broches sont différents, et que des résistances de tirage sont nécessaires sur les sorties de données (il n'y a d'ailleurs pas d'inconvénient à les laisser en place en mode programmation).

La figure 4 détaille ainsi la configuration de lecture du 8751, et la figure 5 celle du 8753.

La figure 6, pour sa part, illustre une opération qui n'existe pas avec les EPROM : la programmation d'un "bit de sécurité" dont le rôle est d'interdire la relecture de la mémoire (protection contre les copies illicites).

En fait, cette manœuvre s'apparente à la programmation d'un octet quelconque, mais en présence de niveaux particuliers sur certaines broches.

Le schéma de l'adaptateur que nous avons développé à partir de ces informations profite du fait que tous les signaux nécessaires existent, mais dans le désordre, sur le support de tout programmeur configuré pour des EPROM de type 2764.

Le montage de la figure 7 commence donc par mettre le brochage du microcontrôleur en correspondance avec celui de la 2764, représenté à la figure 8, puis apporte les éléments manquants : un quartz oscillateur avec ses condensateurs auxiliaires, un réseau de résistances de tirage, quelques composants de découplage, et un inverseur permettant de choisir entre la programmation des données ou du



Le tracé de la face "soudures" est représenté à la **figure 9**. Celui de la face "composants" est reproduit à la **figure 10**, mais compte tenu de sa simplicité on pourra remplacer la gravure double face par un strap et trois connexions isolées, soudées comme le montre le plan de câblage de la **figure 11**.



Figure 10.

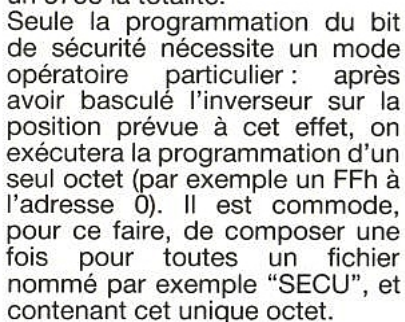
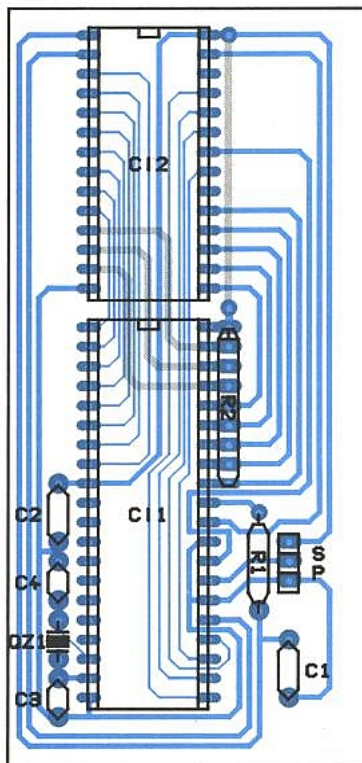
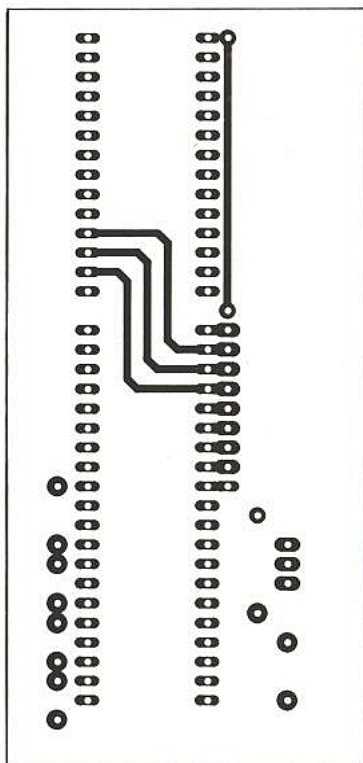
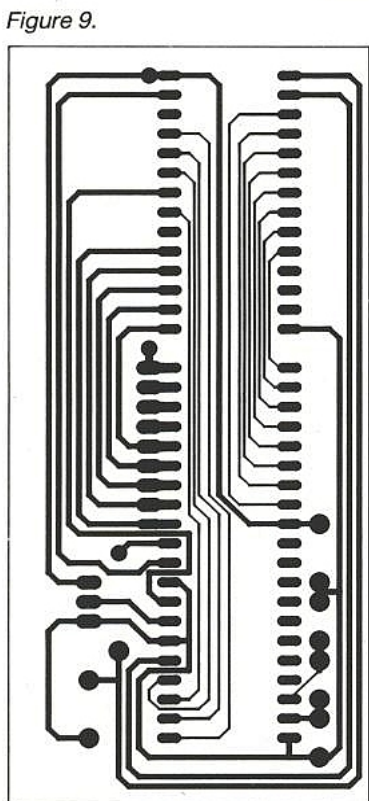
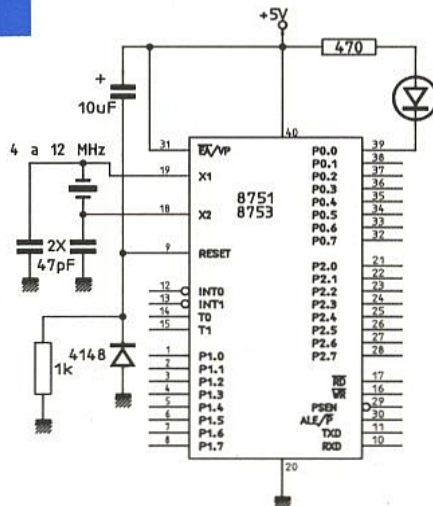


Figure 11.





Line 1	Col 1	Pos 1	Insert	AutoIndent	A-ASCII
File	block	Quick	Error/brEak	Screen	Remember
Delete	plaCe	Ascii	Printer	reBlock	rep Last find
					Options
					Esc

```

debut:
  clr p0.0
  mov r7,255
loopa:
  mov r6,255
loopb:
  djnz r6,loopb
  djnz r7,loopa
  setb p0.0
  mov r7,255
loopc:
  mov r6,255
loopd:
  djnz r6,loopd
  djnz r7,loopc
  jmp debut

```

1 Help 2 Diags 3 FPMs 4 ReAssm5 CurSkp6 Zoom 7 Watch 8 Go 9 0 Config

Figure 13.

```

194 128 175 255 174 255 222 254
223 250 210 128 175 255 174 255
222 254 223 250 128 234

```

(décimal)

Figure 14.

```

C280AFFFAEFFDEFEDFFAD280AFFFAEFFDEFEDFFA80EA

```

(hexadécimal)

Figure 15.

```

:10000000C280AFFFAEFFDEFEDFFAD280AFFFAEFF1
:06001000DEFEDFFA80EACB
:00000001FF

```

(Intel Hex)

Figure 16.

```

S1130000C280AFFFAEFFDEFEDFFAD280AFFFAEFFED
S1090010DEFEDFFA80EAC7
S9030000FC

```

(Motorola S)

Figure 17.

Après une lecture de vérification, le microcontrôleur pourra être installé dans son circuit utilisateur, qui pourrait être aussi simple que celui de la **figure 12** : un quartz oscillateur et ses condensateurs, un circuit de reset à la mise sous tension, et les composants d'entrée-sortie nécessaires pour chaque port.

Dans notre exemple, nous nous limiterons à faire clignoter une diode LED branchée sur la ligne 0 du port 0.

Le très simple programme assembleur de la **figure 13** suffit pour obtenir ce résultat, tout en étant suffisamment court pour être assemblé par la version de démonstration du logiciel pour PC "ECAL" (voir notre n° 518).

Cette opération d'assemblage fournit 22 octets de code exécutable, qui peuvent être présentés de différentes façons selon les exigences du programmeur qui les exploitera :

La **figure 14** les représente sous la forme de simples valeurs décimales, la **figure 15** en hexadécimales directes (straight hex), la **figure 16** en code "Intel Hex", et la **figure 17** en code "Motorola S". Ces deux dernières formes sont les plus communément attendues par les programmeurs adaptables sur micro-ordinateurs : elles présentent l'avantage d'inclure des informations d'adresse d'implantation, et surtout des clefs de contrôle permettant de détecter d'éventuelles erreurs de transmission ou de recopie.

Précisons en effet que ces différentes formes du fichier à programmer dans le microcontrôleur peuvent être saisies à l'aide d'un simple éditeur de texte.

Patrick GUEULLE

Nomenclature

Résistances

R₁ : 10 Ω
R₂ : 10 kΩ
(réseau SIL)

Condensateurs

C₁, C₂ : 100 nF
C₃, C₄ : 47 pF

Divers

QZ₁ : quartz 4 à 6 MHz

Circuits intégrés

IC₁ : 8751
IC₂ : 2764

■ PSPICE 4.05 : Simulateur électronique pour PC ou compatible

Parmi les nombreux outils logiciels dédiés à l'électronicien contemporain : saisies de schémas, routeurs avec ou sans autoplacement ou autoroutage, bases de données de caractéristiques, il faut désormais ranger les simulateurs. Si depuis quelque temps déjà on trouve de bons simulateurs logiques, tel n'était pas encore le cas en analogique. Avec la dernière version de PSPICE, issue du célèbre SPICE de l'université de Berkeley (Californie), c'est désormais chose faite. Adaptée et améliorée par MICROSIM, et diffusée en France par ALS Design, cette version 4.05 de PSPICE est mixte : elle simule des circuits mélangeant analogique et numérique ! Qui plus est, elle tourne sur quasiment tous les microordinateurs existants, PC ou compatible, MAC Intosh ou encore sur station de travail. Bien maîtrisé, un logiciel de cette envergure est un puissant outil d'investigation qui permet au concepteur de griller bien des étapes de mises au point ou d'essais.



L'écran d'accueil du shell.

PSPICE est composé d'un ensemble de logiciels interactifs permettant d'entrer un circuit en déclarant ses éléments constitutifs, éléments passifs et actifs, d'après les lois de Kirschhoff (déclaration des équipotentielles de terminaison des éléments), de l'analyser en continu, en alternatif, en transitoire, d'effectuer une analyse de Fourier, d'établir des relevés de bruit (thermique) et de distorsion ainsi que les réponses temporelles et ce aussi bien à partir de circuits analogiques que numériques, voire pour tout mixage des deux. Outre les lignes correspondant à la définition du circuit, le fichier d'entrée représentatif du circuit à tester et des différentes analyses demandées devra comporter des accès aux bibliothèques (librairies) pour les modèles des composants actifs et de certains passifs utilisés dans le circuit, des lignes de commentaires facultatives (précédées d'un astérisque) et des options d'analyse et de

sortie (vidéo graphique sous Probe ou sur imprimante ou plotter) choisies. Ces dernières lignes devront toujours commencer par un point.

Tous les problèmes de syntaxe, facilement assimilables, sont répertoriés dans le manuel de 550 pages livré avec le package PSPICE de même que dans le petit manuel encarté au centre de ce numéro, voir plus loin.

Le circuit dorénavant peut même être entré à partir d'une saisie de schémas et ce particulièrement avec ORCAD.

A partir de là il est possible de modifier ou d'éditer des stimuli quelconques qui seront répercutés dans le fichier circuit via l'éditeur de stimuli STEMED accessible à partir de l'environnement (SHELL) aussi bien par touches qu'à l'aide de la souris. On peut vraiment entrer les formes d'ondes les plus diverses à l'instar de ce qu'on ferait à partir d'un générateur de fonctions programmable.

On peut aussi modifier ou lancer l'analyse sous Analysis. Via MONTE CARLO il est possible d'effectuer une analyse en plusieurs passes en modifiant des tolérances de composants pour observer l'incidence sur le comportement et établir aussi des gabarits pour la production.

Ce peut-être en fonction de la température ou d'une autre grandeur ou tout simplement des tolérances sur la grandeur du composants par lot (résistance, condensateur, ...).

Il est possible d'entrer ses propres modèles de composants via PARTS, de les incorporer ou non dans les bibliothèques livrées dans le package, plus de 5 000 composants actifs, analogiques ou numériques dans cette version 4.05. D'ailleurs signalons que beaucoup des grands fabricants de semiconducteurs fournissent désormais les modèles SPICE de leur production que ce soit pour les composants discrets ou pour les circuits intégrés.

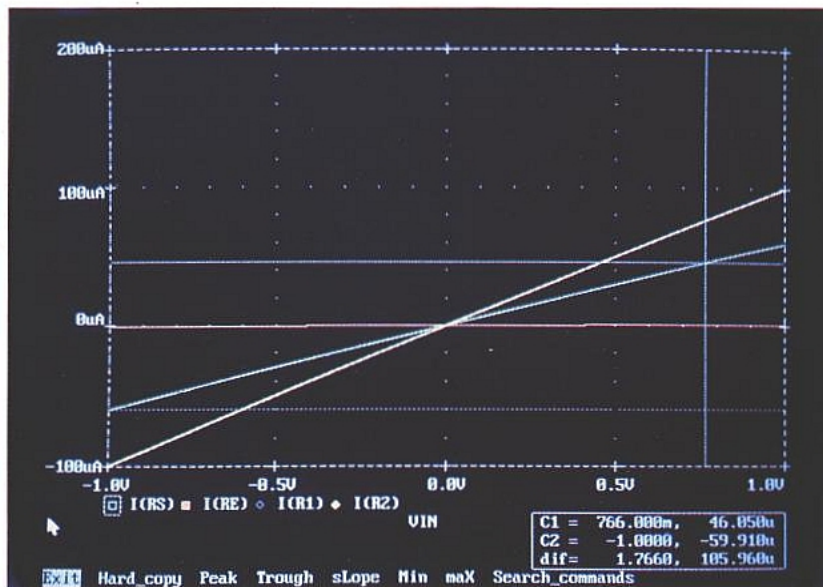
On peut même définir des quadripôles, boîte noire caractérisée par son comportement via ANALOG BEHAVIORAL, et les placer dans le circuit à l'aide des nœuds de terminaison. De la sorte il est possible de simuler n'importe quelle fonction de transfert, soit à partir de tables de données soit à partir d'équations.

Nous ne pouvons ici qu'effleurer les immenses possibilités de ce logiciel à qui on peut vraiment tout demander. Signalons qu'outre le manuel très complet, un livre d'initiation est aussi livré avec le package: "A guide to circuit simulation and Analysis Using PSICE" de Paul W. Tuinenga.

Enfin PROBE, l'éditeur graphique permet de visualiser tous les résultats d'analyse comme sur un oscilloscope ou un analyseur de spectre et de plus autorise l'accès à tous les nœuds du circuit (par F4).

Les besoins matériels

PSICE dans sa version la plus complète, c'est-à-dire comprenant: PSPICE, PARTS, PROBE, MONTE-CARLO, ANALOG, BEHAVIORAL et DEVICES EQUATIONS avec le simulateur digital, nécessite sur un PC AT compatible le coprocesseur 287 ou 387, au moins 1 MO de mémoire étendue en supplément du premier MO comprenant les 640 KO DOS. Mieux, 2 MO supplémentaires permettent en cours de simulation de faire une



Résultats sous PROBE d'une analyse en continu (DC). Les curseurs permettent d'afficher plus précisément une valeur à un endroit donné. Ceci est valable quelle que soit le type d'analyse tout comme le zooming d'une portion des courbes affichées.

pause et d'entrer directement dans PROBE pour visualiser des résultats intermédiaires et voir si l'on est ainsi sur la bonne voie. Ceci est particulièrement intéressant sur des gros circuits où l'on a demandé plusieurs types d'analyse. Il est évident que dans ce cas il faut beaucoup de mémoire, car outre les résultats stockés dans des fichiers temporaires, le shell, PSPICE.EXE et PROBE.EXE sont simultanément en mémoire. Dans tous les cas grâce à l'utilitaire PM INFO que l'on lance à partir du sous-répertoire PSPICE, on a accès aux données caractéristiques de son matériel et à ce qui pêche éventuellement pour un fonctionnement correct. Il faut compter, sur un PC AT (386) fonctionnant sous DOS/16 M (mode protégé) environ 1 MO octets de mémoire disponible pour 400 composants actifs dans un circuit. C'est à peu près pareil sous MAC II ou IIX (qui nécessite aussi le coprocesseur), version que nous n'avons pas essayée. PSPICE supporte les modes VGA, EGA ou CGA et Hercules.

Vous disposez d'ailleurs à partir du SHELL d'un menu de configuration baptisé "DISPLAY" à partir duquel vous pouvez choisir le mode d'affichage, le type d'imprimante pour les sorties d'impression et le port de sortie (PRN par défaut).

Il existe par ailleurs des versions tournant sur PC AT avec les 640 k gérables par DOS et des versions pour station de travail. Précisons malgré tout que les versions DOS (640 K) limitent le potentiel du logiciel, non seulement au niveau de la taille des

circuits à simuler mais aussi parce qu'elles ne permettent pas directement des enchainements bien agréables et facilitant le travail.

Si vous choisissez d'acquérir la version limitée que nous vous proposons par ailleurs, ce sera le cas, et vous n'aurez même pas besoin du coprocesseur qui accélère malgré tout les temps d'analyse et est plus représentatif des possibilités du logiciel. Signalons toutefois que cela permet déjà de travailler convenablement et que les bouts de circuits à simuler que nous présenterons dans la revue pour vous familiariser avec le produit et vous permettre de réaliser vos propres extensions ou bien encore vos propres applications dérivées des schémas présentées, tiendront compte de ces limitations somme toute peu contraignantes.

Les erreurs

Il est bien rare lorsque l'on entre un circuit à simuler, que ce soit "manuellement" via l'éditeur incorporé accessible de l'environnement (shell), ou bien via ORCAD SDT, de ne pas commettre d'erreurs. S'il s'agit d'une erreur de syntaxe dans la déclaration du fichier d'entrée circuit, vous ne pourrez pas lancer la simulation "RUN PSPICE", et grâce à la touche de fonction "F6" vous disposerez d'un relevé des erreurs.

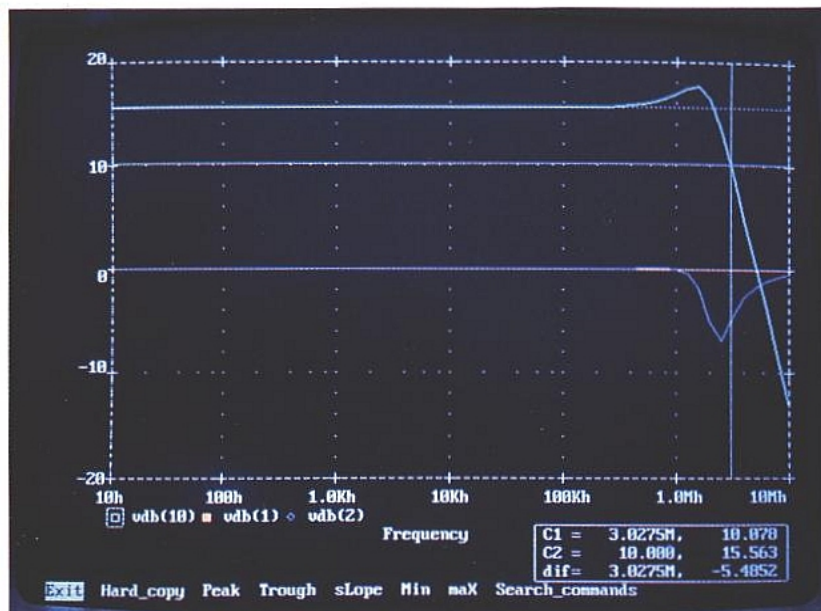
Ce peut être un nœud flottant ou purement une erreur de syntaxe du genre: commentaire non précédé d'un astérisque *, ou ligne de commande non précédé d'un

point "." Ou encore vous aurez nommé deux fois un composant différent avec une même référence (deux R10 par exemple). Peut-être aussi avez-vous mal libellé l'appel d'un modèle de composant, rappelons que les diodes sont toujours précédées du préfixe D, les transistors par Q, les MOSFETS par M, etc. A cet égard il est très important d'aller regarder dans les librairies comment les éléments sont entrés, il s'agit de fichiers texte que vous pouvez consulter à loisir.

Exemple : l'appel du SSM 2131 SSM (Analog Device) doit être conforme à sa déclaration en librairie : SSM-2131/AD, sinon vous serez irrémédiablement "jeté".

Certains MOSFETS ou effet de champ ne nécessitent pas le suffixe M ou J, par exemple les IRF, soyez vigilants. Il faut donc faire attention et il est de bon ton de lister une fois pour toutes les librairies et même les modèles que l'on éprouvera le besoin de créer soi-même.

Cette étape franchie et le fichier d'entrée accepté, la simulation lancée peut encore avorter, soit parce que PSPICE ne peut pas aller chercher un modèle que vous avez spécifié et créer un index, dans ce cas le chemin d'accès à la librairie n'est pas bon ou l'élément mal spécifié, ou encore à cause d'un problème de convergence. Quelle que soit la cause, les remèdes sont en



Réponse en fréquence représentative de l'analyse AC. Les menus selon les choix entrés se déroulent sur les 2 lignes du bas de l'écran, on peut par exemple demander une Hard copy de l'écran en y ajoutant des commentaires, afficher la pente de décroissance, etc.

général facilement applicables, il suffit de lire le fichier de sortie de simulation :

"Browse Output" et PSPICE indique à la fin du fichier d'entrée qui réapparaît in-extenso, le ou les endroits où il a achoppé : problème de convergence ou impossibilité d'aller chercher un modèle en librairie, ou encore problème de configuration (n'oubliez pas de permettre l'ouverture d'un nombre de fichiers suffisants, et de disposer de suffisamment de mémoire). Dans

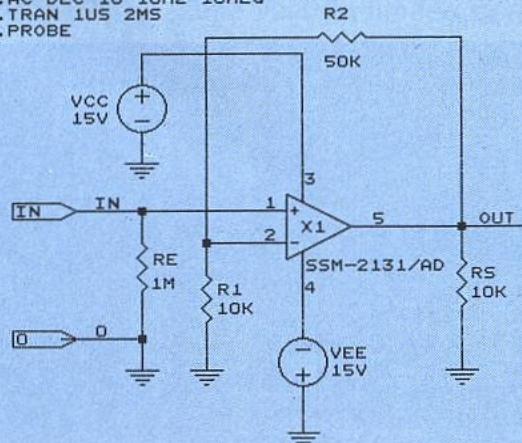
tous les cas nous rendons grâce à l'excellent manuel d'accompagnement du logiciel qui ne compte pas moins de 550 pages. Certes il faut l'ingurgiter mais c'est à ce prix que l'on pourra tirer la quintessence de ce logiciel peu commun.

Autre grande nouveauté de cette version 4.05 et due cette fois à ALS Design, qui importe non seulement PSPICE mais aussi les produits ORCAD, le passage automatique à la saisie de schémas.

```

SPICE
*exemple de reponse du SSM2131 en boucle fermee, gain de 6
.opt acct list node nopage reitot=0.001
.width OUT=80
VIN IN 0
+ AC 1 0
+ SIN( .1 .5 1E3 0 0 30 )
.LIB C:\pspice\pslibs\anlg_dev.lib
.DC VIN -1 1 0.01
.AC DEC 10 10HZ 10MEG
.TRAN 1US 2MS
.PROBE

```



Saisie sous ORCAD SDT IV (répertoire PS Draft), on remarque devant les déclarations texte, le symbole ".". Les nœuds seront directement définis par ORCAD d'après le schéma, il ne faut donc ajouter que les lignes de commandes et de commentaires.

```

PSPICE Control Shell - ver 4.05
Circuit Editor line: 1 col: 1 [Overstrike]
exemple de modele AD
*exemple de reponse du SSM2131 en boucle fermee, gain de 6
.opt acct list node nopage reitot=0.001
.width OUT=80
VIN 1 0
+ AC 1 0
+ SIN( .1 .5 10.00E3 0 0 30 )
VCC 100 0 DC 15
VEE 200 0 DC -15
RE 1 0 1MEG
RS 10 0 10K
R1 2 0 10K
R2 10 2 50K
X1 1 2 100 200 10 SSM-2131/AD
.LIB C:\PSPICE\PSLIBS\ANLG_DEV.LIB
.AC DEC 10 10HZ 10MEG
.TRAN 100NS 200US
.PROBE
.END

```

Current File: modeles.cir Loaded
F1=Help F2=Move F3=Manual F4=Choices F5=Calc F6=Errors ESC=Cancel

Le même circuit entré "à la main" sous l'éditeur de PSPICE (nous n'avons modifié que certaines analyses). Dans ce cas on tape soi-même la numérotation des nœuds (nodes) en évitant d'utiliser évidemment le même numéro de nœud pour deux équipotentielles différentes ou encore de laisser des nœuds flottants (en l'air).

Désormais pour celui qui dispose de la dernière version de ORCAD SDT, il est possible sous PSPICE d'aller dans la saisie de schémas "PS DRAFT", d'effectuer son schéma et d'entrer ses lignes de commentaires et de commande ; dans ce cas il faut ajouter en plus de la syntaxe propre à PSPICE le symbole ":" devant chaque ligne de texte — (Alt GR 6) ou Alt 124 en ASCII —.

Il ne suffit plus, une fois le schéma saisi, de faire Quit, Abandon et de presser une touche quelconque pour que la net list s'établisse automatiquement puis, si aucun problème n'est rencontré, de retrouver le SHELL de PSPICE. On revient alors aux mêmes possibilités que celles offertes directement en ayant saisi le fichier d'entrée manuellement, à savoir :

- éditer le fichier
- visualiser les éventuelles erreurs
- avoir une vue sur les dispositifs utilisés, les modèles, ou les paramètres entrés sous la rubrique circuit.
- éditer des stimuli qui seront incorporés dans le fichier avec St med
- choisir et modifier les analyses choisies sous Analysis.
- spécifier les options sous Display pour les sorties plotter ou imprimante
- enchaîner sous Probe
- et bien sûr toujours sous Analysis, lancer PSPICE pour la simulation.

Si la commande PROBE est ajoutée au fichier, PSPICE après génération du fichier "XXX.out" représentatif du circuit à simuler avec les analyses demandées créera le fichier "XXX.DAT" regroupant toutes les données que l'on peut visualiser sous PROBE, qui s'enchaînera automatiquement pour peu que la configuration HARD le permette, c'est-à-dire tourner sous 386 DOS/16 M (mode protégé) avec 2 MO de mémoire supplémentaire.

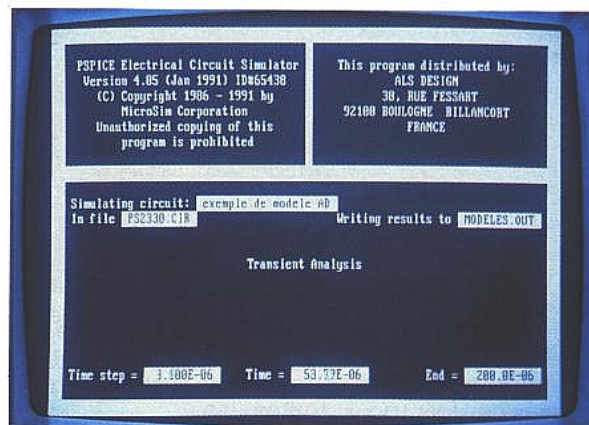
Parce que nous avons été fortement impressionnés par ce remarquable outil qu'est PSPICE, ses possibilités qui feront merveille dans l'entreprise ou pour les professionnels mais aussi par ces qualités didactiques qui seront appréciées dans l'enseignement ou auprès des amateurs "éclairés", nous avons décidé conjointement avec ALS DESIGN — importateur-diffuseur de ce produit en France —, de vous faire une offre spéciale pour la version limitée de PSPICE baptisée PSPICE.ELP.

Cette version n'est aucunement

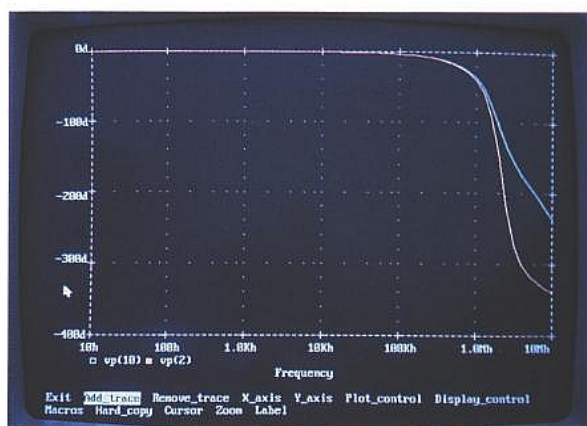
limitée au plan des fonctionnalités, seul "PARTS" est tronqué et n'accepte que la modélisation des diodes, la librairie offerte ne comprend que quelques éléments classiques, mais vous pourrez toujours importer des modèles "venus d'ailleurs", pourquoi pas de ERP ; la taille du circuit d'entrée bridée à 25 nœuds, ce qui au demeurant permet de simuler des circuits avec

quatre AOP ou huit transistors, est raisonnable et correspond aux besoins courants.

Comme nous pensons par ailleurs qu'il est préférable de se familiariser avec un logiciel puissant avant de vouloir "tout faire" et qu'il est bon en simulation de "voir" un gros circuit par morceaux, cette version vous permettra de vous faire la main, de



L'analyse lancée, on remarque l'affichage à gauche du numéro de fichier de stockage et les trois fenêtres du bas rendant compte de l'évolution de l'analyse (pas temporel d'analyse), temps réel, temps de fin d'analyse (déclaré dans le fichier CIR).



Courbes de réponse en phase sous PROBE. On demande VP pour phase de la tension V du nœud (X).



Sélection de la représentation de Fourier sous PROBE accessible par analyse transitoire. On peut indifféremment choisir une ordonnée en dB ou en V. Dans le cas d'une représentation en dB on entrera Vdb(X) au lieu de V(X). (Minuscules et capitales acceptées).

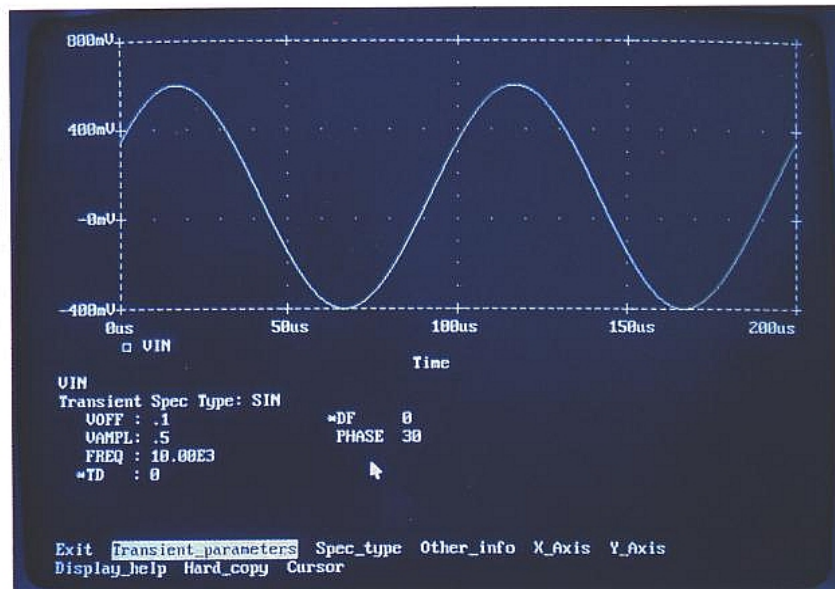
juger du potentiel de PSPICE et éventuellement de passer ultérieurement au stade supérieur. Nous envisageons de publier dans la revue, dans les rubriques montages ou étude et conception, des résultats de simulation effectuées sur des parties de circuits publiés ainsi que les fichiers afférents.

De la sorte les possesseurs de cette version limitée (voir offre avec coupon-réponse à la fin de cet article) pourront modifier en connaissance de cause et adapter certains circuits à leurs besoins plus spécifiques sans passer par des prototypes intermédiaires.

Gageons que nombre d'entre vous choisiront de nous rejoindre et d'utiliser cet outil remarquable. Dans ce cas vous pourrez bénéficier, nous l'espérons avant la fin de l'année, de services par minitel, échanger des idées, voire proposer ou disposer de modèles sur le serveur ALS Design si vous choisissez après consultation d'opter pour la version complète.

En bref

Eh oui il faut bien brièvement parler des prix !



Définition d'un stimulus sous STEMD. Ici il s'agit d'une sinusoïde dont on a changé les conditions initiales.

ALS Design offre le choix entre plusieurs configurations mais ne scinde pas le logiciel, contrairement à ce qui se passait sur de précédentes versions.

Donc maintenant MONTE CARLO, PARTS, ANALOG BEHAVIORAL, STm ED font partie intégrante du package fourni. Par contre on peut ne choisir que la version uniquement analogique ou acquérir ORCAD SDT IV simultanément (avec le "pont" PSPICE-ORCAD).

Ceci nous donne alors quatre possibilités : PSPICE uniquement analogique DOS 640 : 21 900 F HT.

PSPICE analogique DOS/16 M ou OS/2 : 27 900 F.

PSPICE mixte (analogique + digitale) : 34 900 F HT.

PSPICE mixte avec ORCAD SDT IV : 37 900 F HT.

N'oublions pas la version complète mixte avec Orcad à un tarif préférentiel pour l'éducation nationale (se renseigner auprès d'ALS Design).

DECOUVREZ LES EXCEPTIONNELLES PERFORMANCES DE PSpice

**OFFRE EXCLUSIVE
ELECTRONIQUE RADIO-PLANS
ET
ALS-DESIGN**

150 Francs

La version limitée de PSpice pour PC et Compatibles

PSpice est le programme de SIMULATION ELECTRONIQUE le plus utilisé au monde.

Cette version limitée permet néanmoins des simulations de très haute qualité et propose des fonctionnalités pratiquement identiques aux versions industrielles.

✂ Découper ici

Elle est capable de simuler des montages mixtes (contenant des circuits digitaux).

POUR RECEVOIR LA VERSION LIMITEE DE PSpice

RETOURNEZ CE BON DE COMMANDE SOUS ENVELOPPE AFFRANCHIE

ACCOMPAGNE DE VOTRE REGLEMENT A L'ADRESSE SUIVANTE:

ELECTRONIQUE RADIO-PLANS

Offre exclusive PSpice

2-12 rue de BELLEVUE

75940 PARIS Cedex 19

NOM :

PRENOM :

ADRESSE:

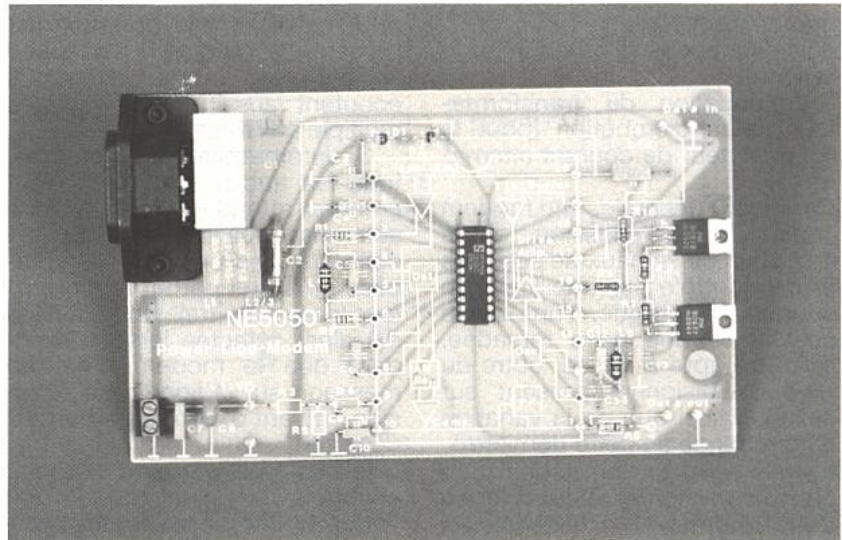
CODE POSTAL : VILLE : TELEPHONE :

Les MODEMS par courants porteurs, le NE 5050

Nous allons aujourd'hui vous parler des systèmes de transmission sur "courants porteurs" et plus particulièrement des éléments de liaison dit MODEM ou en bon anglais des P.L.M. (POWER LINE MODEM).

Qui évoque ces mots pense directement au transport des informations sur le réseau d'énergie car son coût est faible puisque déjà existant.

Tout cela part d'une intention fort louable mais, sans vouloir froisser personne, on ne trouve pas que du 220 volts purement alternatif sur les prises de courant comme voudrait bien vous le faire croire vos quittances EDF !



En plus de cela vous avez gracieusement offert par tous les gentils pollueurs, du "bruit" ou "interférences" créés par :

- Les gradateurs de lumière (qui produisent de superbes parasites de 10 à 100 kHz).

- Les ballast électroniques des tubes fluorescents (qui produisent une onde continue de pollution).

- Les démarrages des moteurs électriques (réfrigérateurs, ...) (créant des impulsions dans la bande de 30 à 150 kHz).

- Les redresseurs de tout système électronique, (modulation de l'amplitude à 100 Hz).

- Les alimentations à découpage (parasites de 10 à 40 kHz).

Etc. etc. la liste est fort longue.

Bref. C'est le tout à l'égout.

Et bien c'est dans ce superbe environnement que nous allons vous proposer de transporter vos charmantes petites données si fragiles, en toute sécurité.

Maintenant que vous voilà avertis, il ne reste plus qu'à parler technique.

Le mois dernier nous vous avons entretenu de généralités sur les réseaux locaux (types, supports, architectures) et sur la transmission d'informations sur ces réseaux (modulations).

A présent, nous allons illustrer ces théories en prenant l'exemple d'un réseau local : la ligne de courant électrique, dont chacun de vous dispose et qui, ... eh oui ! ... entre votre tableau de commandes, voire votre ordinateur (installé dans les étages supérieurs de votre maison) et vos appareils électriques, voire votre imprimante (situés dans une autre pièce, ou au sous-sol) ; par exemple.

Sur ce réseau, vous allez donc faire dialoguer des appareils grâce à des modems qui enverront et recevront des données, les transformant afin que celles-ci soient correctement véhiculées sur les fils électriques.

Ainsi, nous allons dans cet article vous décrire dans un premier temps les caractéristiques indispensables que doit présenter un tel modem pour effectuer les tâches précitées, avant de détailler un exemple concret de modem ASK travaillant sur support électrique (courant alternatif, câble coaxial, paire torsadée) : le circuit intégré NE 5050 de PHILIPS COMPOSANTS/SIGNETICS.

Description générale d'une fonction MODEM pouvant gérer le transfert de données sur lignes électriques :

De part leur nature même, les lignes électriques ne sont pas un support idéal pour les communications de données. En effet, des parasites, des interférences, des pertes gênent le transfert des informations. Parmi toutes ces perturbations, nous avons cité quelques facteurs prédominants :

- le bruit impulsionnel,
- les signaux transitoires de grande amplitude ($> 1 \text{ kV}$),
- les variations d'impédance de la ligne,
- l'atténuation du transformateur de la distribution (pour la ligne secteur de courant alternatif)

De façon générale, un modem conçu pour l'émission et la réception de signaux de données et de contrôle sur une ligne de courant électrique, un câble coaxial ou une paire torsadée, doit être apte à passer outre du bruit impulsionnel présent sur celle-ci, ainsi que de la variation d'impédance de cette dernière.

Hormis cela, un tel modem doit pouvoir utiliser **plusieurs types de modulation**. Par exemple, la modulation en tout ou rien de la porteuse — ASK — (amplitude shift-keying), ou bien la modulation de la porteuse — FSK — non cohérente (frequency shift-keying).

A l'écoute pendant qu'il parle :

N'oublions pas que de tels modems sont censés reconnaître le passage de données à tout instant. Ainsi, il est préférable qu'ils se trouvent toujours en mode "réception", même lorsqu'ils émettent ; dans ce cas, ils reçoivent leurs propres porteuses.

Cette possibilité permet une vérification de la fonctionnalité d'émission et de réception à distance de tous les nœuds du réseau (modems).

Ainsi, en mode réception, le modem reçoit les signaux (porteuses) venant des autres émetteurs.

En mode émission, le modem émet une porteuse (ASK par exemple) aux autres récepteurs, ainsi qu'à sa propre partie réception.

Par cette fonction d'écoute pendant qu'il parle, le modem doit aussi pouvoir **détecter des collisions entre données**.

Ainsi, la méthode d'accès multiple au réseau avec écoute de la porteuse et détection de collision, encore appelée **CSMA/CD**

(décrite dans l'article précédent), peut être utilisée comme principe de base pour faire communiquer plusieurs modems reliés par le bus qu'est la ligne de courant porteur par exemple :

Rappelons-en rapidement le principe, aussi décrit dans la norme IEEE 802,3 (protocole de réseau ETHERNET) :

- N'importe quel nœud du réseau (modem) peut avoir accès à la ligne à tout moment, à condition que celle-ci soit libre,
- Un récepteur écoute la ligne pour savoir si une porteuse est présente (écoute de la porteuse),
- Tous les autres récepteurs écoutent aussi la ligne (accès multiple au réseau),
- Si un émetteur est en marche, tous les autres nœuds désirant émettre attendent que la ligne soit redevenue libre (détection de collision). Les priorités sont établies et régies par un (μ) contrôleur (nœud maître). Une collision est ainsi détectée lorsque, pendant que le modem émet un message sur la ligne, une émission arrivant d'un autre nœud est détectée.

Une qualité importante que doit encore avoir un tel modem est l'**adaptabilité au trafic des données**.

Ainsi, en cas de trafic dense de données sur la ligne, la partie réception du modem n'a pas le temps de se mettre en mode repos, puisqu'il reçoit sans cesse le signal de la porteuse modulée. Une collision peut être détectée à ce modem lorsqu'il veut émettre des données sur la ligne, et qu'il ne cesse d'en recevoir.

Par contre, lorsque peu de données transitent, la partie réception du modem doit être au repos la plupart du temps, puisque la porteuse est souvent absente.

Mais attention donc de ne pas confondre l'absence de la porteuse avec un envoi continu d'informations basses "0".

De l'émission à la réception et de la réception à l'émission

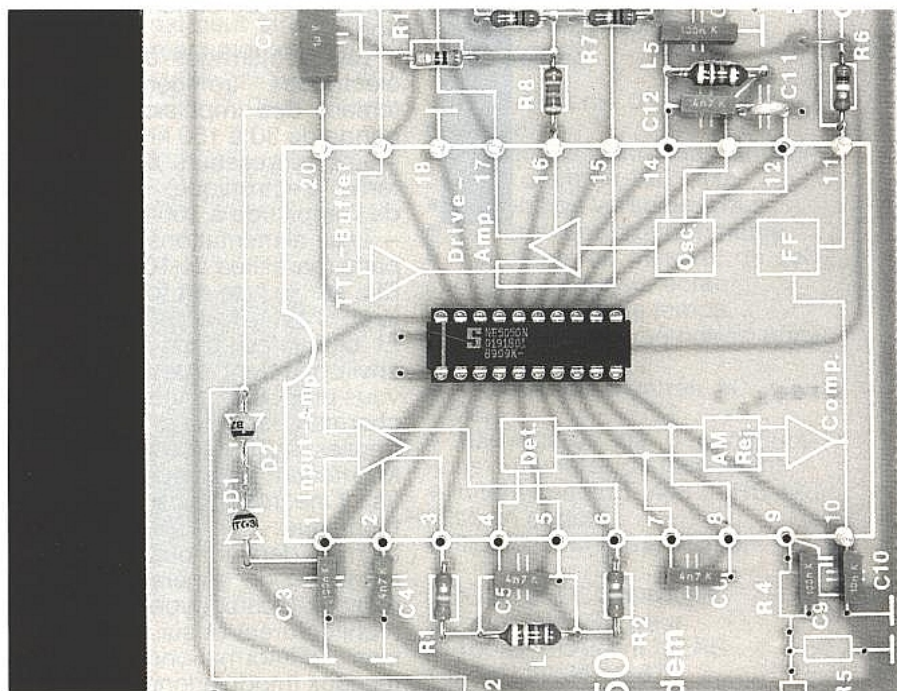
Temps de commutation

Pour passer du mode émission au mode réception et/ou du mode réception au mode émission, il faut observer les temps de passages respectivement de "Tx émet" à "Tx repos" et "Tx repos" à "Tx émet", car n'oublions pas que l'on veut pouvoir être à l'écoute lorsqu'on émet (donc Rx est toujours en mode réception). Ainsi, les temps minimaux de commutation de Tx à Rx et de Rx à Tx devront être calculés à partir des vitesses maximales de transmission des données.

Vitesse des données :

Une vitesse standard maximale de 300 kbit/s peut être atteinte par de tel modem travaillant en ASK (en codage à NRZ = Non Return to Zero) sur paire torsadée, en l'absence du bruit sur la ligne, et avec un signal carré (rapport cyclique = 50 %) de données à 150 kHz.

Dernière remarque importante : le modem que vous utilisez aura tout intérêt à être de petites



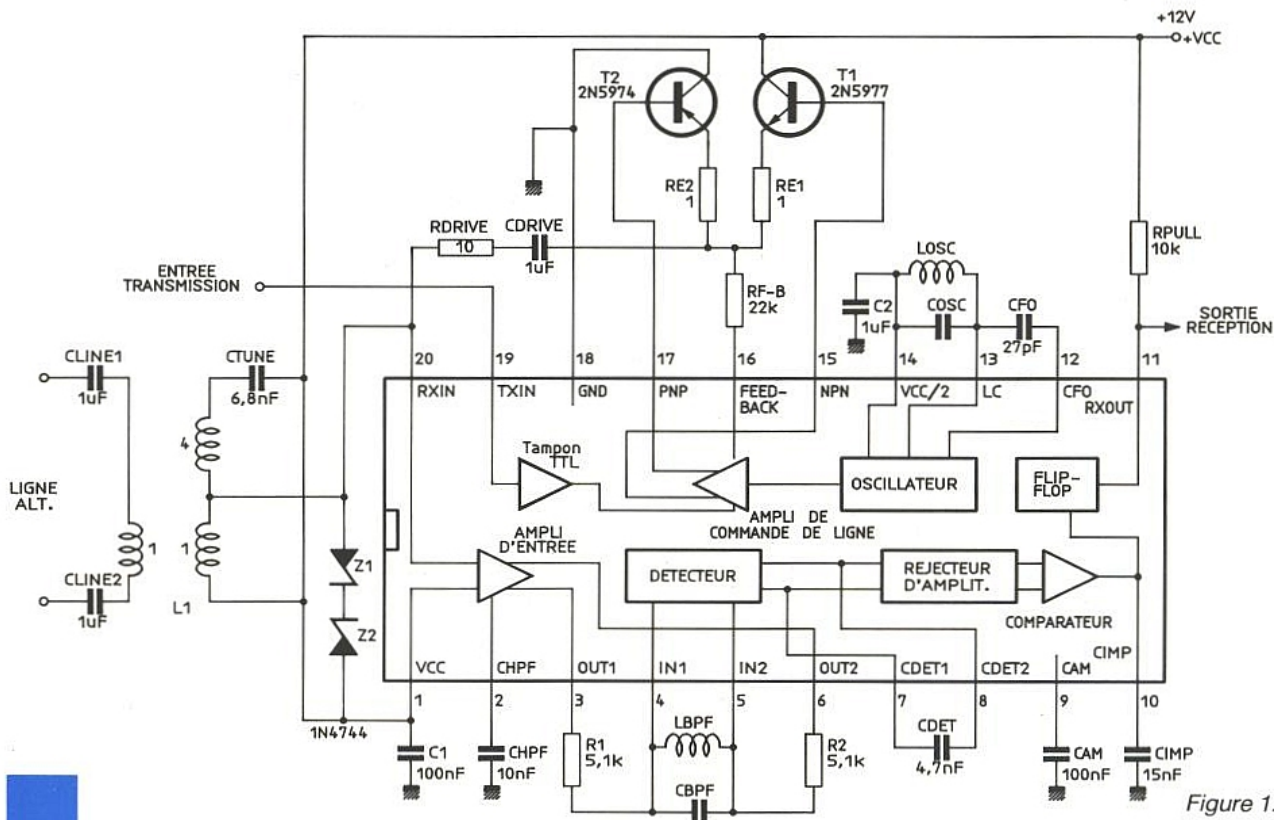


Figure 1.

dimensions, car ajouté à tous les appareils électriques, électroniques ou informatiques que vous voulez commander à distance. D'où l'avantage de pouvoir intégrer un maximum de composants utiles à la fonction MODEM dans un seul boîtier tel qu'un circuit intégré.

Parmi les nombreux circuits disponibles sur le marché susceptibles de fonctionner en mode de courants porteurs nous avons retenu le NE 5050.

En effet, celui-ci satisfait globalement les propriétés que nous vous avons précédemment énoncées et maintenant, de manière à ce que vous puissiez plus facilement personnaliser vos réalisations, nous allons vous commenter l'organisation interne de ce circuit et vous indiquer comment calculer les valeurs des principaux composants périphériques en nous basant sur la **figure 1** qui représente l'un des exemples typiques d'application de ce circuit.

LE NE 5050 : MODEM ASK SUR LIGNE SECTEUR :

Ce circuit intégré est un modem (modulateur/démodulateur) pour les communications sur ligne secteur (courant électrique alternatif), sur câble coaxial ou sur paires torsadées. Ses caractéristiques lui permettent de s'affranchir du bruit impulsionnel de la

ligne secteur, ainsi que de la variation d'impédance de celle-ci.

Sa partie ÉMETTRICE comporte :

- un oscillateur Colpitts,
- un interrupteur marche/arrêt de la porteuse à logique positive,
- une commande

Sa partie RÉCEPTRICE, quant à elle, est constituée de :

- un amplificateur-limiteur,
- un démodulateur d'amplitude,
- un étage d'annulation de la modulation d'amplitude,
- un filtre impulsionnel,
- et une bascule RS

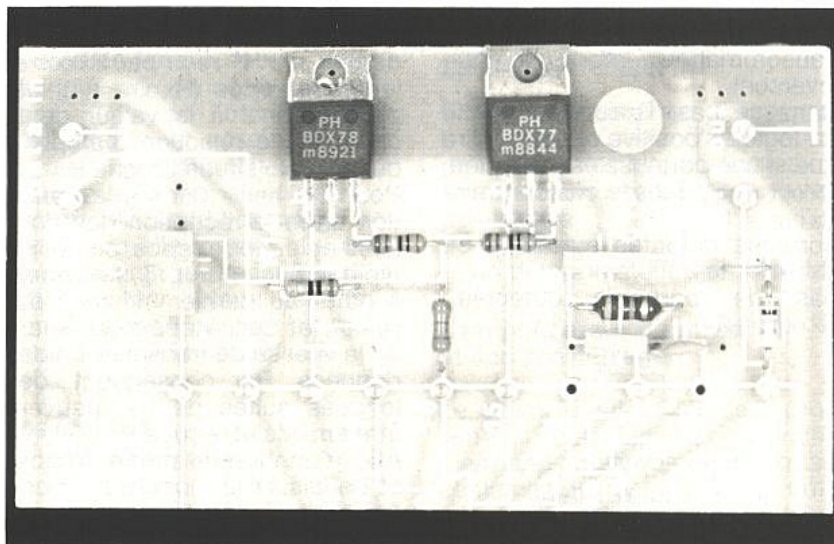
Un circuit NE 5050 peut servir à émettre en modulation à saut d'amplitude, par marche/arrêt de la porteuse ASK.

Avec deux NE 5050, la modulation à saut de fréquence FSK peut être utilisée.

Le modem reçoit et émet des signaux analogiques de type série compatibles TTL ou CMOS.

Ses caractéristiques principales sont les suivantes :

- grande sensibilité du récepteur : 1 mV
- le limiteur protège la charge pour des signaux pouvant atteindre 70 V crête-crête,
- vitesse de transmission rapide : jusqu'à 300 kbits/s sur paire torsadée,



- accès multiple avec écoute de la porteuse et détection de collision (CSMA/CD),
- des ports utiles entre les étages sont disponibles pour le filtre passe-bande,
- un oscillateur Colpitts peut être réalisé avec un réseau LC ou un quartz
- les signaux reçus sont traités en temps réel, rendant ce circuit approprié aux applications de type répéteur

Son **schéma synoptique** vous est présenté **figure 2**. Nous allons maintenant vous décrire le fonctionnement de ce modem NE 5050.

Du point de vue **accès** au réseau local qu'est la ligne électrique, le NE 5050 utilise le protocole de réseau type ÉTHERNET : le CSMA/CD. Si vous le désirez vous pouvez vous référer à la norme IEEE 802.3 qui décrit ce protocole en détails.

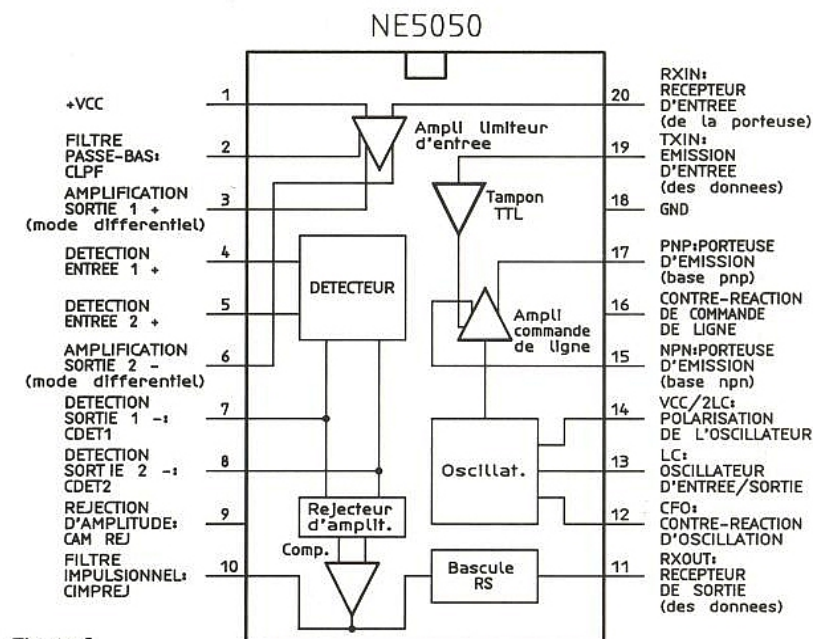


Figure 2.

Le principe "d'écoute pendant qu'il parle" correspond à ce qui a été décrit précédemment, ainsi que la façon de détecter une éventuelle collision de données aux bornes du modem.

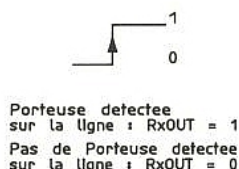
D'autres protocoles existent, tel que le "General Electric HOME-NET" qui n'est pas utilisé ici, et pour lequel la possibilité d'écoute pendant que le modem parle est exclue. Dans un tel cas, le récepteur est déconnecté pendant le mode émission..

Ici, l'émission et la réception de données sur la ligne seront commandées par les états des broches : Rx OUT, récepteur de la porteuse, et 19 : Tx IN, émetteur des données sur la ligne. Comme indiqué précédemment, ce modem doit être apte à fonctionner de façon similaire dans les situations de trafic dense ou rare de données.

Ainsi, lorsque les **données** transitent sur la ligne sont **nombreuses**, Rx OUT n'a pas le temps de passer en mode repos (basse consommation, mode logique inversée).

Dans ce cas, Rx OUT fonctionne en logique positive : c'est-à-dire que si une porteuse est détectée, Rx OUT = 1 ; dans le cas contraire Rx OUT = 0.

porteuse détectée sur la ligne : Rx OUT = 1
pas de porteuse détectée : Rx OUT = 0



Une collision est détectée au nœud local lorsque le signal local d'émission Tx IN (auparavant) à l'arrêt veut émettre, et que Rx OUT = 1.

Cette condition Rx OUT = 1 empêche le Tx IN d'émettre sur la ligne. La ligne est occupée, et il faut attendre qu'elle soit à nouveau libre (Tx OUT = 0).

Lors d'un **trafic rare de données**, Rx OUT est la plupart du temps en mode repos. Dans ce cas, sa logique est inversée, à cause d'un offset intégré aux circuits de réjection de modulation d'amplitude et de filtre impulsional. Ainsi, une séquence logique "1010" venant de l'émetteur local Tx IN assure un ajustement correct de l'offset du récepteur Rx OUT (par les 2 premiers bits "10") et la vérification de détection de collision peut être réalisée par les bits "10" suivants. Cette détection de collision s'effectue comme dans le cas du trafic dense de données.

Le **temps de transition** entre le dernier bit "1" reçu par Rx OUT et le mode repos (Rx OUT = 0) est proportionnel à la valeur de la capacité de réjection d'amplitude : CAM-REJ située broche 9.

Pour CAM-REJ = 0,1 µF, la transition entre la réception des données et le mode repos, se réalise typiquement après 5 secondes, à partir du dernier "1" reçu par Rx OUT, et ceci indépendamment de la vitesse de transmission des données. Par conséquent, des longues suites de "0" peuvent être émises et reçues.

Afin d'annihiler le mode "repos" et de laisser le modem en mode "réception" des données à tout moment, la polarisation de la

broche 9 (CAM-REJ) doit être modifiée. Ceci peut être réalisé en mettant une résistance de 10 MΩ entre la broche 9 et un potentiel continu de 2,2 V. Ce potentiel de 2,2 V sera créé entre 2 résistances : 1 MΩ depuis VCC = 12 V, et 220 kΩ à la masse

figure 3.

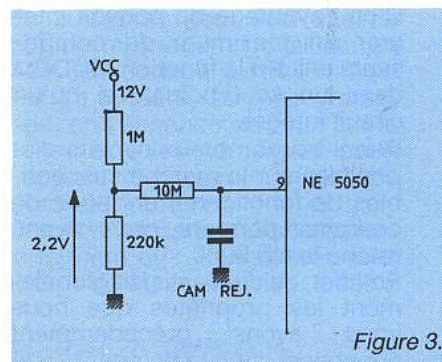


Figure 3.

Le couplage à la ligne secteur

Voici l'un des points critiques de ce genre d'applications.

Lors de toutes réalisations concernant les courants porteurs, il faut bien tôt ou tard se relier au réseau qui va représenter le "médium" de transport des informations.

Dans notre cas — réseau de distribution d'énergie ("Power Line" en bon anglais) — celui-ci est un peu chatouilleux (surtout lorsque l'on met les doigts dessus !!!) car la "ligne secteur" a des particularités bien spécifiques.

Déjà, il est nécessaire d'isoler de façon galvanique notre montage de la ligne.

La façon la plus élégante consiste à utiliser un transformateur de qualité et de rapport de

transformation 1 : 1 (primaire/secondaire) dont nous vous commenterons les performances électriques un peu plus loin, puis de réunir cet ensemble au réseau à l'aide de capacités dites de "couplage" montées en série avec le secondaire du transformateur.

Quel luxe vous direz nous. Un double isolement bigre, ... non. Une triple fonction, oui : Isolement, filtrage et adaptation de niveau.

En effet le transformateur sert d'isolateur, le réseau L-C (valeur de l'inductance vue du secondaire et capacités séries) forme un pont diviseur de tension et constitue de fait un filtre de façon à rejeter hors bande les harmoniques secteur non désirables (réjection de l'ordre de 100 dB des 100, 150 Hz...) en les ramenant, au primaire du transformateur, à des valeurs inférieures (moins de 1 mV) à celles que sait détecter l'entrée Rx du circuit intégré (0,5 V eff) et enfin, la capacité C. équ. présente une impédance très faible à la valeur de la fréquence de la porteuse permettant d'injecter le maximum de signal utile au montage.

En général cette triple fonction est généreusement réalisée à l'aide de capacités de forte valeur et de forte tension d'isolement continu (bien que théoriquement il n'y en est pas de présente à ses bornes).

Dans la plupart des cas, deux capacités de valeur de l'ordre de 1 μ F/600 V (film polyester par exemple) font parfaitement l'affaire pour des applications en 220 Veff (+ 10 %).

Ouf, nous voici à présent débarassé du problème du couplage physique au réseau de notre modem.

Examinons maintenant l'aspect couplage "électronique" de nos signaux utiles à notre moyen de transport.

Pour cela plusieurs choses sont à effectuer :

- Premièrement réussir à faire passer notre porteuse (autour de 100 kHz modulée en ASK) provenant de notre montage sur le réseau - liaison primaire vers le secondaire (cas de l'émission) -.
- Ensuite de réussir à ce que toute perturbation provenant du secteur (50 Hz plus parasites) ne remonte pas trop sur notre montage.
- Ceci bien entendu sans perturber l'arrivée et le passage des informations utiles incidentes (cas de la réception) - liaison secondaire vers le primaire -.

C'est dans ce but que le transformateur de couplage a été "accordé" à la fréquence de la porteuse ω cxx (pulsation).

Cet accord à l'aide de la capacité Ct (= 6,8 nF) n'est pas innocent... et doit donner à l'ensemble ainsi constitué un coefficient de qualité Q maximal de l'ordre de 5 (donc pas trop critique à réaliser pour vous).

Par contre le transformateur doit posséder une prise d'adaptation au primaire à rapport d'environ 1 : 4.

Evidemment cela n'est pas très drôle mais il est nécessaire d'injecter des "gros" volts sur le réseau alors qu'un pauvre tout petit malheureux circuit intégré ne délivre que quelques "petits" volts et que, de plus le transformateur nécessite par ailleurs d'être accordé, alors...

Bon d'accord, cela n'explique pas tout mais ça aide. Bref, il faut la prise.

Vous pourrez toujours nous dire qu'à toute chose malheur est bon puisque c'est grâce à l'enroulement du primaire du transformateur qu'il nous sera possible d'amener une composante de courant continu nécessaire à la polarisation (1 mA) de l'entrée Rx IN (broche 20) sans perturber le montage.

Quelques mots à propos du transformateur. En effet celui-ci doit être de qualité satisfaisante de façon à ne pas dégrader l'enveloppe de la porteuse (les signaux carrés représentant les données). De manière générale les transformateurs conventionnels à noyau de ferrite (ajustables, of course) conviennent jusqu'à des débits de l'ordre de 10 kbits/s.

Dernière remarque en passant. Si par hasard l'envie vous prenait de changer les valeurs des fréquences porteuses des oscillateurs (ce que vous avez bien sur le droit de faire) n'oubliez pas de changer en conséquence l'accord (Ct) du transformateur d'adaptation et aussi au besoin la valeur de la capacité de liaison (C1) en vous rappelant (mais au cas où, elle se (de)chargera bien de le faire elle-même) que cette dernière était précédemment du côté secteur. Nous tenons à conserver nos lecteurs au moins jusqu'à la fin de ces articles.

Les fonctions réception-émission

Le schéma bloc du NE 5050 donné en **figure 2** indique que

ces deux parties sont traitées séparément dans le circuit et qu'il est facile de bien cerner leurs fonctionnalités.

Ne pouvant les décrire simultanément nous avons décrété unilatéralement de commencer par la partie réception, mais avant d'aller plus loin il est nécessaire de mettre dès à présent quelques points sur les i's.

En effet, comme la plupart des circuits assurant l'interfaçage avec une ligne et celui-ci ne dérogeant pas à la règle, le NE 5050 est un circuit dépourvu d'intelligence c'est dire qu'il obéira "bêtement" à vos ordres de transmission provenant des broches "Rx" et Tx" de quelques micro-contrôleurs que ce soit (voir synoptique global **figure 4**).

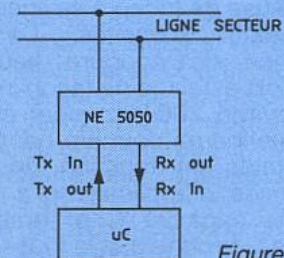


Figure 4.

En revanche le micro-contrôleur est totalement inapte à déceler la présence physique de collisions sur la ligne car n'étant pas connecté directement sur celle-ci. C'est ici que le choix de l'architecture interne qui a été retenue pour l'élaboration de ce circuit est intéressante car elle permet, grâce à un "jeu" judicieux de signaux (comparaison de Tx IN et Rx OUT) de signaler au micro-contrôleur toute anomalie, donc de laisser toute liberté à l'utilisateur que vous êtes quant à la décision du traitement logiciel à adopter afin d'avoir des transmissions de données de qualité.

La fonction récepteur

Elle se décompose classiquement pour ce genre d'application en trois parties bien distinctes :

- un amplificateur-limiteur avec pré-filtrage
- un filtrage
- un démodulateur d'amplitude

L'amplificateur d'entrée et son pré-filtrage

Le signal d'entrée incident provenant de la ligne a généralement une amplitude de quelques centaines de mV (mais dont l'amplitude maximale pourrait atteindre jusqu'à 70 V crête à crête

centrée autour de V_{cc}) est appliqué à l'entrée R_{XIN} d'un amplificateur limiteur (broche 20) dont la sensibilité intrinsèque est d'environ 1 mV.

Si le cœur vous en dit, afin de protéger au mieux l'entrée de votre montage, nous vous conseillons de disposer deux diodes zener de 6,2 V ("transil") montées tête-bêche sur l'enroulement du transformateur comme l'indique la **figure 1**.

Ce signal doit être amplifié, filtré et limité afin d'être présenté au démodulateur d'amplitude.

Ceci est réalisé à l'aide d'un amplificateur dont le gain est d'environ 24 dB à la fréquence de la porteuse. Cet amplificateur "large bande" a besoin d'être rendu "légèrement" sélectif en limitant délibérément sa bande passante autour de la fréquence porteuse de façon à se libérer de différents parasites. La fréquence de coupure haute à -3 dB est fixée de façon interne à environ 300 kHz alors que la fréquence de coupure basse est ajustable en fonction des fréquences d'applications à l'aide de la capacité Chpf branchée entre la broche 2 et la masse.

Son action a pour but de réduire l'amplification des fréquences basses du spectre qui correspondent en fait aux harmoniques les plus élevés de la fréquence secteur (50, 100, 150 Hz ...). La **figure 5** indique la relation entre les valeurs de cette capacité et la réponse fréquentielle de l'amplificateur d'entrée. Une valeur comprise entre 2,2 et 22 nF peut être recommandée pour l'emploi de fréquences porteuses autour de 100 kHz.

La sortie de l'amplificateur s'effectue en mode différentiel entre les broches 3 et 6 et elle est limitée de façon interne à 1,2 V crête à crête. Pour votre information les tensions continues sur ces mêmes broches sont égales et valent 4,6 V.

Le filtrage

Encore du filtrage, toujours du filtrage... oui mais passe-bande inter-étage. C'est quand même autre chose, quoi.

Tout dépend de la qualité que vous souhaitez atteindre dans votre application de réseau local domestique. Si vous estimez que la qualité du filtre "passe-bande" constitue par les composants de couplage à votre ligne (ce qui est souvent vrai en ce qui concerne les réseaux de type paire différentielle torsadée ou non... mais qui l'est beaucoup moins dans le

cas de liaisons "fantaisistes" sur le réseau EDF) et la capa — (précédemment) — citée Chpf est suffisante, le paragraphe que nous entamons ne servira à rien et dans ce cas il suffit de brancher simplement la broche 3 à la 4 et la 5 à la 6 et le tour sera joué. Par contre si vous voulez atteindre une qualité de transmission un peu plus professionnelle, il est préférable d'insérer entre ces broches un réseau accordé soit actif soit passif (par exemple de type "bouchon" RLC) entre les broches différentielles de sorties de l'amplificateur-limiteur 3-5 et celles de l'entrée 4-6 du démodulateur et dont la présence ne perturbe pas les composantes continues présentes sur ces broches.

Hormis leur sélectivité intrinsèque ces circuits vous permettront de présenter au démodulateur le maximum de signal en vous rappelant bien que le but primordial de ces filtres est de laisser passer la fréquence porteuse (100 kHz) sans altérer les informations utiles — signaux carrés en bande de base à environ 1 kbit/s et dont les propres harmoniques couvrent un spectre transposé autour de la porteuse d'environ $\pm (30 - 40)$ kHz —.

Comme nous vous l'avons dit au début de cet article dans le cas des applications ASK (une porteuse unique pour tout le monde contrairement au FSK qui n'arrête pas de sauter généralement entre deux fréquences) il est utile de savoir s'écouter parler, donc ce circuit accordé ne pourra être câlé QUE sur la même valeur de fréquence que la fréquence porteuse qu'il est lui-même censé émettre.

Dans le cas de l'emploi d'un filtre de type passif et si ce n'est une injure pour personne que de rappeler que pour un tel circuit RLC :

$$L \times C \times \omega^2 = 1$$

$$Q = (R \times C \times \omega)$$

$$\text{et que } B = \omega/Q$$

dans le cas d'application en "courant porteur" avec une porteuse de $F = 100$ kHz ($\omega = 2 \times \pi \times F = 628$ krad/s), $R = 2$ k Ω , $C = 4,7$ nF

$$Q = 2.10^3 \times 4,7.10^{-9} \times 628.10^3 = 5,9$$

$$B = 628.10^3/5,9 = 100 \text{ kHz}$$

Soit + ou - 50 kHz autour de la porteuse laissant ainsi très bien passer toutes les composantes spectrales du signal utile modulant.

Le démodulateur d'amplitude

La fonction de démodulation de tels signaux ASK n'est jamais très aisée car, du fait même du principe, il y a par tranche de temps des "suppressions de porteuse", donc de référence. Ceci implique de réaliser des démodulateurs un peu plus particuliers que d'utiliser une simple diode détectrice d'enveloppe.

Un des autres points importants réside dans le temps de réaction au signal incident (dans notre cas des "0" et des "1") ce qui aura une incidence sur le débit maximal du signal utile.

C'est principalement pour ces raisons qu'un détecteur de phase de "GILBERT" a été préféré.

Son principe de fonctionnement est le suivant :

Une capacité dite de détection C_{det} (branchée entre les broches 7 et 8) constitue la charge principale des collecteurs des transistors d'une cellule multiplicatrice (sur les quatre quadrants) de GILBERT.

Ce type de démodulateur d'amplitude, créant un signal redressé double alternance, permet d'obtenir des signaux à comparer qui sont toujours en phase avec ceux présents à l'entrée.

Etant donné que la capacité C_{det} constitue la charge de ce mon-

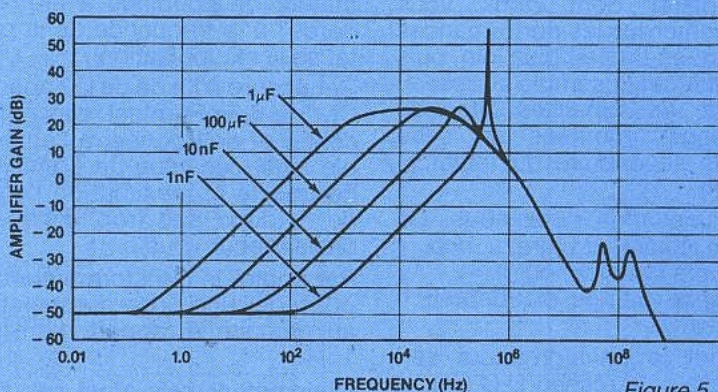


Figure 5.

tage elle est donc chargée et déchargée au rythme du signal, introduisant de principe un très léger retard aux transistions du signal.

Ceci n'est pas très gênant car, comme on a décidé d'insérer volontairement des résistances dans les collecteurs de la cellule afin de réaliser un filtre passe-bas, on peut récupérer facilement l'enveloppe du signal utile (en bande de base) et on évacue la porteuse, réalisant ainsi la fonction de démodulation d'amplitude ASK.

La sortie démodulée est alors fonction de l'amplitude de la porteuse, du courant de polarisation du montage, et de la charge (R et Cdet) des collecteurs.

Une double remarque s'impose concernant ces composants :

– Cdet va donc régir la valeur maximale du débit puisqu'elle agit sur le temps de retard à la démodulation du montage (voir figure 6). Comme on peut le voir

Le réjecteur AM

Kezaco !! On module en ASK et on désire réjecter la Modulation d'Amplitude.

Au fou.. !! Arrêtez-les !!

Mais non on ne va pas supprimer la modulation utile. Ouf on a eu peur !

Par contre, lorsque vous transmettez et que par exemple votre lave-linge se met en route, il produit une forte variation de l'impédance de charge de la ligne secteur, ce qui par voie de conséquence produit une modulation intempestive de l'amplitude crête à crête de la porteuse — donc des possibilités d'erreurs.

Afin d'éliminer ces problèmes, un circuit spécial de réjection AM a été introduit dans le NE 5050.

Il a pour but de suivre la valeur moyenne de l'enveloppe détectée et d'ajouter (ou de soustraire) une tension continue à celle déjà présente aux bornes de Cdet.

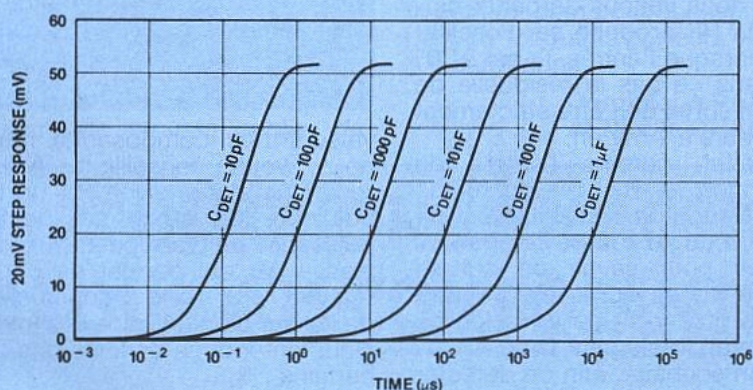


Figure 6.

sur la figure une capacité de 4,7 nF constitue un bon choix pour un débit de données de 1 kbit/s (en effet lors d'un débit à 1 kbit/s chaque bit dure 1 ms et, dans le cas d'un codage en non NRZ et rapport cyclique de 50/50, la durée du signal actif est de 500 μs, un retard d'environ 50 μs n'est pas préjudiciable). Il est à noter que pour des transmissions sur le secteur, souvent ces valeurs sont retenues et constituent généralement, compte-tenu du support, des valeurs maximales d'emploi sur des données véhiculées.

– Afin d'annuler totalement le retard, la capacité Cdet physique peut être complètement retirée (il ne reste alors que quelques pF parasites) et le démodulateur continue de fonctionner grâce aux résistances de collecteur intégrées (voir aussi plus loin Cimp).

Ce circuit fonctionne à la manière d'une contre-réaction de tension dont l'effet serait de moduler la charge du démodulateur en additionnant une composante continue afin de réjecter la modulation d'amplitude parasite due aux variations des impédances de lignes.

Avec une capacité de 0,1 μF placée sur la broche 9 du circuit intégré la réjection du 100 Hz est meilleure que 40 dB ce qui est largement suffisant lorsque l'on utilise le réseau EDF comme support de transport des informations.

La réjection des parasites

Ce problème est l'un des plus épineux lorsque l'on utilise le réseau de distribution d'énergie comme support, même à l'intérieur d'une habitation individuelle. En effet, les lave-linges, les réfrigérateurs, les téléviseurs injectent sur le réseau des para-

sites de toutes natures (même dans la mesure où ils satisfont aux normes CEI, VDE, NFC, ... en vigueur).

Il est donc sage de penser tout de suite à se libérer des problèmes qu'ils pourraient engendrer. Pour cela il a été prévu sur le circuit de pouvoir placer un composant (à nouveau une capacité) pour annihiler la plupart d'entre eux.

Cette capacité permet d'absorber des transitoires se "promenant" sur la ligne qui parfois peuvent atteindre plusieurs milliers de volts (par exemple démarrages et arrêts des moteurs des "engins" précédemment nommés) et de réduire les effets dus à des "glitches" (— glurpss !! —) produits par d'autres (citons pour mémoire le cas du rasoir électrique butant traitreusement sur quelques poils récalcitrants entraînant de légères variations de vitesse... et ceci vous permet enfin de découvrir pourquoi parfois la validité d'un code transmis ne tient qu'à un poil !!), bref il faut mettre une capacité sur la broche 10.

Cette capacité est chargée (et puis déchargée) par un générateur de courant constant dont la valeur est régie par le résultat d'un comparateur interne. Tout bon bouquin vous dira que :

$$v = \frac{1}{C} \int i \cdot dt$$

donc la tension V aux bornes de ce condensateur sera une suite de dents de scies dont l'amplitude sera (à C et i constants) proportionnelle à dt que durera la variation et dont les pentes seront (+ i/C et – i/C).

● Si "dt" est très bref, (c'est généralement le cas des affreux parasites) la variation de tension sera très faible et il sera décrété unilatéralement par un comparateur interne que le signal incident n'a pas de raison d'avoir changé car cette variation étant faible. Elle était l'œuvre d'un parasite malencontreux.

● Si "dt" est plus long, la variation sera plus importante et alors le comparateur estimera que le signal d'entrée (les données par exemple) a réellement du vouloir changer de valeur (en fait de niveau) et donnera son aval à la décision.

Evidemment ceci prend "un certain temps" avant de réagir et à donc une incidence sur le débit maximal de la transmission. Etant donné la conception du générateur de courant interne au

circuit on peut écrire que :
 "la largeur de l'impulsion rejetée doit être inférieure à $(C_{imp} \times 35 \text{ k}\Omega)$ et que,
 "La largeur de la donnée minimale doit être supérieure à $(C_{imp} \times 35 \text{ k}\Omega)$
 En fait $(C_{imp} \times 35 \text{ k}\Omega)$ représente le temps de recouvrement des données ce qui dans notre cas d'application est de : $10 \text{ nF} \times 35 \text{ k}\Omega = 350 \mu\text{s}$.

L'étage de sortie

Ça y est, nous arrivons enfin à la fin de la partie réception qui comme vous avez pu vous en rendre compte n'était pas si simple car renfermant plein de subtilités bien agréables pour pouvoir espérer récupérer nos charmants petits octets en bon état.

Le signal de sortie (n') est disponible sur la broche 11 (qu') à condition de disposer une résistance de rappel au plus. En effet le circuit intégré sort en collecteur ouvert de façon que chacun puisse adapter (interfacer) facilement les signaux de sortie à son dispositif particulier en ramenant la résistance soit au + 5 V pour attaquer de la TTL ou au + 12 V pour d'autres applications tout en ne dépassant pas un courant maximal de 10 mA. En général une résistance de $10 \text{ k}\Omega$ constitue la charge "idéale".

Pour les petits curieux, lorsque l'on applique un signal sur l'entrée "Émission" on peut toujours regarder sur le même circuit le même signal sur la sortie "Réception" puisque sans arrêt le circuit s'écoute parler !

Après ces longues palabres sur les fonctionnalités de la réception passons maintenant à la partie émission de ce circuit qui est en fait plus facile.

La partie émission du NE 5050

Elle se compose de trois parties :
 – un commutateur
 – un oscillateur
 – un étage de puissance pour attaquer la ligne

Le commutateur

Son rôle est de commander la fonction "marche-arrêt" de l'étage de puissance afin de réaliser le fonctionnement de modulation en ASK.

Pour cela il suffit d'appliquer le signal de commande sur la broche 19 qui représente l'entrée T_{XIN} du circuit intégré (en fait c'est une porte TTL).

Un "1" logique rend actif l'étage de puissance et envoie la por-

teuse HF sur la ligne alors qu'un "0" stoppe cette dernière. Il faut remarquer que les signaux de commandes appliqués sur l'entrée T_{XIN} doivent être strictement compatibles avec les niveaux TTL car une tension négative supérieure à 0,7 V arrête la porteuse.

Lorsque l'on désire passer en mode de réception il est nécessaire de passer à l'état "0" afin de couper l'émission (car ceci pourrait vous indiquer un conflit ou une collision sur la ligne).

L'oscillateur

Il est constitué d'une paire différentielle qui est montée en oscillateur de type COLPITTS.

Afin que le modem puisse avoir un débit binaire élevé il est nécessaire que l'oscillateur "tourne" en permanence afin d'annihiler les temps d'établissement classique des oscillateurs (de l'ordre de la milli seconde).

De façon interne le commutateur dont nous venons de parler bloque la HF produite par l'oscillateur lorsque l'entrée T_x est à "0" et dans ce cas la résiduelle de HF en sortie doit être strictement inférieure à 1 mV eff.

En effet, comme l'entrée de réception — R_{XIN} — du même circuit (dont la sensibilité est de 1 mV) écoute tout le temps aux portes pour savoir ce qui se passe sur la ligne elle pourrait croire qu'il y a une émission ce qui serait totalement faux.

Si l'on souhaite, afin de détecter les collisions, que la partie "réception" puisse écouter la partie "émission" il est préférable qu'elles soient câblées sur les mêmes fréquences (ça aide beaucoup !!). Donc les valeurs des composants de l'oscillateur sont les mêmes que celles précédemment calculées dans la conception du filtre inter-étage et l'équation classique est toujours de vigueur (et au passage vous avez noté que C_{f1} était égale à 0).

Si vous disposez par ailleurs d'un oscillateur externe vous pouvez appliquer directement son signal sur la broche 12 qui est en fait la broche de contre-réaction de l'étage oscillateur.

L'étage de puissance

Re-voici un endroit particulièrement sensible non pas au niveau purement électronique mais surtout au niveau normalisation (CE-NELEC...) car les recommandations prévoient des valeurs de signaux et des taux de distorsions harmoniques à ne pas

dépasser ainsi qu'un gabarit de réponse spectrale à respecter. Bref la joie...

Par contre on vous laisse tout loisir de faire les pires méchancetés en ce qui concerne les variations de charges sur votre propre ligne et donc par voies de conséquence la portée de votre système étant entendu qu'il faudra bien qu'il y ait tôt ou tard ce fameux mV minimum sur la broche R_{XIN} du circuit pour qu'il commence à causer. A vous donc les essais...

Le circuit lui-même est capable (économiquement) de délivrer un signal confortable sur une ligne domestique conventionnelle dont l'impédance serait de l'ordre de 50 ohms (voir **figure 7** et

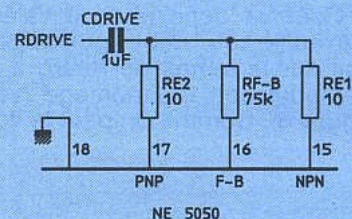


Figure 7.

valeurs des composants) mais nous vous conseillons (voire recommandons) vivement de lui adjoindre un étage de (petite) puissance de type "push-pull" de classe AB qui permet de commander une ligne "industrielle" de l'ordre d'une dizaine d'ohms. Nous entendons déjà les cris de certains...

Comment un si bon circuit, dont la distorsion harmonique intrinsèque est si bonne, va être détruite par un vulgaire "push-pull AB". Quel gachis...

Bon. Et bien vous disposerez des résistances de 1 ohm dans les émetteurs des transistors PNP et NPN de façon à minimiser la distorsion de raccordement du "push" et du "pull" tout en restant conforme aux normes (voir **figure 8**).

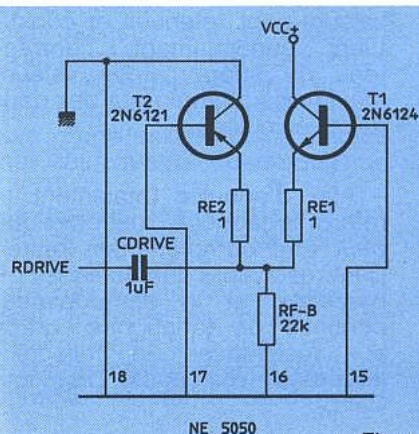


Figure 8.

Afin d'ajuster comme il se doit le niveau HF de sortie en accord avec les normes il est nécessaire de jouer sur le gain du montage par l'intermédiaire du taux de contre-réaction appliqué à l'étage final de puissance.

Cela est facilement réalisable à l'aide de la résistance de "feed back" placée sur la broche 16 qui bien évidemment à des valeurs différentes selon les types de montages et des valeurs d'alimentation que vous aurez retenues (de 22 k Ω à 75 k Ω selon les schémas, voir sur les figures 7-8).

Un dernier point avant de quitter l'étage de puissance consiste à examiner comment réaliser l'attaque HF du transformateur de couplage.

Pour cela on dispose deux composants : une résistance en série avec une capacité :

- la résistance a pour but de fixer l'impédance de sortie du montage

- la capacité assurant le couplage capacitif au transformateur.

Et pour terminer avec l'aspect "théorique" de ce modem, il est prudent de ne pas oublier de

bien découpler les alimentations de ce circuit intégré si vous voulez bénéficier de toutes les qualités que nous venons de vous énoncer.

Les découplages d'alimentation

Deux capacités sont nécessaires si l'on souhaite découpler scrupuleusement ce circuit. Il faut au moins disposer celle entre la broche d'alimentation de l'étage de puissance (broche 1) et la masse (broche 18) — au plus près comme d'habitude SVP !! — et l'autre, un peu plus optionnelle, sur la broche "froide" de l'oscillateur (broche 14) car de façon interne a été créée sur la broche 14 une tension égale à $V_{cc}/2$ à basse impédance pour polariser l'étage oscillateur.

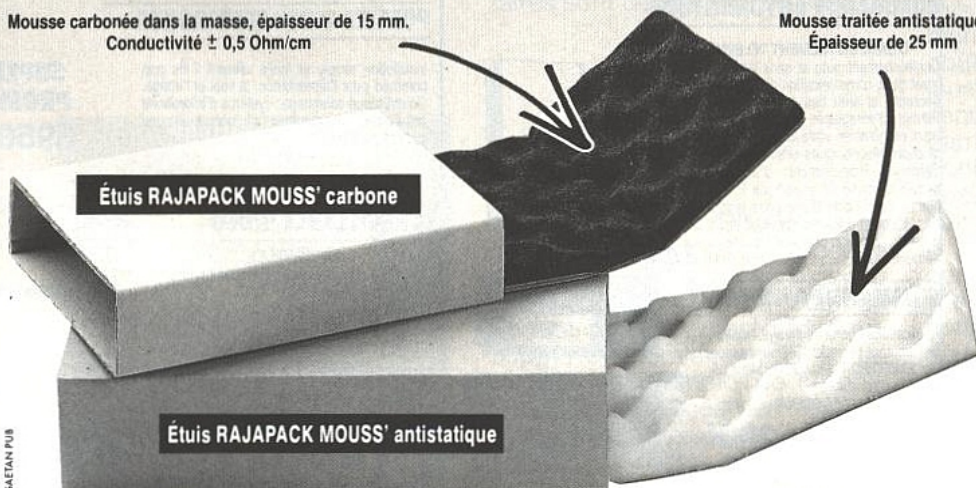
Voilà c'est tout pour aujourd'hui et nous vous donnons rendez-vous dans le prochain numéro pour de très nombreux schémas et variantes utilisables de ce gentil petit modem pour applications de type "courants porteurs". A bientôt donc.

**Dominique PARET
et Nicole CHAPUT**

UNE PROTECTION EFFICACE POUR L'EXPÉDITION DE TOUS VOS COMPOSANTS ÉLECTRONIQUES

Mousse carbonée dans la masse, épaisseur de 15 mm.
Conductivité $\pm 0,5$ Ohm/cm

Mousse traitée antistatique.
Épaisseur de 25 mm



Étuis RAJAPACK MOUSS'

Ces étuis de mousse "haute protection" ont été tout spécialement étudiés pour vos besoins : ils conviennent particulièrement pour la protection et l'expédition de vos modules électroniques à mémoire, circuits imprimés, microprocesseurs... ou tout autre produit sensible. Ils sont disponibles dans le catalogue RAJA.

Carton ondulé qualité 20 kg, extérieur papier kraft.

Intérieur capitonné par un double écran de mousse polyuréthane alvéolée, carbonée ou antistatique.

RAJA

LE N°1 DE L'EMBALLAGE PAR CATALOGUE

PARIS

18/20, rue Rampal
75164 PARIS CEDEX 19
TEL. (1) 40.03.73.73
FAX (1) 48.03.22.50

LYON

55, rue de la Villette
69003 LYON
TEL. 78.54.44.34
FAX 78.53.47.12

gratuit!

**Demandez
le nouveau
catalogue RAJA :**

1700 solutions pour
emballer vos produits.



Je désire recevoir gratuitement le nouveau catalogue RAJA.

Société : _____

Mme ☐ M ☐ Nom : _____ Prénom : _____

Fonction : _____

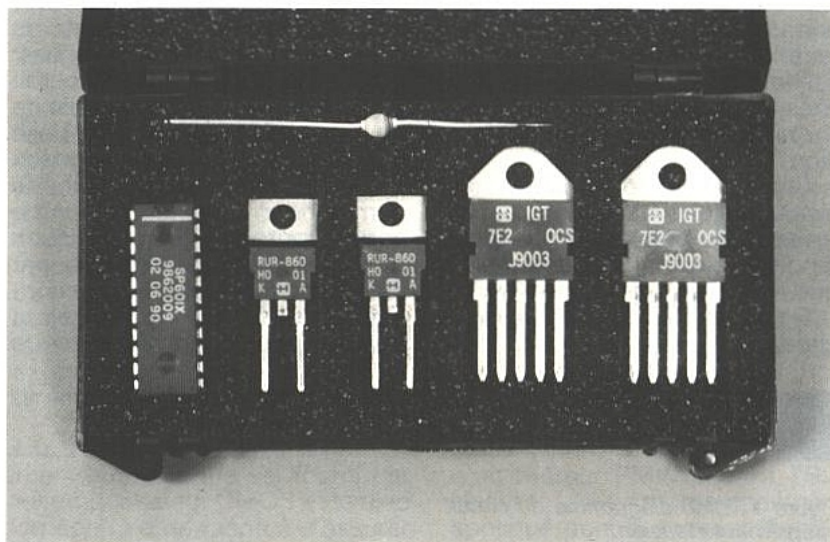
Adresse : _____

Code postal : _____ Ville : _____

Tél. : _____ Code APE : _____

La série SP-600, Circuits HT de commande en demi-pont

L'interface d'une logique faible tension vers une configuration en demi-pont de puissance peut désormais se réaliser à l'aide de nouveaux circuits intégrés monolithiques intelligents haute tension (500 V DC) appartenant à la série SP-600 de Harris Semiconducteurs. La fonction primaire de ces circuits intégrés H.T. est de commander des transistors Mosfets ou IGBTs, canaux N, en configuration totem-pole. Compatibles avec les Mosfets à miroir de courant ou IGBTs, ces circuits intégrés H.T. fournissent une protection contre les court-circuits, évitent la conduction simultanée des transistors de puissance et l'arrêt des fonctions en cas de chute de tension. De plus, les entrées logiques offrent un contrôle avec immunité aux bruits des éléments de commutation de puissance.



La série SP-600 permet la commutation jusqu'à des fréquences de 130 kHz ainsi qu'une parfaite tenue aux dv/dt importants. De plus, une flexibilité semicustomisée les rend aisément adaptables à une grande variété d'applications simples ou multi-phases. Les caractéristiques supplémentaires sont décrites ci-dessous.

Circuit de commande en configuration totem-pole

Historiquement, les concepteurs furent confrontés à des décisions difficiles concernant la commande de grille pour le commutateur du "haut" de la configuration en bras de pont. Les transistors Mosfets de type canal "P", bien que faciles à commander, coûtent deux fois plus cher que leurs équivalents canal "N" présentant la même $R_{ds(on)}$. Les barrières économiques et de disponibilité des composants au-dessus de 200 V DC empêchent leur utilisation.

A l'inverse, la commande du commutateur du "haut" nécessite une alimentation de grille flottante qui devra être supérieure à 5 à 20 V DC par rapport à l'alimentation du bras du haut. Plusieurs approches utilisant des composants discrets pour réaliser cette alimentation sont connues, mais le concepteur est confronté à un choix de composants additionnels et aux problèmes de dv/dt associés à la translation de tension. Le circuit de commande SP-600 fournit la solution économique de ce genre de configuration en totem-pole. L'utilisation de seulement cinq composants passifs extérieurs bien définis, trois, si la détection de courant n'est pas employée, permet de réaliser un circuit de



TECHNOLOGIE

Les structures BIMOS sont implémentées dans un procédé à isolation par jonction connu sous la référence "contrôle de charge latérale", c'est-à-dire qui supporte latéralement la haute tension. Par l'emploi de ce procédé fin épitaxial, les circuits analogiques et digitaux de faible tension peuvent se combiner monolithiquement avec des transistors haute tension. Les éléments faible tension peuvent être construits de façon flottante à plus de 500 V DC par rapport au substrat. Cette technologie permet également la fabrication de transistor 500 V DC NMOS et NPN. Point important : son implémentation en production peut se réaliser sur des lignes de fabrication conventionnelles, d'où un prix très attractif.

commande en demi-pont présentant les caractéristiques suivantes :

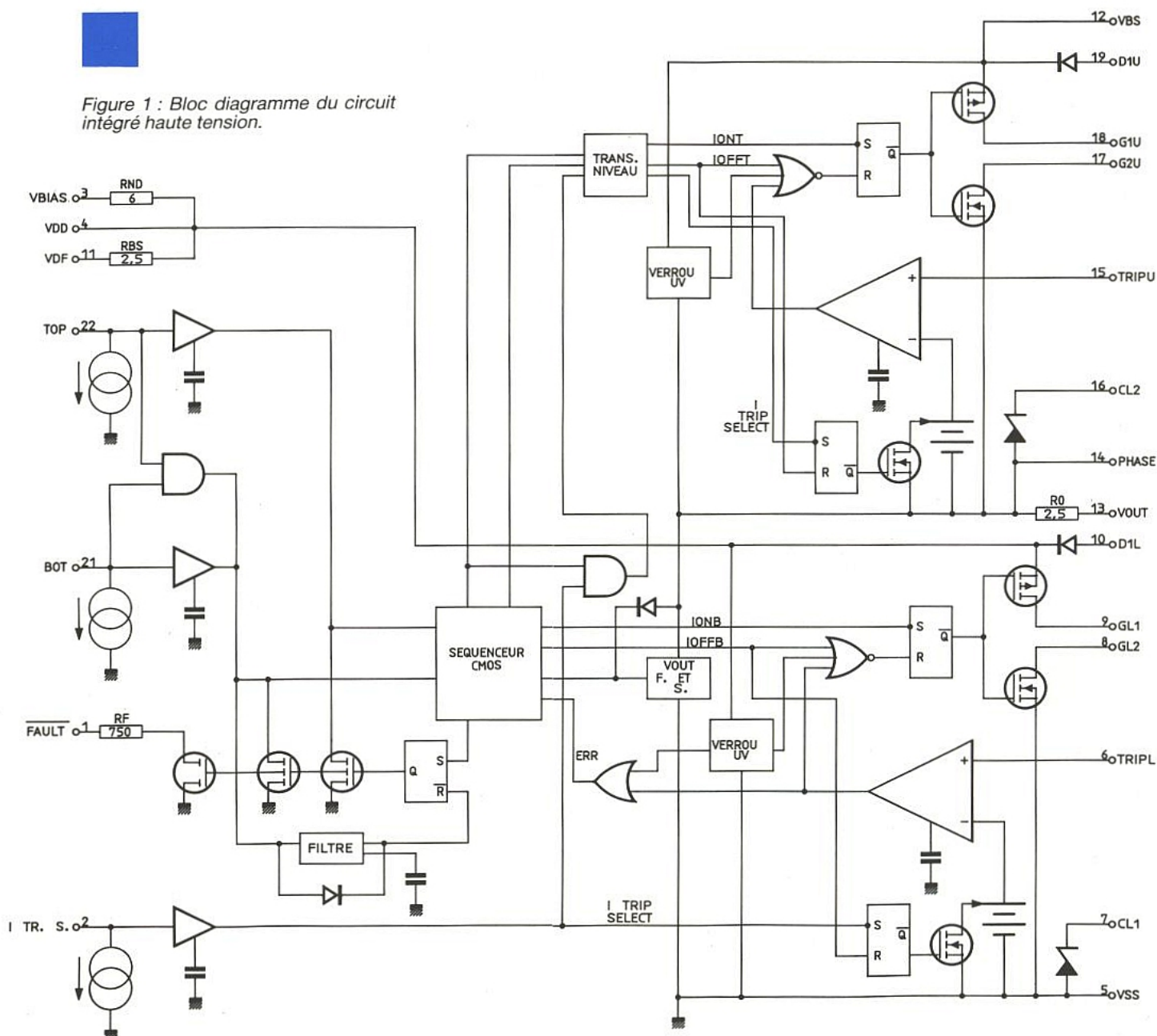
- * Création et gestion d'une alimentation supérieure de 15 V par rapport au rail d'alimentation du haut.
- * Possibilité d'interfacer et de commander des transistors Mosfets ou IGBTs standards ou à miroir de courant.
- * Protection contre la conduction simultanée des commutateurs de puissance.
- * Protection contre les surintensités.
- * Arrêt en cas de chute de tension.
- * Compatibilité des entrées au niveau logique CMOS.
- * Flexibilité semicustomisée par modification du masque métallique.
- * Boîtier standard DIP 22 broches.

THÉORIE DU FONCTIONNEMENT

La **figure 1** montre le bloc diagramme du SP-600. Les entrées compatibles niveau logique CMOS sont filtrées de façon à assurer un fonctionnement fiable lorsque le composant est soumis à un environnement industriel bruyant. La commande digitale des entrées **TOP** et **BOTTOM** enclenche respectivement le commutateur du haut ou du bas. L'entrée **I TRIP SELECT** fournit une limite supérieure à la limite de courant nominal sur base impulsionnelle. Les signaux d'entrée sont décodés afin de commander le commutateur de sortie approprié. La translation haute tension est assurée par des miroirs de courant fonctionnant en mode impulsionnel et utilisés pour communiquer de

bas en haut vers la commande supérieure de grille pour initialiser l'enclenchement ou le déclenchement (impulsions Ion/Ioff). Ces impulsions momentanées sont capturées par un verrouillage local qui maintient l'état désiré. Cette caractéristique minimise la dissipation de puissance dans le translateur de niveau et fournit par la même occasion une meilleure immunité aux bruits. La circuiterie de commande de grille inférieure est similaire. L'alimentation flottante de "bootstrap" utilise une capacité faible tension cf et une diode haute tension df. Chaque fois que le nœud Vout passe à l'état bas, cf se charge, à l'exception de la chute de tension dans la diode à Vdd (15 V DC). Cette situation l'emporte à chaque fois que le commutateur du bas est activé ou, dans le cas

Figure 1 : Bloc diagramme du circuit intégré haute tension.



d'une charge inductive, à chaque fois que le commutateur supérieur est coupé et que le courant de charge de roue libre force le nœud de sortie (à l'exception de la chute de tension de la diode) sous la masse. Dans tous les cas, Df est polarisée en direct, ce qui permet la charge de Cf, à travers la résistance de limitation de courant Rbs, approximativement à Vdd. La résistance Rnd de limitation de bruit, associée à la capacité Cdd, facilite un filtrage additionnel de l'alimentation de polarisation.

Chaque commutateur de sortie est protégé en impulsif en vers un surcourant (OC) par une résistance d'échantillonnage Rs, laquelle est connectée à un comparateur 100 mV. Cette configuration permet au concepteur de tirer avantage des pertes minimales des Mosfets à miroir de courant ou IGBTs.

Dès qu'un court-circuit est détecté, la sortie est immédiatement déconnectée. Dans le cas d'un commutateur inférieur, la situation FAULT est directement détectée et reportée. Pour le cas du transistor supérieur, les situations de court-circuit FAULT sont indirectement reportées via le moniteur de la tension de sortie quand il détecte un état en désaccord avec le signal d'entrée commandé TOP. Combinée avec une détection locale de court-circuit et la coupure du commutateur supérieur, une charge inductive force la sortie Vout à l'état bas, ceci du fait de l'effet roue libre. Cette situation hors norme est décelée par un détecteur qui reconnaît une erreur quand la tension Vout présente une valeur typique de moins 5,5 V DC.

commutations haute tension rapides, lorsque les transitoires sont susceptibles de se produire. Ces caractéristiques fournissent des atouts pour un fonctionnement parfait de la section de commande de grille flottante supérieure, laquelle est capable de faire face à des variations de plus de 10,000 V par microseconde.

La sortie phase sert de référence commune pour l'alimentation flottante de bootstrap (Vbs) et le rail d'alimentation de la logique supérieure. La tension Vout, à toute fin pratique, se situe au même potentiel que phase, n'étant séparée d'elle électriquement que par une résistance de quelques ohms (Ro). Cette résistance série additionnelle contribue à limiter le courant de pointe généré par le circuit intégré quand une diode de flyback externe, sous recouvrement direct, force négativement Vout.

Un algorithme de rafraichissement automatique est fourni par le temporisateur CMOS et le bloc de contrôle de façon à s'assurer de la charge de la capacité de bootstrap. Comme mentionné ci-dessus, Cf est rafraichie à chaque fois que le nœud Vout passe par le commun. Au démarrage, avec zéro volt sur Cf, il existe deux façons de rafraichir la capacité de bootstrap. La première consiste à initialiser la commande d'enclenchement du commutateur inférieur, c'est-à-dire forcer Vout bas. La seconde se passe si le signal top a été enclenché pendant une durée typique d'au moins 300 microsecondes, ceci lorsqu'un rafraichissement automatique est invoqué. La logique s'isolant d'elle

même des entrées, commute momentanément la sortie inférieure (conséquence de l'off top) pendant une durée typique de 2 microsecondes, permettant ainsi la charge de Cf, suivie de la remise en service des commandes d'entrée. Le rafraichissement automatique est supprimé pour des taux de commutation supérieurs à 4 kHz environ.

Sur base impulsif (impulsion par impulsion), une possibilité de double niveau de limitation de courant permet d'augmenter de 30 % la limite nominale. Un niveau logique 1 appliqué à l'input select fournit une surlimitation de courant adaptée à des applications telles que l'alimentation ininterrompue (UPS) qui peuvent demander des pointes de puissance occasionnelles. Cette caractéristique peut permettre l'utilisation optimale du composant de puissance de sortie. Le bénéfice de cette surlimitation de courant est particulièrement intéressant dans le cas du contrôle d'un moteur PMW où le l'input select est momentanément appliqué pour surmonter l'inertie associée au démarrage du rotor. Les deux sorties sont déconnectées et un signal fault est généré dans les cas suivants :

- * Surintensité.
- * Baisse de tension de Vdd / polarisation du bas et Vbs / polarisation du haut.

- * Une commande simultanée des entrées top et bottom (sortie déconnectée mais pas de signal fault généré).

Le signal fault peut être annulé par un niveau logique 0 appliqué aux entrées top et bottom pendant un temps imposé par le filtre de 5 à 7 microsecondes.

Logique et temporisation

La figure 2 montre le circuit fonctionnel détaillé du GS600. Les entrées filtrées, Top, Bottom et l'input select ignorent les impulsions présentant une largeur inférieure à 400 nanosecondes, afin de prévenir toute fausse commande. Pendant la génération des impulsions Ion et Ioff, la logique de contrôle s'autoprotège contre toute autre modification du signal d'entrée. Pour chaque impulsion Ion, une impulsion Ioff est générée simultanément et dirigée vers la commande opposée, permettant de cette façon une immunité aux bruits additionnels pendant les

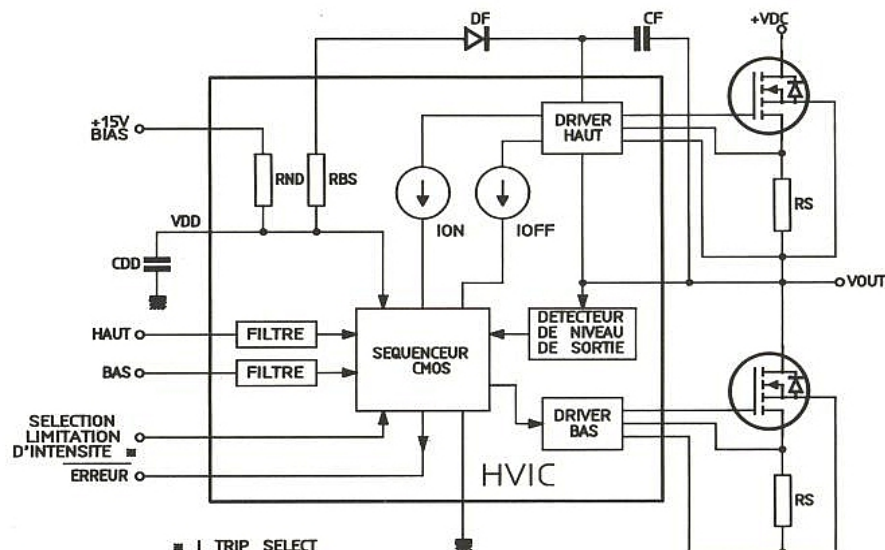


Figure 2 : Diagramme fonctionnel du circuit intégré haute tension.

Section de la commande de puissance

Les sections de commande supérieure et inférieure sont presque identiques. La **figure 3** montre deux transistors Mosfet d'attaque de grille mais avec leur drain accessible (G₁L/G₂L) et ceci pour des raisons bien spécifiques de conception requérant des impédances série additionnelles de grille pour ralentir la vitesse de charge ou de décharge. Cette propriété du circuit devient particulièrement importante avec les IGBTs où une valeur d'impédance minimum de coupure de 100 ohms peut être requise de façon à assurer le SOA. Quel que soit le type de commutateur employé, la caractéristique de la diode de flyback associée peut nécessiter le ralentissement de la mise en conduction en augmentant l'impédance d'attaque de grille au moyen de la résistance de charge.

Un comparateur de 100 mV de valeur nominale fournit la protection de surintensité (OC) si on utilise soit un mosfet ou un IGBT à miroir de courant. La limitation de surintensité peut aussi s'implémenter en utilisant un shunt à faible impédance conjointement avec des commutateurs classiques.

CL1, **figure 4**, fournit une protection contre les surtensions pour les structures à miroir de courant pendant les intervalles de commutation. Il protège aussi le comparateur contre tout transitoire dû aux inductances des connexions externes. Pour éviter la nuisance de l'excursion de OC causée par le courant inverse de recouvrement pendant les transitions de mise en conduction, la sortie du comparateur est filtrée avec une constante de temps de 3 microsecondes.

PERFORMANCES DU SYSTÈME

Le circuit de test **figure 5** a été élaboré pour démontrer la possibilité de fonctionnement à fréquence élevée de la commande de Mosfets du SP-600. La charge est référencée à la moitié de la tension de batterie, permettant ainsi un courant de charge bidirectionnel. Pour optimiser la vitesse de commutation, aucune résistance série de grille n'a été utilisée. Des courants de pointe de charge et décharge de grille du Mosfet de respectivement 400 et 510 mA DC sont observés **figure 6**. Un fonctionnement en haute fré-

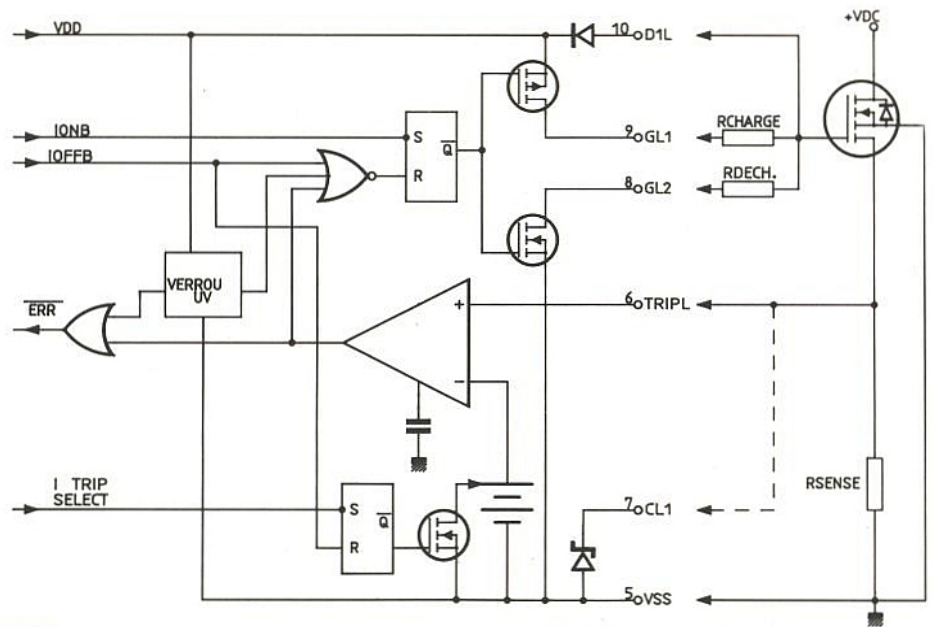


Figure 3 : Interface de la section de commande de puissance avec Mosfet ou IGBT à miroir de courant.

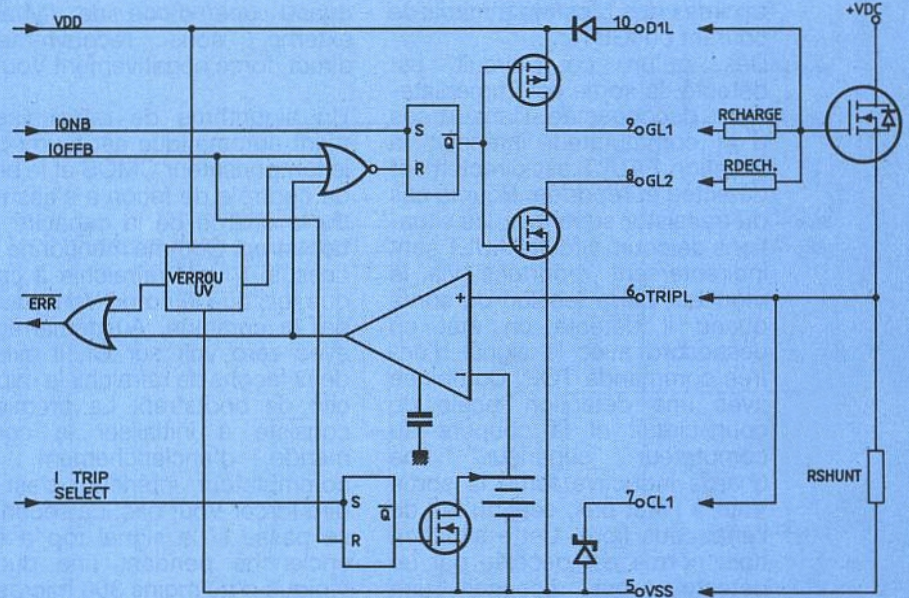


Figure 4 : Interface de la section de commande de puissance avec Mosfet ou IGBT standard.

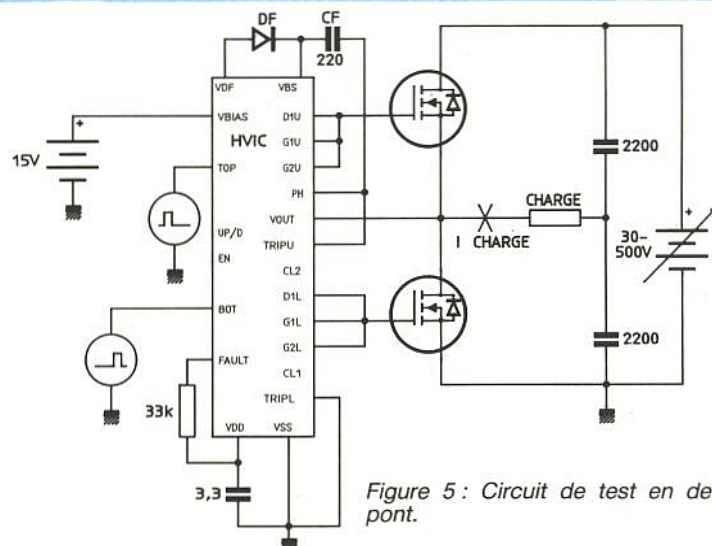


Figure 5 : Circuit de test en demi-pont.

quence et haute tension nécessite l'immunisation de la commande du rail supérieur et de la circuiterie du translateur de niveau contre les dv/dt importants, car cette section est flottante par rapport à $V_{out}/phase$. Des capacités interjonction peuvent dynamiquement injecter des courants qui peuvent conduire à la destruction complète de la structure.

A des tensions d'alimentation de 200 à 400 V DC, des temps de transition de montée et de descente de $V_{out}/phase$ furent mesurés dans des régions de l'ordre de 20 à 35 ns. Le SP-600 fonctionne parfaitement lorsqu'il est soumis à des variations de sortie au-delà de 11,000 V par microseconde. La **figure 7** démontre la capacité du circuit intégré à supporter de tels dv/dt en attaquant un Mosfet IRF820. Des IRF842 furent commandés à 130 kHz dans cette même configuration (**figure 8**). La vitesse optimale de commutation du CI SP-600 dépendra de la capacité de grille et des limites du rapport cyclique imposé par les temps minimum I_{on} et I_{off} . Un temps minimum I_{on} (2,3 microsecondes) est fixé de façon à assurer un temps de rafraichissement suffisant tandis qu'un temps minimum I_{off} (2,7 microsecondes) prévient toute conduction simultanée en permettant la décharge de grille avant l'envoi d'une impulsion opposée I_{on} . Cette même technologie fut utilisée dans une configuration de convertisseur demi-pont à résonance en atteignant des fréquences de plus de 600 kHz.

Flexibilité semicustom

La famille SP-600 peut facilement se customiser à bon marché en modifiant le masque de métallisation final. Des projets d'applications spécifiques sont possibles par la modification des paramètres suivants :

- * Impulsion minimum de I_{on}/I_{off}
 - * Temps de réponse d'excursion de OC
 - * Filtres de conditionnement des signaux d'entrée
 - * Niveau d'excursion de OC
 - * Inclusion de résistance de charge/décharge
 - * Niveau de surlimite de I trip select
 - * Temps de remise à zéro du temporisateur de fault.
- D'autres options relatives au système comprennent :
- * Protocole d'entrée
 - * Remise à zéro automatique du fault

* Possibilité d'annuler l'algorithme de rafraichissement automatique.

SP-601, kit d'évaluation

Le SP-601 permet l'attaque de configurations en demi-pont pour des tensions de 230 V AC en utilisant des IGBTs et quelques autres composants. Les composants requis pour évaluer les caractéristiques du SP-601 sont indiqués dans le circuit simplifié **figure 9**.

La charge recommandée est largement résistive, de cette façon les courants les plus importants circuleront dans les IGBTs, IGT1 et IGT2. Les diodes de roue libre D1 et D2 spécifiées à 8 Amp seront traversées par un courant nettement plus faible. Une petite inductance de charge modifiera les formes d'ondes de commutation pour simuler les conditions qui devraient s'observer pour des charges telles que moteurs ou transformateurs. Les valeurs de RPBA et RPBu, etc. sont choisies de façon à fixer la limite de surcourant à 25 A pointe. A un tel niveau de courant, un refroidisseur pour IGBTs et diodes est nécessaire.

Les longueurs de fil de câblage entre les composants de puissance externes (grille et pilotage), la capacité de bypass (C_{dd}), la diode de bootstrap (D_f) et la capacité (C_f) doivent être les plus courtes possibles. Il est conseillé de vérifier le fonctionnement du circuit à des tensions faibles de l'ordre de 20 à 30 V DC avant d'accéder aux tensions supérieures.

R. Lahaye

Harris Semiconducteurs

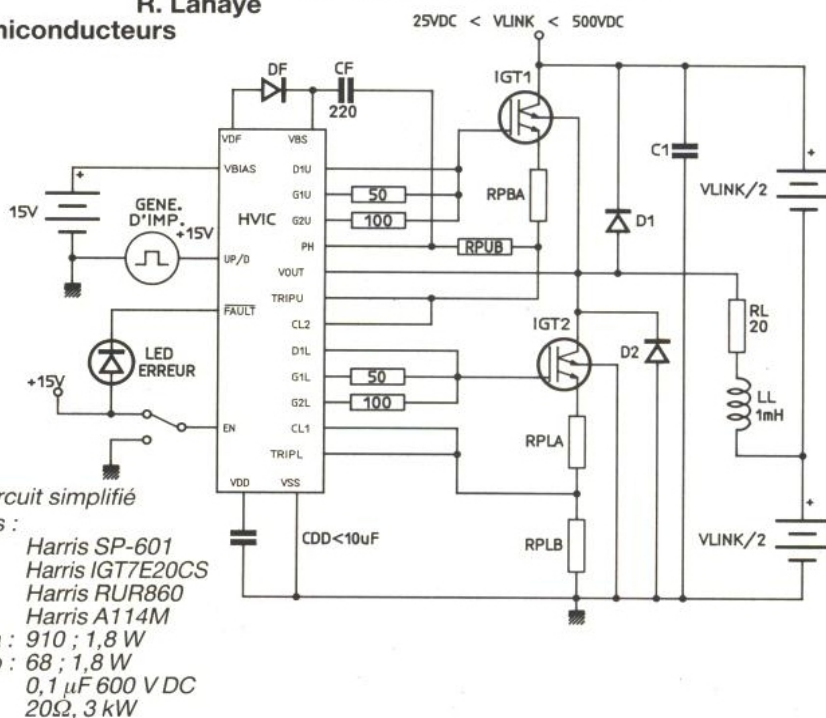
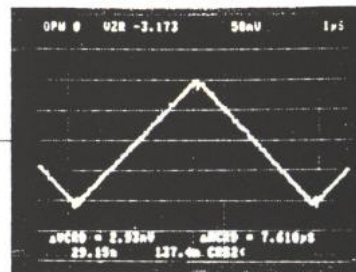


Figure 9 : Circuit simplifié

Composants :

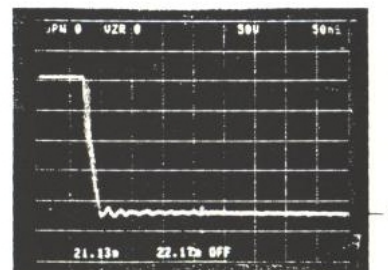
- Harris SP-601
- IGT1, 2 : Harris IGT7E20CS
- D1, 2 : Harris RUR860
- DF : Harris A114M
- RPuq, RPLa : 910 ; 1,8 W
- RPUB, RPLb : 68 ; 1,8 W
- C1 : 0,1 μ F 600 V DC
- RL : 20 Ω , 3 kW



Dessus : Coupure
Vertical : 100 mA/div.
Horizontal : 20 ns/div.

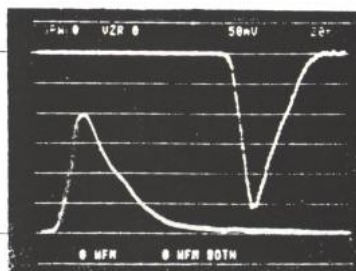
Dessous : Mise en conduction.

Figure 6 : Formes d'onde du courant de grille attaquant un IRF820.



Vertical : 50 V/div.
Horizontal : 50 ns/div.

Figure 7 : Transition de V_{out} à la mise en conduction du transistor inférieure IRF820.



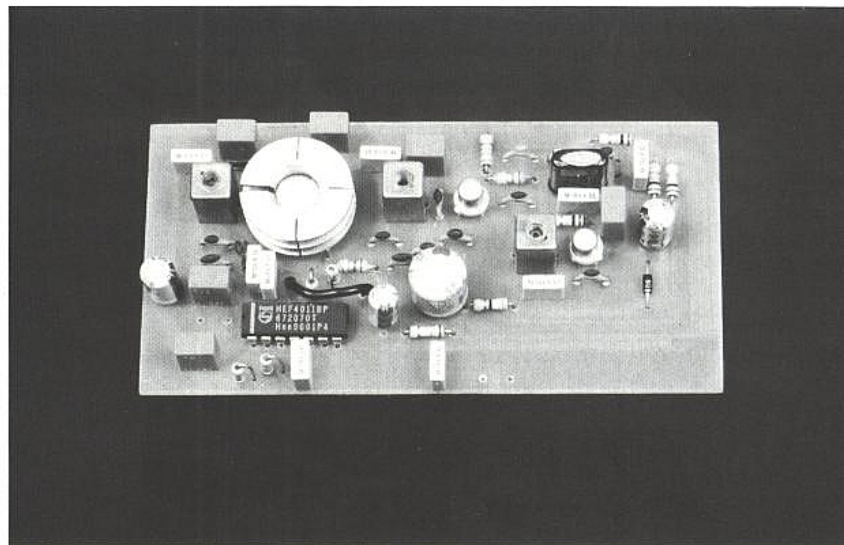
Vertical : 1 A/div.
Horizontal : 1 ms/div.

Figure 8 : Courant de charge de sortie à 130 kHz en utilisant des IRF842.

Balise 27 mégahertz

L'été arrive et rien ne le laisse encore présager, pourtant la plupart de nos fidèles lecteurs ont déjà réservé leurs îlots de paradis montagnard ou balnéaire. Rien n'empêchera les désagréables mésaventures qui soumettent tout un chacun aux aléas de la vie.

Notre objectif aujourd'hui consiste à vous présenter un nouveau modèle d'émetteur 27 mégahertz prévu selon les règles en vigueur afin d'offrir les performances nécessaires pour localiser quiconque se perdrait en mer ou en montagne. De conception simple, il reste d'une approche abordable à tous.



LE CONCEPTION DE BASE

D'après le schéma de la **figure 1**, vous constatez une simplification de l'émetteur utilisant tout de même des techniques éprouvées. Partant du générateur de tonalité BF bâti autour d'un CD4011, l'oscillateur 27 mégahertz se voit modulé par une fréquence de 1 400 hertz toutes les 250 ms. Le quartz subit un décalage de sa fréquence par l'entremise de la diode VARICAP connectée à ses bornes. Pour porter l'amplitude du signal 27 mégahertz, issu du collecteur du transistor oscillateur, à une valeur exploitable, nous l'injectons dans deux amplificateurs HF polarisés en classe AB, offrant un meilleur rendement et un meilleur compromis entre "puissance de sortie — gain des étages — puissance alimentation absorbée". Nous y reviendrons en temps utile.

Le schéma de principe

Le schéma général de l'émetteur présenté à la **figure 2** donne l'ensemble des composants le constituant.

Le générateur de tonalité

Son principe repose sur un CD4011 monté en oscillateur astable cadencé à la période de 250 ms. La fréquence de 1 400 hertz va modifier la polarisation fixe appliquée sur la diode VARICAP, faisant varier sa capacité et par voie de conséquence la fréquence du quartz. Les deux portes NAND A et B fournissent un signal qui possède une période de 250 ms fabriquée à l'aide du condensateur C₂₄ et de la résistance R₁₀, les fronts montants vont activer la porte C qui à

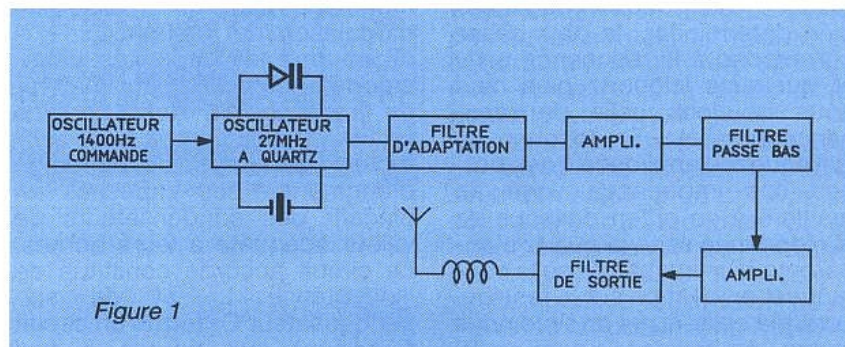


Figure 1

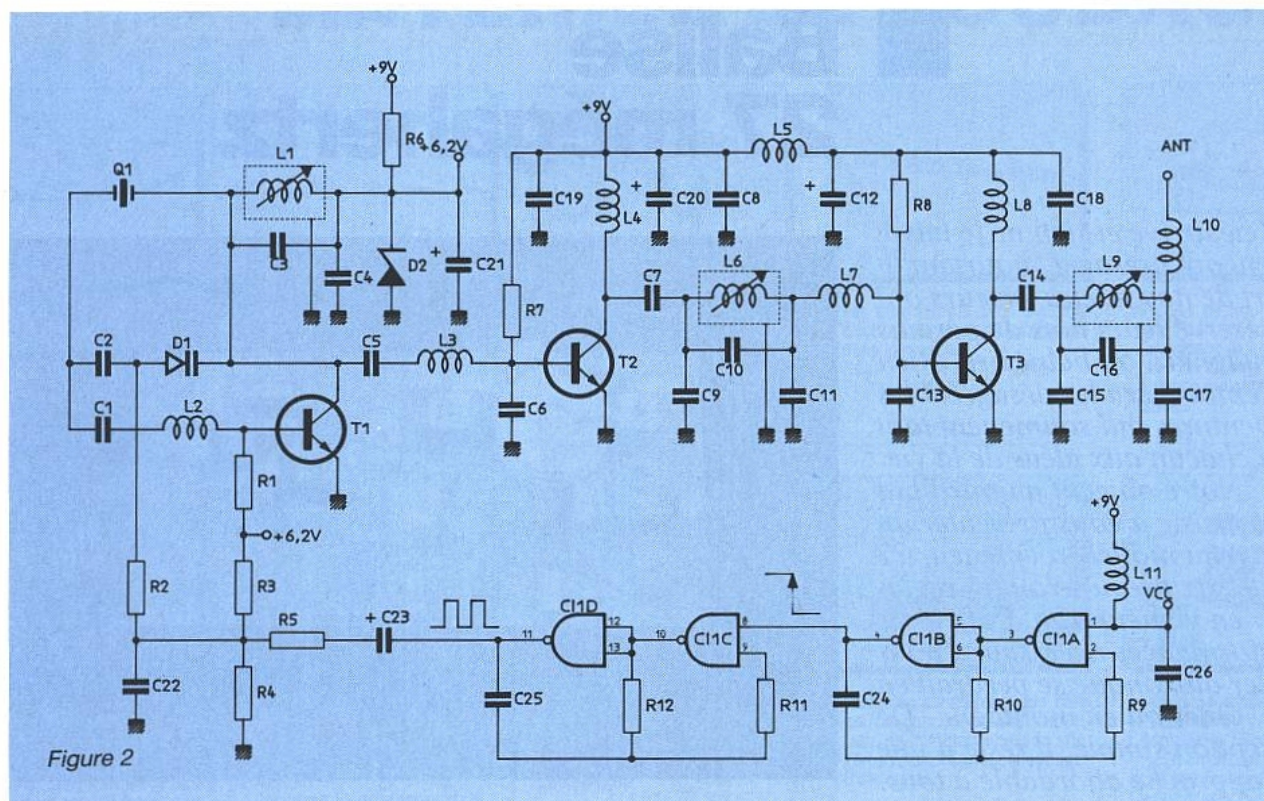


Figure 2

son tour fournira la fréquence modulante de 1 400 hertz. Une telle structure voit sa fréquence établie par la relation :

$F = 1/2,2 \times R \times C$. Tant que la sortie du cadenceur présente un état haut, le générateur 1 400 hertz fonctionne et traverse un condensateur de liaison avant d'attaquer le pont diviseur constitué des résistances R_5 et de la 50 k Ω formée par la mise en parallèle de R_3 et R_4 . Etant donné le fonctionnement dynamique, divers découplages du bus d'alimentation sont nécessaires. Rôle confié à l'inductance L_{11} au travers de laquelle seuls les courants de basse fréquence peuvent passer, le condensateur C_{12} découple alors ceux-ci.

L'oscillateur 27 mégahertz

Ce montage repose sur un principe bien connu des habitués d'ERP puisqu'il a été maintes fois repris. Nous savons que l'élément cristallin formant le quartz résonne sur deux fréquences bien déterminées, la plus basse correspond à la résonance série et quelques kilohertz plus haut nous trouvons celle de résonance parallèle. En fonction de la fréquence appliquée à ses bornes son impédance varie de manière à ce qu'en dessous de la résonance série le quartz s'apparente à une capacité où le courant est en avance sur la tension. Lorsque celle-ci est atteinte nous avons une résistance pure de 10

à 100 ohms, le courant et la tension se présentent en phase.

En augmentant encore la fréquence aux bornes du cristal l'impédance devient inductive et le courant passe en retard sur la tension, puis à la résonance parallèle l'impédance redevient pure mais de l'ordre de quelques centaines de k Ω , le courant et la tension se replacent en phase.

Au-delà nous trouvons comme impédance celle du condensateur en parallèle sur le schéma équivalent du quartz, elle décroît donc avec la fréquence. Dans le montage proposé nous distinguons un oscillateur construit autour du transistor 2N2369 monté en émetteur commun, la mise en phase du signal de sortie sur la base de celui-ci prend naissance dans le quartz entre les résonances série et parallèle, où son impédance devient inductive. Il suffit de placer à ses bornes deux capacités dont l'une est variable au rythme du signal modulant afin de réaliser la modulation de fréquence, n'oublions pas les capacités base-émetteur et collecteur-émetteur du transistor T_1 . Avec certains quartz, l'oscillation ne peut s'effectuer qu'à la seule condition d'augmenter ces capacités en plaçant des condensateurs de valeur adéquate à leurs bornes. Le circuit accordé constitué de l'inductance L_1 et de son condensateur C_3 forme un circuit résonnant aux bornes duquel

nous récupérons l'onde HF. La tension d'alimentation de cette section est confiée à une diode zener de 6,2 volts découplée par un condensateur chimique.

Les amplificateurs de puissance

Ils se composent de deux transistors polarisés en classe AB par un léger courant de repos.

La liaison de l'oscillateur sur le premier amplificateur s'effectue par un couplage capacitif qui présente une impédance série de 200 ohms suivit d'un filtre LC passe-bas constitué des éléments L_3 et C_6 . Polarisé en permanence au travers de la résistance R_7 , le transistor T_2 voit un courant prendre naissance dans son espace collecteur-émetteur, la self L_4 empêche les courants à haute fréquence de se diriger vers le point chaud du circuit d'alimentation. Par ailleurs nous voyons un circuit résonnant composé par l'inductance L_4 accordé par ses capacités associées C_7 et C_9 , ils forment un réseau sélectif à très fort coefficient L/C (pas moins de 140 000) favorisant l'amplification dans la gamme de fréquence utilisée.

La réduction des harmoniques se voit confiée aux deux filtres passe-bas constitués d'une part de l'inductance L_5 accordée par C_{10} pour réaliser le zéro de transmission sur 50 mégahertz et, du condensateur C_{11} qui vient com-

penser l'effet de self provoqué par L_6 . La capacité C_{11} forme conjointement avec C_{13} et la self L_7 le second filtre passe-bas avant d'appliquer le signal à l'amplificateur final bâti autour de T_3 . Ce transistor porte l'amplitude HF à un niveau de puissance confortable. Le bus d'alimentation isolé du circuit de T_2 par l'inductance L_5 limite les rebouclages toujours possibles malgré les divers découplages capacitifs.

Enfin la charge du collecteur de T_3 se compose de l'inductance L_8 et des capacités C_{14} - C_{15} ayant un facteur L/C plus faible eu égard à la puissance de sortie, donc il attaque le filtre passe-bas (identique au précédent) par une impédance plus faible. La sortie du filtre conçu autour de L_9 , C_{15} et C_{17} attaque la self de compensation d'antenne afin de conserver une longueur fictive se rapprochant du quart de la longueur d'onde, 2,7 mètres sur 27 mégahertz, tout en utilisant un fil de 1 mètre de long.

RÉALISATION DU MONTAGE

Nous passerons les détails de confection se rapportant au circuit imprimé, proposé par la **figure 3**, pour profiter au mieux des quelques lignes qui nous sont offertes par ERP afin d'expliquer quelques détails impératifs à la bonne conduite de cette réalisation. la **figure 4** donne l'implantation des composants sur la platine. Les trois transistors sont munis d'une entretoise permettant de les surélever par rapport au circuit imprimé, particulièrement T_3 sous lequel passe un strap de liaison entre L_7 et la base de T_3 . Les capots en cuivre des inductances blindées NEOSID réalisent la continuité de masse entre les amplificateurs et effectuent également des blindages efficaces inter-étages. Le transistor T_3 est doté d'un radiateur offrant un contact thermique efficace avec un léger filet de graisse spéciale, ce dissipateur peut prendre des formes variées mais son diamètre ne devra pas excéder 20 millimètres, qui conduirait alors à un court-circuit entre le capot de L_9 (masse) et le collecteur de T_3 porté au + Vcc. La fréquence du quartz correspond à celle du canal 19, soit un cristal qui résonnera sur 27,185 mégahertz pour une application en balise de service ou toute autre fréquence si vous l'employez à des fins divertissantes.

Le reste des composants ne demande aucun commentaire supplémentaire.

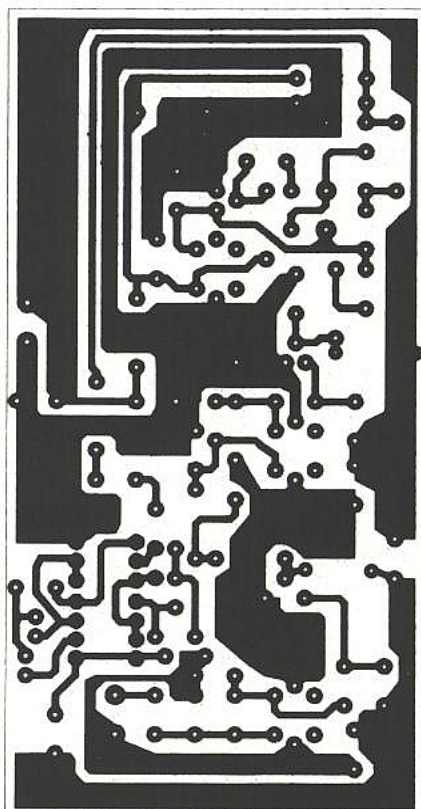
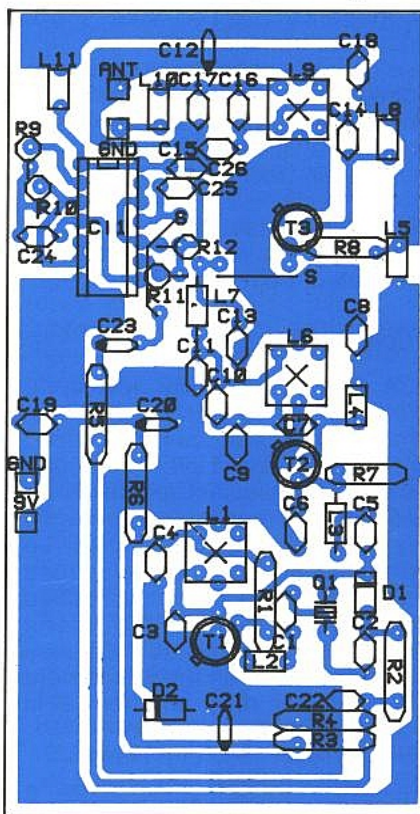
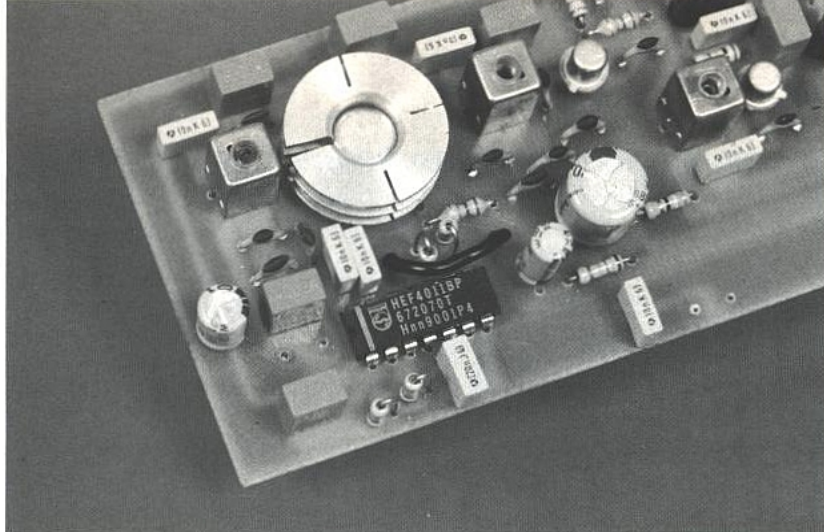


Figure 3





l'usage que nous lui réservons, les modèles HEILLAND HE222 conviennent. Correctement réglée sa consommation de courant ne doit pas dépasser 70 mA.

La propagation des ondes sur 27 mégahertz

Dans le cadre de cet article il semble opportun de vous rappeler quelques détails concernant la manière dont une onde porteuse de 27 MHz se comporte dans l'éther selon l'environnement géographique. Nous savons depuis Galilée que la terre est ronde et depuis le début du siècle que les ondes électromagnétiques se propagent en ligne droite à une vitesse de 300 000 kilomètres à la seconde. Certaines études effectuées ont permis de dresser des abaques donnant en fonction de la longueur d'onde une distance maximale atteinte sur terrain plat. La bande des 27 mégahertz offre une onde de sol allant jusqu'à 80 kilomètres, cependant elle continue son trajet pour frapper les couches de la haute atmosphère terrestre. Ainsi il s'avère possible de réaliser des contacts radio jusqu'aux antipodes par réflexions. N'avez-vous jamais entendu une communication téléphonique provenant d'Amérique avec les téléphones sans fil ? Bien sûr tout dépend des conditions météorologiques et de l'activité diurne ou nocturne. Sans avoir la prétention de parler de radiogoniométrie nous pourrions en poser les principes fondamentaux, hormis le système de triangulation. Lorsque l'on place dans un environnement géographique quelconque un émetteur radio, il produit un champ électromagnétique qui décroît proportionnellement au carré de la distance qui le sépare du récepteur de mesure. Les diverses réflexions du signal provoquent des rotations de phase

qui engendrent des variations très importantes du niveau reçu, jusqu'à - 70 décibels. Par rapport à ce site de mesure, il suffit de se déplacer de quelques dizaines de centimètres pour recevoir une onde directe ou réfléchie de phase appropriée apportant la plus grande intensité de champ. D'autre part ce type de recherches demande l'utilisation d'antennes "CADRE — rondes ou carrées —", ou pour le moins possédant des qualités de sélection dans une direction bien déterminée. Comme la longueur d'onde en 27 MHz est importante, nous éliminons tout de suite les antennes du type "YAGI" au bénéfice des cadres cités plus haut. En principe une antenne dont la circonférence πD vaut $\lambda/8$, convient très bien.

Le cadre peut se trouver imprimé directement sur verre époxy ou réalisé avec du câble coaxial de diamètre quelconque. On appliquera un facteur de correction selon le coefficient de vitesse du matériau utilisé. Mais nous verrons ceci lors de la réalisation du récepteur de mesure approprié.

Conclusion

Ce petit émetteur qui développe une puissance raisonnable permet une utilisation diversifiée : chasse au renard avec un groupe d'amis dominicains, et balise de sécurité en mer ou en montagne en sont quelques exemples. La prochaine fois nous verrons ensemble son récepteur conçu autour du MC3371 dont l'intérêt réside dans le fait qu'il dispose d'une sortie donnant directement la puissance du champ reçu et la direction de propagation. Bonne réalisation et à bientôt.

Ph. B

Nomenclature des composants

Résistances

R₁ : 100 kΩ
R₂ : 100 kΩ
R₃ : 100 kΩ
R₄ : 100 kΩ
R₅ : 150 kΩ
R₆ : 39 Ω
R₇ : 68 kΩ
R₈ : 47 kΩ
R₉ : 10 MΩ
R₁₀ : 560 kΩ
R₁₁ : 10 MΩ
R₁₂ : 33 kΩ

Condensateurs

C₁ : 10 nF
C₂ : 5,6 pF
C₃ : 39 pF
C₄ : 10 nF
C₅ : 33 pF
C₆ : 39 pF
C₇ : 39 pF
C₈ : 10 nF
C₉ : 27 pF
C₁₀ : 12 pF
C₁₁ : 68 pF
C₁₂ : 100 μF radial
C₁₃ : 39 pF
C₁₄ : 68 pF
C₁₅ : 18 pF
C₁₆ : 12 pF
C₁₇ : 68 pF
C₁₈ : 10 nF
C₁₉ : 10 nF
C₂₀ : 220 μF radial
C₂₁ : 100 μF radial
C₂₂ : 10 nF
C₂₃ : 1 μF radial
C₂₄ : 220 nF
C₂₅ : 10 nF
C₂₆ : 10 nF

Inductances

L₁ : NEOSID 509810 850 nH
L₂ : 10 μH
L₃ : 220 nH
L₄ : 2,2 μH
L₅ : 10 μH
L₆ : NEOSID 5262 670 nH
L₇ : 220 nH
L₈ : 1 μH
L₉ : NEOSID 5262 670 nH
L₁₀ : 1,2 μH
L₁₁ : 10 μH

Quartz

27,185 MHz partiel 3 résonance parallèle.

Semiconducteurs

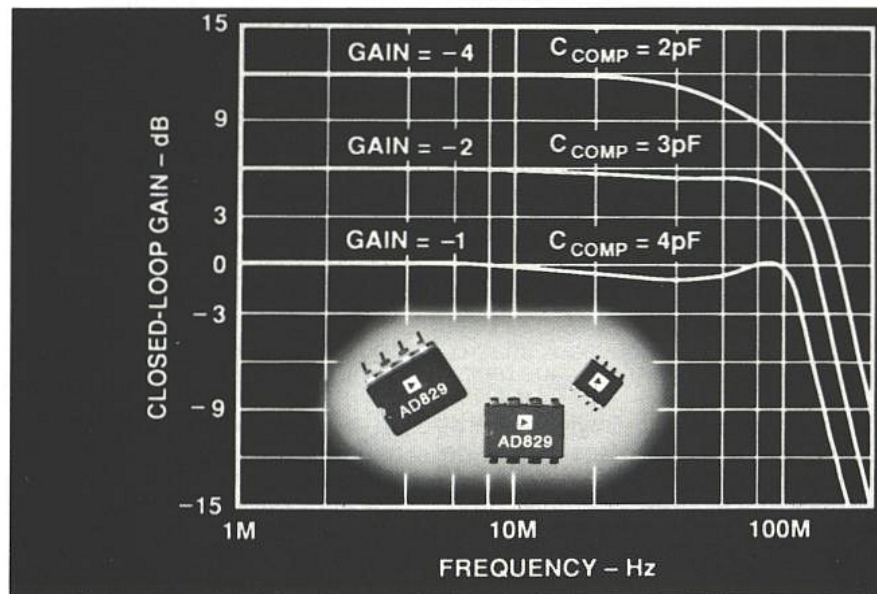
D₁ : BB 105G
D₂ : zéner 6,2 volts
T₁ : 2N2369 A
T₂ : 2N2369 A
T₃ : 2N3866 ou 2N2219
IC₁ : CD4011

Divers

1 radiateur pour T₃ :
3 entretoises pour T₁, T₂, T₃
antenne souple 1 mètre

La modélisation des AOP au "standard" spice

Les simulateurs d'aide à la conception de circuits sont de plus en plus employés dans l'industrie électronique. Nous pensons que 75 % des simulateurs, actuellement en service, servent à la simulation de systèmes plutôt qu'à concevoir des circuits intégrés. La plupart de ces simulateurs sont une variante de SPICE. L'industrie électronique ayant un essor rapide, les concepteurs de circuits ont un besoin croissant quant à des modèles plus précis pour un nombre plus grand de circuits intégrés, et tout particulièrement en ce qui concerne l'incontournable amplificateur opérationnel. Cependant, l'augmentation en vitesse et en complexité de ces circuits intégrés cause des problèmes que n'avaient pas envisagés les créateurs de SPICE.



Réponse sous PSPICE d'un modèle AD-SSM le 2131.

A cause du grand nombre de composants actifs que comporte actuellement un amplificateur opérationnel, les simulations de circuits qui n'utilisent que des modèles du niveau du transistor peuvent prendre un temps de simulation inacceptable, à fortiori, si le circuit utilise un grand nombre d'amplificateurs opérationnels. Même les modèles simples de semiconducteurs ont besoin d'un temps de calculs, non négligeable, pour leur simulation à cause du grand nombre d'équations non linéaires impliquées.

Dans certains cas, le temps de simulation d'un circuit peut être supérieur au temps nécessaire à la réalisation d'une maquette par un ingénieur. Bien sûr une telle situation rendrait caduque l'utilisation de SPICE.

Heureusement, il est possible de réduire ce temps de simulation en utilisant un macro-modèle présentant toutes les caractéristiques d'un amplificateur opérationnel aussi précisément que possible, sans utiliser un grand nombre de transistors, ni d'éléments non linéaires. Cependant, il n'est pas si simple de cons-

truire un tel macro-modèle, image du vrai, capable de répondre, exactement, et dans toutes les circonstances, comme ce dernier. Pour qu'un tel modèle d'amplificateur opérationnel puisse réellement être utilisé par un concepteur, il doit non seulement présenter tous les paramètres importants en statique (continu), mais également avoir un comportement alternatif suffisamment proche du modèle, y compris au-delà de la région d'intersection de gain unité.

LES MACRO-MODÈLES EXISTANTS SONT INADÉQUATS

Les macro-modèles, pour de nombreux amplificateurs opérationnels, existent déjà dans la librairie de plusieurs programmes de simulation disponibles sur le marché. La plupart de ces modèles sont basés sur les travaux originaux réalisés par Graeme Boyle et ses collègues, qui ont développé leur macro-modèle, au milieu des années 70 pour réduire la consommation de temps d'unité centrale des ordinateurs, déjà saturés.

Boyle a éliminé tous les transistors de son macro-modèle sauf deux. Les deux transistors restant constituent l'étage différentiel d'entrée de l'amplificateur opérationnel ; tous les étages suivants ont été réalisés avec des sources linéaires contrôlées, des composants passifs, et des diodes. Les transistors de l'étage d'entrée ont été conservés parce qu'ils facilitaient la simulation des effets du monde réel comme le courant de polarisation et la variation dV/dt de sortie en fonction de la tension d'entrée différentielle.

Comme la méthode de Boyle réduit considérablement le nombre d'éléments non linéaires, le temps de simulation s'en trouve d'autant diminué. La structure de Boyle bien que représentant une amélioration certaine relativement à la simulation complète au niveau du transistor, comporte cependant, un certain nombre de lacunes, qui ont mené au développement de nouveaux macro-modèles. Ce sont :

- Le modèle de Boyle ne comporte que deux pôles et pas de zéro ; pour simuler la réponse en fréquence de l'amplificateur complet c'est une configuration tout juste suffisante pour simuler des amplificateurs très lents, mais tout à fait insuffisante pour les modèles actuels plus rapides.
- Tous les nœuds de tension générés intérieurement sont référencés à la masse, même si l'amplificateur est flottant par rapport à la masse. Cette configuration ne reflète pas le fonctionnement d'un amplificateur opérationnel réel. Pratiquement aucun de ces composants, actuellement disponible sur le marché, ne com-

porte de référence à la masse.

- Le courant de sortie sort d'une source contrôlée connectée à la masse, au lieu de provenir des rails d'alimentation, comme ce serait le cas pour un amplificateur opérationnel réel. Cet arrangement rend complètement impossible la simulation d'un circuit dont le courant de sortie doit être un partage convenable en provenance des rails d'alimentation.

Des éléments idéaux peuvent réduire la complexité

La topologie du circuit original du modèle de BOYLE (figure 1) a été développée en utilisant deux techniques de macro-modélisme de base, qui sont :

- SIMPLIFICATION,
- CONSTRUCTION,

et qui se sont avérées, finalement, très efficaces, y compris pour la mise au point du nouveau macro-modèle.

La technique de simplification consiste à réduire la complexité des principaux étages de l'amplificateur opérationnel, en les remplaçant par des éléments idéaux. De cette manière il est possible de concevoir des blocs fonctionnels qui collent relativement bien à la réalité. Le modèle d'étage d'entrée de la figure 1 est un bon exemple de simplification. Le modèle présente toutes les caractéristiques d'une paire différentielle couplée par l'émetteur, sauf que toutes les charges actives ont été enlevées ; la source de courant de polarisation du différentiel est remplacée par un élément idéal et réalise le

le deuxième pôle de l'amplificateur. L'ajout d'un simple condensateur (C_E) permet au modèle d'avoir un pôle dans cet étage, et la réduction du nombre total de composants à la simulation de "tourner" plus rapidement.

La technique de construction, d'autre part, va permettre la réalisation de blocs de circuits composés entièrement d'éléments idéaux, qui "colleront" au comportement des éléments constitutifs de l'amplificateur réel. Malheureusement cette technique est réalisée à partir de sous-ensembles qui présentent parfois bien peu de ressemblance avec leur équivalent physique... L'étage de sortie de la figure 1 en est un bon exemple : il comporte bien la nécessaire saturation de l'étage de sortie, sa résistance de sortie est convenable, et il a également une limitation du courant de court-circuit ; par contre il ne ressemble à rien de ce qu'on serait en droit de trouver dans le schéma équivalent d'un amplificateur opérationnel.

DÉVELOPPEMENT D'UN MACRO-MODELE AMELIORE

C'est le besoin d'avoir un modèle qui réagit comme un véritable amplificateur opérationnel qui motive la création de ce "nouveau macro-modèle" (figure 2). Il lui faut cependant être assez simple pour rester un modèle générique ; les figures 3, 4 et 5 montrent qu'il consiste en plusieurs sections cascadées qui traitent le signal d'entrée.

L'étage d'entrée, lui est très similaire au modèle de Boyle, simple-

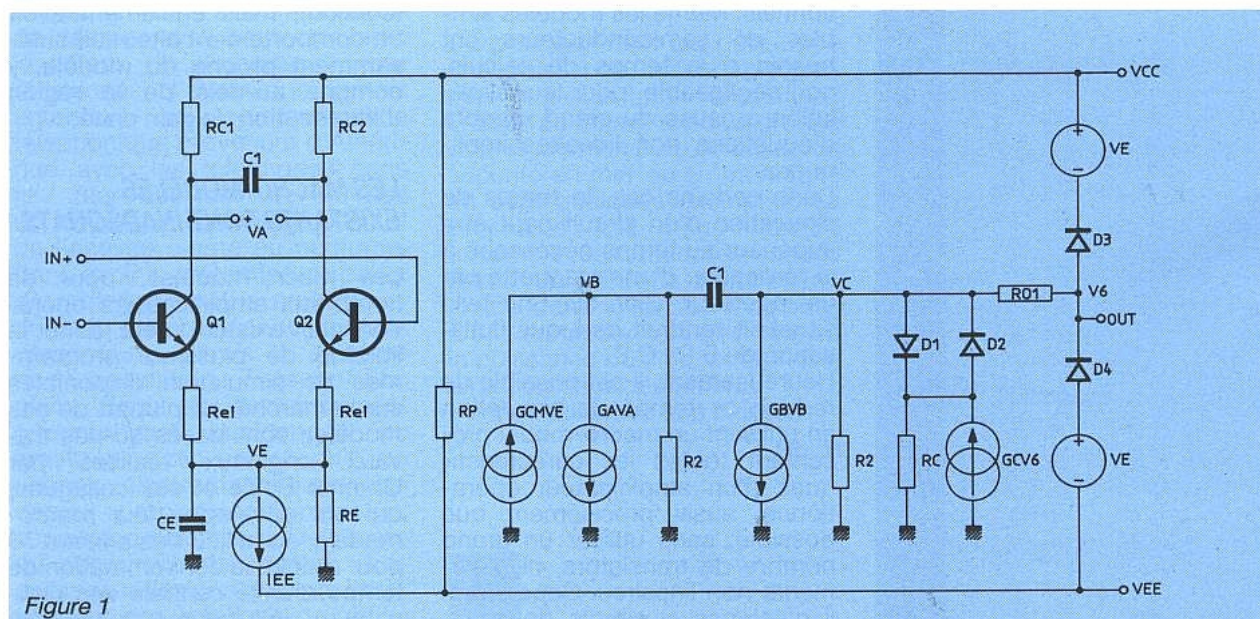


Figure 1

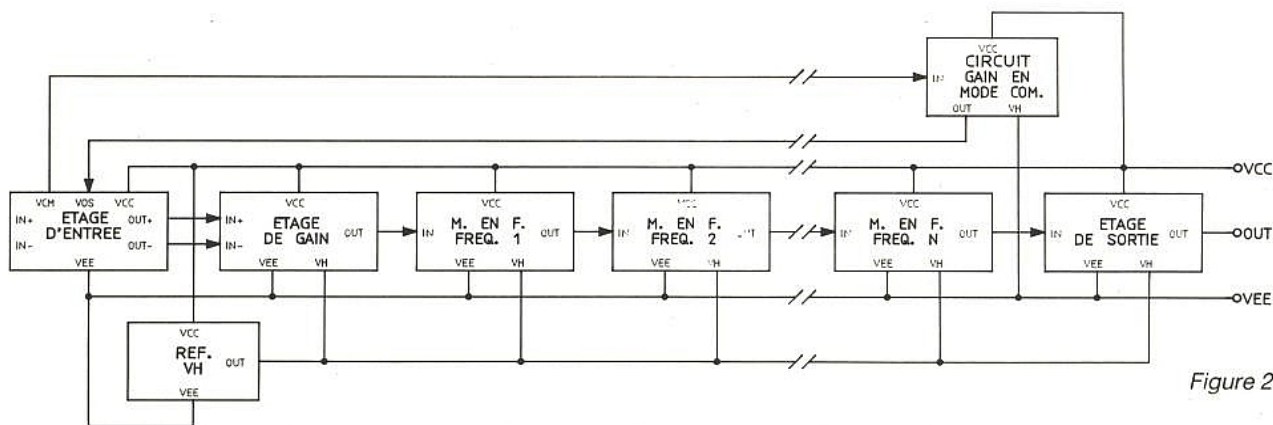


Figure 2

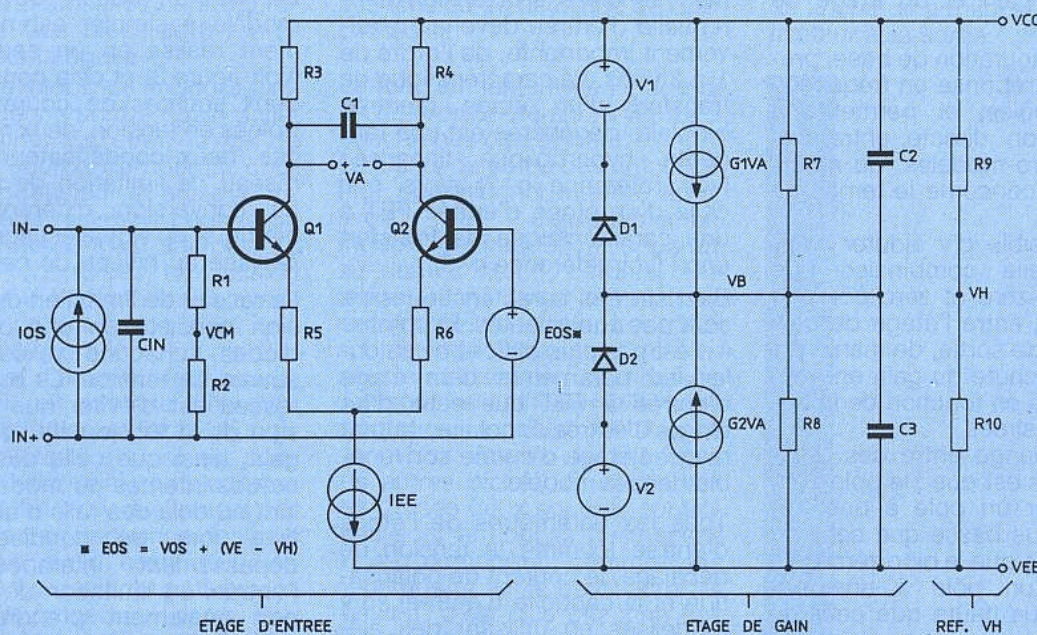


Figure 3

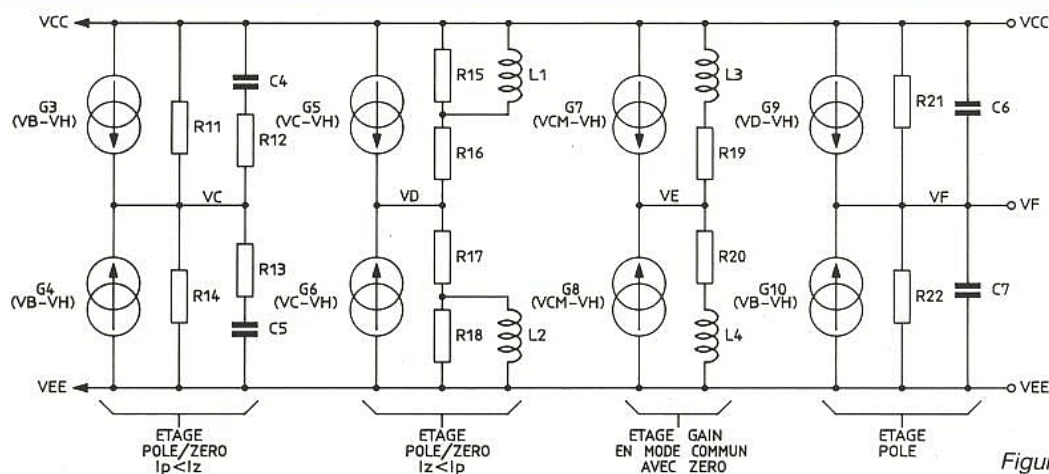


Figure 4

ment parce que la méthode de simplification a été employée pour sa conception. Après le premier étage toute similitude cesse, à cause de l'emploi de la méthode de construction qui a présidé à la conception du reste de ce nouveau modèle. Notez que dans aucun des blocs de traitement du signal n'apparaît de référence à la masse. A la place, après la conversion différentiel / asymétrique, tous les nœuds de tension générés intérieurement sont référencés à un

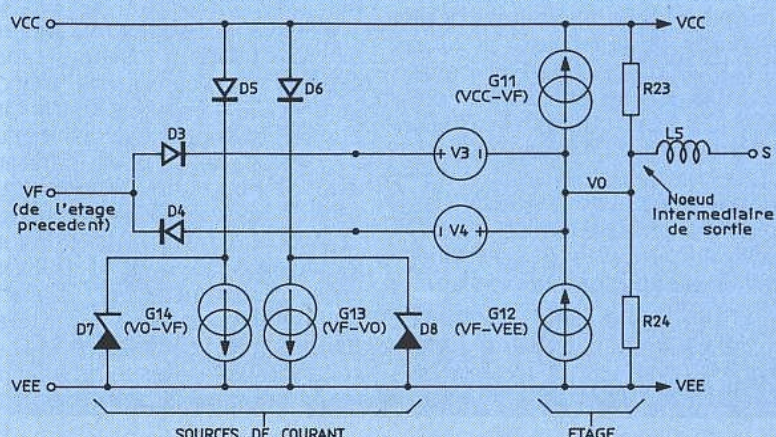


Figure 5

point milieu issu des rails d'alimentation. Ce point milieu, appelé V_H dans le modèle, est réalisé à partir de deux résistances égales connectées entre les rails d'alimentation.

Les spécifications nécessaires pour la modélisation de n'importe quel amplificateur opérationnel pour le nouveau macro-modèle sont les mêmes que pour la topologie de Boyle, à savoir : un étage différentiel d'entrée, un étage de gain et un étage de sortie.

Cette configuration de base, présente une réponse en fréquence à deux pôles, et permet une comparaison directe entre ces deux macro-modèles, du moins en ce qui concerne le temps de simulation.

Il est possible d'y ajouter n'importe quelle combinaison de pôle, pôle-zéro et zéro-pôle, de gain unité, entre l'étage de gain et l'étage de sortie, de manière à obtenir la chute du gain en boucle ouverte en fonction de la fréquence désirée.

Ce qui change entre ces différents blocs est que : le pôle-zéro va générer un pôle à une fréquence plus basse que celui du zéro, tandis que le bloc zéro-pôle génèrera un pôle à une fréquence plus haute que celui du zéro.

L'encadré n° 2 "calcul des paramètres du modèle" montre les calculs que vous devez effectuer pour construire un modèle d'amplificateur opérationnel utilisant les éléments de construction des figures 3, 4 et 5. On peut faire ces calculs facilement sur une calculatrice de poche, en utilisant les paramètres de la fiche technique de l'amplificateur en question, sans oublier les pôles et les zéros et leurs emplacements.

L'étage d'entrée de la figure 3, est un circuit simplifié à deux transistors. Une des différences majeurs du nouveau modèle avec ses prédécesseurs est que cet étage d'entrée utilise physiquement les mêmes transistors d'entrée que l'amplificateur opérationnel étudié c'est à dire, NPN, PNP bipolaire J-FET canal P (ou canal N) et éventuellement FET-MOS. Le modèle de Boyle ne permet que l'emploi de transistors bipolaires dans son étage d'entrée, ce qui ne présente pas d'inconvénient quand on modélise un amplificateur opérationnel avec un étage d'entrée bipolaire.

Par contre, si l'on veut modéliser un amplificateur opérationnel avec des transistors à effet de champ, à l'entrée, il faut

augmenter considérablement le gain des transistors d'entrée, de manière à obtenir un courant de polarisation convenable. Il faut également employer des résistances de dégénérescence d'émetteur pour diminuer la transconductance. Le résultat de toutes ces modifications est que les variations habituelles de dV/dt en sortie, d'un amplificateur opérationnel à étage d'entrée FET, ne seront pas convenablement simulées, si la tension différentielle d'entrée devenait relativement importante, de l'ordre de 1 à 2 volts. La caractéristique de transfert d'un étage d'entrée bipolaire dégénérée est une tangente hyperbolique linéarisée (voir référence n° 2) alors que celle d'un étage d'entrée FET à une caractéristique de transfert en x^2 (voir référence n° 3).

Bien sûr ces caractéristiques ne sont pas équivalentes. Et comme il n'est pas plus difficile de calculer les paramètres d'un étage d'entrée à FET que ceux d'un étage d'entrée bipolaire, autant mettre l'étage d'entrée convenable dans le modèle.

Tous les paramètres de l'étage d'entrée (comme la tension de décalage, le courant de polarisation et la capacité d'entrée) sont modélisés en utilisant des éléments idéaux séparés. On a mis, deux résistances de même valeur, en série entre les entrées inverseuses et non inverseuses afin de générer la tension de mode commun d'entrée.

La tension d'entrée est utilisée dans une section ultérieure du modèle, où elle va être calibrée et mise en forme en fonction de la fréquence avant d'être réinjectée dans l'étage d'entrée, sous forme d'altération de la tension de décalage.

Par définition les transistors de l'étage d'entrée du modèle sont parfaitement appariés et n'ont pas de capacité de jonction qui pourrait altérer leur comportement en fréquence. Les courants de polarisation sont corrects dans la mesure où le gain en courant a été convenablement choisi pour les transistors bipolaires, ou les courants de fuite de grille pour les étages à transistors FET. On établit à un, le gain en tension de la paire différentielle d'entrée, en donnant aux résistances de charge de chacun de ses transistors une valeur équivalente à l'inverse de leur transconductance.

Cette hypothèse simplifie le calcul des composants nécessaires à la limitation de la vitesse de balayage. Le courant de polarisation de

la paire différentielle d'entrée est pré-réglé à 1 mA ; cependant, ce réglage peut être descendu à 100 μA , 10 μA ou 1 μA en fonction de la consommation propre de l'amplificateur opérationnel à modéliser.

Caractéristiques de l'étage de gain

Le gain en boucle ouverte du modèle à simuler est normalement réalisé en un seul étage (voir figure 3) et cela consiste en deux sources de courant contrôlées en tension, deux résistances, deux condensateurs et un réseau de limitation de tension. La conversion différentiel/asymétrique du signal est également réalisée au niveau de cet étage.

Le réseau de limitation de la tension consiste en une paire de diodes, chacune reliée à sa source de tension. Le but de ce réseau est d'éviter que l'excursion de la tension de l'étage de gain, ainsi que celle des autres nœuds internes du modèle n'ailent au delà des rails d'alimentation, lors de conditions de dépassement intempestif de l'entrée. La limitation de tension doit également prendre place dans l'étage de gain en boucle ouverte ; autrement, les nœuds suivants seraient capables de générer des signaux de valeurs énormes (des centaines de kilovolts).

Deux condensateurs, montés en parallèle sur les deux résistances, déterminent à la fois le pôle dominant et la vitesse de balayage de l'amplificateur.

Tel que le macro-modèle ne peut encore traiter que des excursions de tension symétriques, les conditions symétriques étant les plus faciles à simuler. Bien sûr, de prochaines améliorations devraient permettre quelques dissymétries entre elles. Enfin, à chacune des sources de courant contrôlées en tension, l'étage ajoute une composante continue qui permet d'optimiser la consommation propre en courant de l'amplificateur.

Les recherches sur la réponse en fréquence des amplificateurs opérationnels montrent que, la plupart du temps, une simulation précise de la variation du gain et de la phase d'amplificateurs réels et à haute fréquence, nécessitent plus de deux pôles. Les différents types d'amplificateurs opérationnels ayant des variations considérables quant au nombre de pôles et de zéros

qu'ils présentent. Pour permettre de convertir facilement chacun de ces divers circuits en SPICE - compatibilité au niveau sub-circuit - sans avoir à repartir de rien chaque fois - un modèle réellement général devra être très modulaire et autoriser un grand nombre arbitraire, de pôles et de zéros.

La structure finale n'utilisera donc que quelques blocs élémentaires, communs à tous les modèles d'amplificateurs opérationnels. Ces blocs sont représentés sur la **figure 4**.

Tous les blocs de modélisation en fréquence sont en gain unité, en continu. En effet, la g_m de chaque source de courant contrôlée en tension est égale à l'inverse de la résistance qui va de chaque nœud des sources de courant contrôlées en tension aux rails d'alimentation. L'avantage de cette topologie est que lors de l'élaboration d'un modèle particulier d'amplificateur opérationnel, il est possible d'essayer différents pôles séparés ou paires pôles-zéro, etc... Il est possible de cette manière de constater leur effet individuellement sur la réponse en fréquence de l'amplificateur, ainsi l'essai de pôles et de zéros devient relativement facile. La procédure, parce que tous les blocs de modélisation en fréquence ont un gain unité en continu, n'altère en rien le gain en boucle ouverte, en continu, du modèle.

L'étage de gain en mode commun de la figure 4 est réalisé au moyen de deux sources de courant contrôlées en tension qui chargent deux résistances, chacune reliée à un des rails d'alimentation à travers une bobine. Les bobines simulent l'effondrement de CMRR que présente généralement la plupart des amplificateurs opérationnels lorsque la fréquence, à leur entrée, augmente.

La tension de mode commun d'entrée contrôle les sources de courant par rapport au nœud V_H . Chaque source contrôlée a un g_m égal à l'inverse de la valeur de la résistance qui lui est associée, divisée par le CMRR de l'amplificateur, en continu.

En conséquence, le gain de mode commun du réseau d'entrée, par rapport au gain de mode commun du nœud interne, est égal à l'inverse du CMRR de l'amplificateur. (Le terme "gain" employé ici est abusif, en ce sens que le gain de mode commun est très inférieur à l'unité). La bobine ajoute un zéro au gain en mode commun, ou si vous

préférez, ajoute un pôle au CMRR. La tension de mode commun, après avoir été quantifiée, et modélisée en fréquence de manière appropriée, est alors rajoutée à l'étage d'entrée comme le spécifie la théorie. Cette étape est réalisée ici en faisant de la source de tension de décalage de l'étage d'entrée une source de tension contrôlée en tension de gain unité, qui a une composante continue égale à la tension de décalage de l'amplificateur.

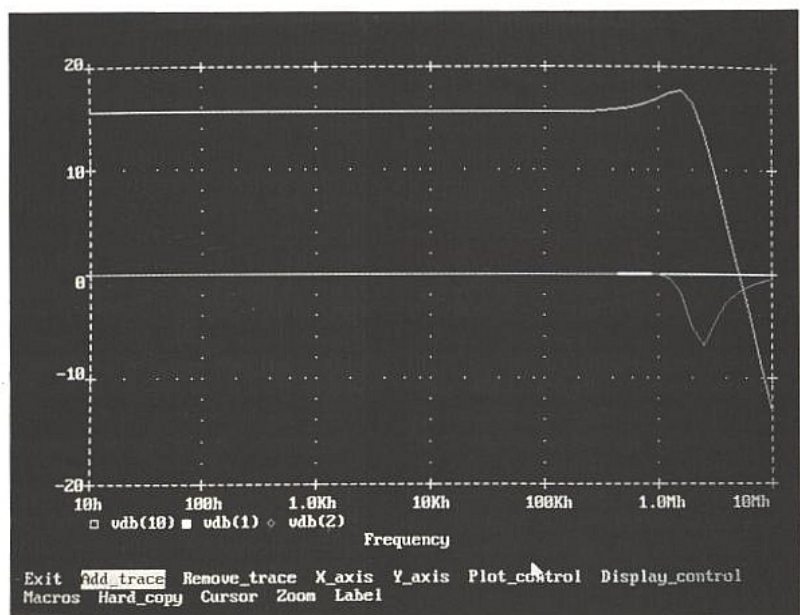
Le fonctionnement de l'étage de sortie représenté sur la **figure 5**, peut ne pas être évident.

Le signal de sortie de l'amplificateur opérationnel interne, après avoir été convenablement modélisé en fréquence, apparaît, au dernier nœud, comme référencé au V_H , avant d'être traité par l'étage de sortie. Les deux sources de courant commandées en tension du bloc de sortie, sont reliées aux rails d'alimentation via deux résistances de même valeur, comme dans les autres blocs. Ici, cependant les g_m des deux sources contrôlées sont arrangées de manière à se comporter comme des générateurs actifs de courant. Le résultat, c'est que chacune des sources g_m fournit juste ce qu'il faut de courant pour obtenir la chute de tension désirée aux bornes des résistances qui leur sont mises en parallèles.

Quand aucune charge n'est connectée à sa sortie, le modèle ne consomme aucun courant en provenance des rails d'alimentation. Il se comporte alors un petit peu comme un étage de sortie

en classe B, idéal, de gain unité, et sans distorsion de croisement. Parce que les deux résistances sont chacune égale au double de la résistance de sortie en boucle ouverte, l'étage de sortie, vue par la charge, apparaît comme une source de tension référencée à V_H , et ayant la bonne résistance de sortie en continu. Simuler la bonne résistance de sortie, signifie que le gain en boucle ouverte, en continu, diminuera en fonction de la charge appliquée à l'amplificateur à sa sortie.

D. GRENIER
Analog Devices



La route la plus directe sera toujours la ligne droite...



... en CAO ELECTRONIQUE

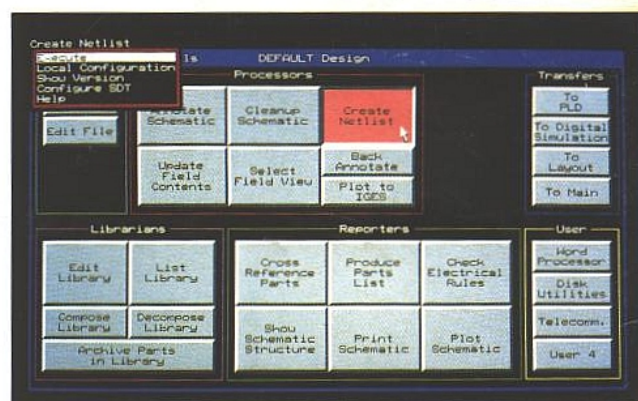
**L'ÉVÈNEMENT 91 : ORCAD/SDT Version IV
PUISSANT - SIMPLE - CONVIVIAL - UNIVERSEL**

Avec **ORCAD/SDT IV** les projets les plus complexes sont maintenant gérés globalement et intuitivement dans un environnement (FRAME WORK) par un module de commande qui vous obéit au doigt et à l'œil.

ORCAD/SDT IV c'est :

- Plus de 20 000 symboles de composants et un éditeur graphique interactif.
- Une gestion de mémoire étendue.
- Une compatibilité matérielle quasi totale (imprimantes, traceurs, cartes graphiques...)
- Des références incontestables (IBM, MATRA, HP, DASSAULT...)

ALS Design est importateur et distributeur exclusif des produits **ORCAD** et propose une gamme complète, intégrée et homogène de logiciels de CAO Electronique sur PC et stations de travail, comme **PSpice**, **Filter Designer**, **LineSIM**, **ALS-View**, **CAM-Bridge**...



OrCAD 
More Designs from More Designers



Le Savoir et le Savoir-faire

ERP 06/91

Nom : _____

Société : _____

Adresse : _____

Tél.: _____

☐ Je désire recevoir votre documentation et la **disquette** de démonstration **gratuite** de **ORCAD/SDT IV**.

☐ Je souhaite avoir de plus amples informations sur toute la gamme de logiciels CAO distribuée par **ALS design**



Advanced Logic System DESIGN
38, rue Fessart
92100 BOULOGNE
Tél.: (1) 46.04.30.47
Fax: (1) 48.25.93.60