

RADIO PLANS

LES RESEAUX LOGIQUES PROGRAMMABLES
ETUDE ET CONCEPTION D'UN FILTRE AUDIO 3 VOIES
LE PHENOMENE DE LATCH-UP DANS LES CIRCUITS CMOS
UN INTERPHONE DUPLEX EN FM
LE MULTIMETRE DE TABLE FLUKE 45
SON NUMERIQUE : UN MICRO-ECHO DIGITAL
UN AMPLI UHF EN TECHNOLOGIE HYBRIDE



BELGIQUE : 155 FB - LUXEMBOURG : 155 FL - SUISSE : 6.30 FS - ESPAGNE : 450 Ptas - CANADA : \$ 4.25

T 2438 - 514 - 22,00 F



electronique

SOMMAIRE

ETUDE ET CONCEPTION

- 25 Un interphone duplex en FM bande étroite
- 59 Un filtre audio trois voies

MONTAGES

- 8 Un ampli UHF 5 W
- 47 Micro-écho numérique en modulation $\Sigma \Delta$

CIRCUITS D'APPLICATIONS

- 91 Le CXA 1145 SONY, codeur PAL

MESURE ET INSTRUMENTATION

- 19 Le multimètre de table FLUKE 45

TECHNIQUE

- 37 Le "latch-up" dans les circuits CMOS

COMPOSANTS ET TECHNOLOGIE

- 44 PROLOGIC, un logiciel de programmation de PAL
- 71 Les PAL, réseaux logiques programmables

COMMUNICATION

- 11 Acquisition de données sur le bus I2C

INFOS

- 78 Darlington monolithiques 1 GHz HP
Le technicome TM 120C, mesureur X, Y vidéo
- 80 POWER COMPACT, l'hybride de puissance
Le service "privilège" d'Occaselec
- 82 Une nouvelle transil Thomson
Contrôle de moteur complet monocarte
- 84 Le renouveau d'Audax
- 87 Les convertisseurs UHD 150 Lambda
Les blocs lumineux COMEPA
Les analyseurs audio LEA 2000 SYSTEL
- 88 Un nouveau circuit de commande pour MOSFET'S
Rendez-vous FORUM MESURE
Le commutateur rotatif A 1353 Siemens
- 89 L'autojet II de CIF
L'oscilloscope BS 1502 Blanc Méca
- 90 Le modec, détecteur de mouvement, Heiman
Rendez-vous "INSA de Lyon" et "Antennes 90"

Ont participé à ce numéro :
J. Alary, Ph. Bajcik, C. Basso, F. de Dieuleveult, M.-L. Devaux, A. Garrigou, E. Gaudibert, P. Gueulle, J. Lefèvre, C. Lefebvre, R. Schnebelen.

Ce numéro comporte un encart broché Educatel folioté 51, 52, 53, 54.

RADIO PLANS

ELECTRONIQUE APPLICATIONS

MENSUEL édité par la SPE
Société anonyme au capital de 1 950 000 F
Siège social
Direction-Rédaction-Administration-Ventes :
2 à 12, rue de Bellevue, 75940 Paris Cedex 19
Tél. : 42.00.33.05
Télex : PGV 230472F - Télécopie : 42.41.89.40
Président-Directeur Général,
Directeur de la Publication :
J.-P. VENTILLARD

Directeur de la Rédaction :
Bernard FIGHIERA
Rédacteur en chef adjoint :
Claude DUCROS

Publicité : Société Auxiliaire de Publicité
70, rue de Compans, 75019 Paris
Tél. : 42.00.33.05 - C.C.P. 37-93-60 Paris

Directeur commercial : J.-P. REITER
Chef de publicité : Francine FIGHIERA
Assistée de : Laurence BRESNU
Promotion : Société Auxiliaire de Publicité
Mme EHLINGER

Directeur des ventes : Joël PETAUTON
Inspecteur des ventes : Société PROMEVENTE
M. Michel IATCA
24-26, bd Poissonnière, 75009 Paris.
Tél. : 45.23.25.60 - Fax. 42.46.98.11

Abonnements : Odette LESAUVAGE
Service des abonnements :
2 à 12, rue de Bellevue, 75019 Paris.

Voir notre tarif

« spécial abonnement »

Pour tout changement d'adresse, envoyer la dernière bande accompagnée de 2,20 F en timbres.

IMPORTANT: ne pas mentionner notre numéro de compte pour les paiements par chèque postal.

Electronique Radio Plans décline toute responsabilité quant aux opinions formulées dans les articles, celles-ci n'engageant que leurs auteurs. Les manuscrits publiés ou non ne sont pas retournés.

« La loi du 11 mars 1957 n'autorisant aux termes des alinéas 2 et 3 de l'article 41, d'une part, que « copies ou reproductions strictement réservées à l'usage privé du copiste et non destinées à une utilisation collective » et, d'autre part, que les analyses et les courtes citations dans un but d'exemple et d'illustration, « toute représentation ou reproduction intégrale, ou partielle, faite sans le consentement de l'auteur ou de ses ayants-droit ou ayants-cause, est illicite » (alinéa premier de l'article 40). Cette représentation ou reproduction, par quelque procédé que ce soit, constituerait donc une contrefaçon sanctionnée par les articles 425 et suivants du Code Pénal ».

Ce numéro a été tiré à 66 600 exemplaires

Dépot légal septembre 90 - Éditeur 1623 - Mensuel paraissant en fin de mois.

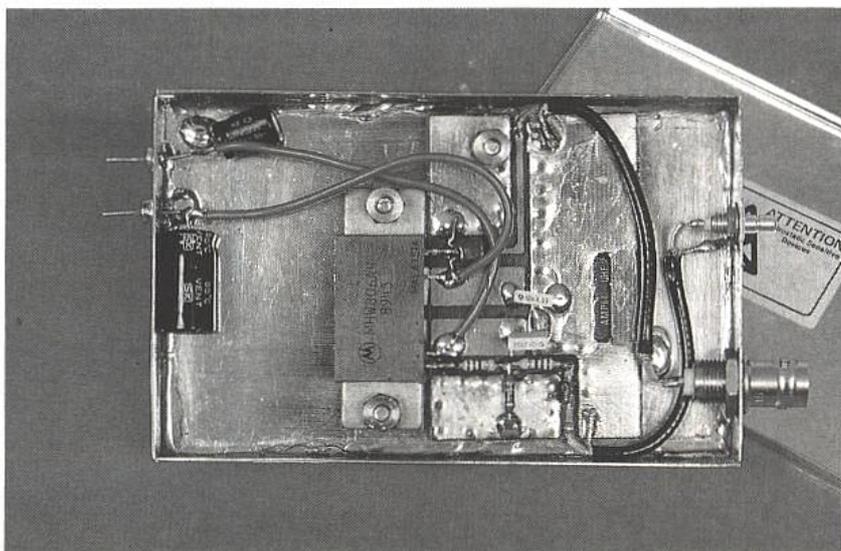
Distribué par S.A.E.M. Transport-Presses.
Photocomposition COMPOGRAPHIA - 75019 PARIS -
Imprimerie SNIL Aulnay-sous-Bois et REG Lagny.
Photo de couverture : E. Malemanche.

Ampli TV 5 W

L'amplificateur UHF décrit dans les pages suivantes est destiné à augmenter la puissance de l'émetteur TV décrit aux pages 49 à 58 de Radio-Plans numéro 499.

A l'origine la puissance disponible en sortie atteignait 100 mW — + 20 dBm — et nous avons évalué la portée d'un tel émetteur couplé à un récepteur TVSAT ordinaire.

Avec cette amplificateur, la puissance atteint 5 W, + 37 dBm. Cette puissance étant relativement importante, on prendra toutes les précautions nécessaires quant à l'usage de l'émetteur et les émissions devront cesser en cas de gêne.



Rappel du principe utilisé

Le principe de la transmission audio/vidéo mis en œuvre dans le numéro 499 de Radio-Plans est extrêmement simple.

On utilise un récepteur TV SAT, sans son convertisseur bien entendu, ce qui signifie, pour l'émetteur, que le signal vidéo module en fréquence la porteuse se situant entre 950 et 1750 MHz, le signal audio module en fréquence une sous-porteuse comprise entre 5,8 et 8 MHz.

La largeur occupée autour de la porteuse est voisine de 27 MHz. Les avantages de cette solution sont évidents : faible coût, dû principalement à l'emploi d'un récepteur standard, bonne qualité due à l'emploi de la modulation de fréquence et finalement utilisation hors des bandes IV et V TV UHF terrestre bien encombrées.

Dans le numéro 499 nous n'aborderions que la seule réalisation de l'émetteur.

Hélas, deux erreurs se sont glissées dans le schéma de principe donné à la figure 4 page 54.

La première concerne le transistor T_1 qui n'est pas alimenté, la tension de + 12 V est appliquée au point commun $R_2 - C_3$.

La seconde erreur concerne l'amplificateur opérationnel U_4 dont les entrées sont inversées.

Ces deux erreurs ne portent pas à conséquence si l'on utilise le

circuit imprimé, donné à la page 56, celui-ci ne comportant pas d'erreurs.

Entrons donc dans le vif du sujet avec l'amplificateur 5 W et nous commencerons par réactualiser le chapitre concernant la portée.

LA PORTÉE

Seule la transmission en espace libre — à vue — est modélisable. C'est donc ce modèle que nous utilisons. On prendra certaines précautions quant à l'utilisation des résultats.

Soit un émetteur et un récepteur distants d'une distance D , la liaison s'effectuant à la fréquence f , les antennes étant dites isotropes — rayonnant également dans toutes les directions.

Si l'émetteur émet une puissance PE , le récepteur reçoit une puissance PR avec $PR = PE - A$

et $A = 22 + 20 \log D/\lambda$

et $\lambda = c/f$

A est exprimé en dB et les puissances en dBm (0 dBm = 1 mW). Admettons que le récepteur fonctionne de manière correcte avec une puissance d'entrée de - 83 dBm, nous reviendrons sur ce point, et que l'émetteur délivre une puissance de 5 W, + 37 dBm.

On admet que le signal soit atténué de 120 dB sur le trajet. A la fréquence de 1,024 GHz, ces

valeurs donnent une distance maximale de 23 km.

Le tableau de la **figure 1**

atténuation additionnelle en dB	portée en m
0	23 000
10	7 300
20	2 300
30	730
40	230

Figure 1

P émise : 5 W
P reçue : - 83 dBm
f = 1 024 MHz

regroupe diverses valeurs de portée pour des atténuations additionnelles comprises entre 0 et 40 dB.

Ce qui signifie que visibilité et portée diminuent de concert. Rien d'étonnant à cela mais il est bon de le chiffrer.

Plaçons-nous maintenant dans le cas le plus favorable : antenne d'émission et de réception à vue. Avec les puissances en jeu, la liaison est assurée pour une distance d'environ 23 km.

Noter qu'il n'est pas si simple que cela que deux antennes soient en vue directe sur une telle distance.

Si l'on considère la terre comme parfaitement sphérique de rayon 6 400 km et une antenne à 10 m à la vertical du sol, l'horizon local se situe à 11 km.

Si la hauteur passe à 100 m, l'horizon local est à 35 km.

Ces calculs simples ne tiennent pas compte des irrégularités du terrain et chacun pourra reprendre le calcul dans une configuration propre.

Retenons que les liaisons les plus longues sont atteintes avec des antennes placées le plus haut possible.

Choix de l'amplificateur

Pour cet amplificateur nous avons plusieurs solutions. La plus simple réside dans l'emploi de transistors préadaptés 50 ohms/50 ohms Avantek capable de délivrer + 30 dBm, 1 W.

Facilité de mise en œuvre, mais puissance limitée à 1 W.

Il était possible d'utiliser des transistors Thomson ou Motorola par exemple, pour atteindre le but recherché : 5 W

Une analyse rapide montre que la solution la plus simple et la plus économique repose sur l'emploi d'un module hybride Motorola.

Nous faisons donc appel à un module Motorola MHW 806A4 capable de délivrer 6 W sur une charge de 50 Ω. Ce module n'est spécifié qu'entre 870 et 950 MHz.

Si nous travaillons à 1 024 MHz la puissance sera réduite.

Evidemment il est possible de changer la programmation du synthétiseur de fréquence et de travailler entre 950 et 1 000 MHz, bande compatible avec l'entrée des récepteurs TV SAT.

Ce module est représenté physiquement à la **figure 2**.

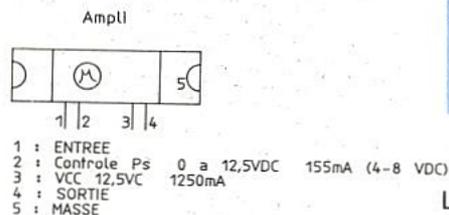


Figure 2

Il s'agit d'un module hybride reposant sur une semelle métallique et comportant quatre broches.

La semelle métallique est utilisée pour la connexion du zéro électrique, les quatre broches ont les rôles suivant :

- broche 1, signal d'entrée
- broche 2, tension de contrôle de la puissance de sortie
- broche 3, tension d'alimentation
- broche 4, signal de sortie

Dans ces conditions la fonction amplification de puissance est extrêmement simple à mettre en œuvre.

Mais attention cette mise en œuvre doit être accompagnée de quelques précautions pour éviter la destruction du module ampli.

Conditions d'utilisation

Dans les conditions normales d'utilisation, nous avons les caractéristiques suivantes :

Tension d'alimentation nominale de 12,5 V ne devant pas dépasser 16 V.

A la puissance nominale le courant consommé vaut environ 1,3 A. Ceci donne un rendement compris entre 30 et 35 %.

Tension de contrôle de puissance de sortie comprise entre 0 et 12,5 V max.

Cette tension agit sur la polarisation du dernier étage, le courant

consommé varie entre 0 et 250 mA lorsque la tension passe de 0 à 12,5 V.

Gain de l'amplificateur

Le gain vaut environ 22 dB. Ceci signifie que la puissance de sortie nominale + 37 dBm (5 W) est obtenue pour une puissance d'entrée de 15 dBm, (6 mW).

En tout état de cause la puissance d'entrée ne doit pas dépasser 80 mW.

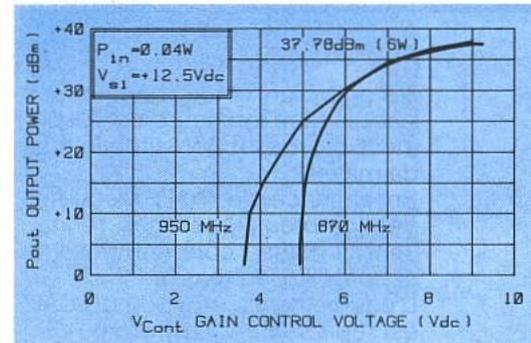


Figure 3

La courbe de variation de gain en fonction de la tension de contrôle appliquée à la broche 2 est représentée à la **figure 3**.

APPLICATION À L'ÉMETTEUR TV DU N° 499

Avec l'émetteur du numéro 499 la puissance de sortie atteignait 100 mW, puissance trop importante, nous placerons donc un atténuateur entre la sortie de l'émetteur et l'entrée de l'ampli. Le schéma d'utilisation est représenté à la **figure 4**. Ce schéma

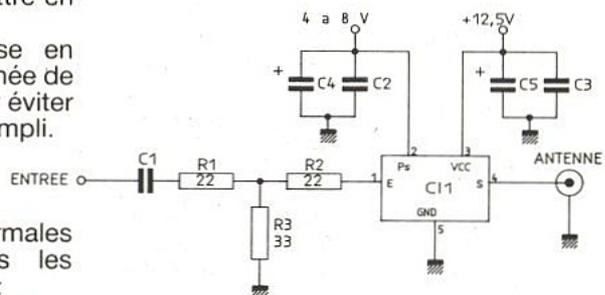


Figure 4

n'appelle aucun commentaire, il suffit simplement de câbler correctement le module Motorola. Pour les quelques composants de découplage nous avons fait appel à un circuit imprimé double face recevant en outre les trois résistances de l'atténuateur 10 dB.

Le tracé des pistes du circuit est représenté à la **figure 5**.

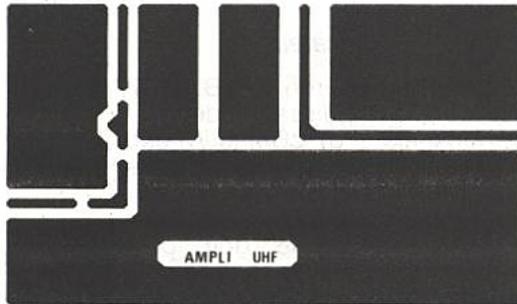


Figure 5

Il s'agit d'un circuit double face dont la face intérieure est totalement cuivrée et constitue le plan de masse. En absence de trous métallisés de nombreux passages réunissent la masse côté composants et côté plan de masse. L'équipement en composants est représenté à la **figure 6**.

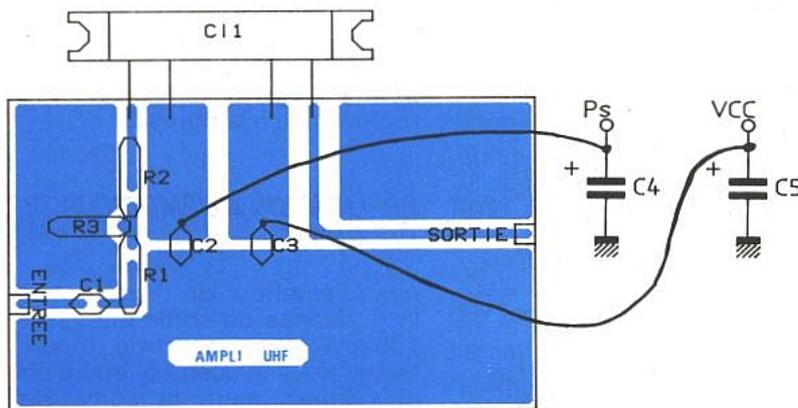


Figure 6

La photo donne un aperçu de la solution mécanique adaptée. Le boîtier en tôle d'acier étamé provient bien sûr de chez Béric et, hormis la hauteur réduite, est identique à celui employé par l'émetteur synthétisé.

Pour le contrôle et la mesure de la puissance de sortie, il existe deux solutions. La première, évidente, repose sur l'emploi d'un wattmètre, la seconde moins évidente et coûteuse (10 000 F) utilise un coupleur directionnel 20 dB et une charge capable de dissiper 10 W.

Dans la pratique on pourra admettre que si les consommations sont nominales l'amplificateur fonctionne et délivre bien la puissance.

Antennes

Pour les antennes il existe un assez grand nombre de solutions.

Il n'y a pas forcément de solution idéale mais plutôt une solution adaptée à chaque problème. En ce qui nous concerne, nous nous sommes contentés d'une antenne doublet ce qui n'est certainement pas la solution optimale. Nos compétences en mécanique ainsi que l'équipement étant particulièrement limité nous ne pouvons hélas pas nous livrer à l'expérimentation d'antennes discoïnes ou biconiques.

Côté récepteur

Les calculs de portée ont été menés en considérant que le récepteur interprétait un signal d'entrée de -83 dBm. Cette valeur est très inférieure à la sensibilité des récepteurs TV SAT. Cette sensibilité est obtenue en adoptant le schéma de principe de la **figure 7**.

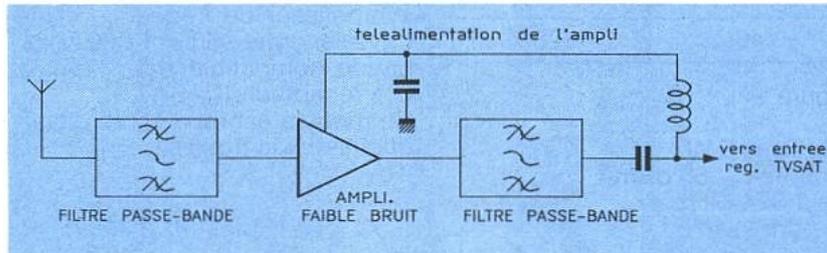


Figure 7

Si l'on travaille entre 950 et 980 MHz les filtres passe-bande peuvent être très simples : filtres hélicoïdaux Néosid par exemple. Il existe un produit standard à 980 MHz ayant une perte d'insertion de 1,8 dB et une largeur de bande à -3 dB de 25 MHz. Ce filtre convient assez bien à notre application. Pour l'amplification on peut faire appel à deux MAR 6, le facteur de bruit n'est pas fameux mais la mise en œuvre immédiate. Pour une optimisation plus poussée on utilisera un FET As-Ga.

Remarques complémentaires

Pour l'amplification de l'émetteur TV le module Motorola donne l'application la plus sûre, la plus simple et la moins coûteuse. Il n'y a pas d'erreur, le même module amplificateur se rencontre bien dans de nombreux radiotéléphones de voiture.

D'énormes précautions d'utilisation devront bien sûr être prises et on s'assurera, dans la mesure du possible, de n'entraîner aucune gêne.

En cas de mauvais fonctionnement, on cherchera avant tout à comprendre ! Les problèmes dus aux trajets multiples ne sont pas résolus en augmentant la puissance mais plutôt en modifiant les antennes tant à l'émission qu'à la réception.

Un lecteur ayant réalisé l'émetteur TV 100 mW nous avait fait les commentaires suivants :

"Ça passe canon avec un piqué d'enfer"...

Avec cet ampli nous espérons qu'il sera encore plus satisfait.

François de Dieuleveult

Condensateurs

- C₁, C₂, C₃ : 10 nF
- C₄ : 47 μ F
- C₅ : 100 μ F

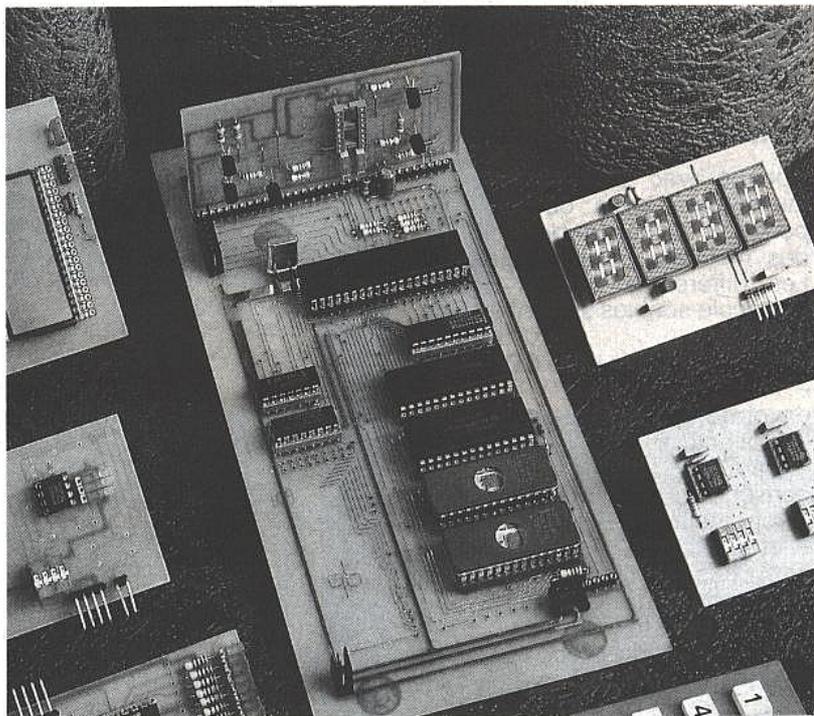
Capteurs, applications et bus I2C

Voici le grand retour pour les inconditionnels du clavier, non assouvis par notre série d'articles sur le bus I2C et ses composants.

Vous allez enfin pouvoir recommencer à programmer. Aussi, dans cette nouvelle série sur les différents types de capteurs, revoici le moment de glisser un peu de BASIC.

Au premier abord, il peut sembler étrange d'associer les mots "capteurs" et "BASIC", mais comme vous l'avez vu lors de la présentation des différents capteurs de pression existant actuellement sur le marché, des convertisseurs A/D-D/A sont présents sur les circuits imprimés et fort utilisés.

Convertisseur... Ce mot ne vous dit rien ? Et si nous vous disions PCF 8591 ? Oui bien sûr, tout semble plus clair maintenant : revoici le bus I2C et ses petits protégés ! Même pour mesurer une pression atmosphérique, nous pouvons avoir besoin d'eux. Tout simplement parce qu'ils commencent à prendre une place non négligeable dans l'électronique actuelle.



Nous allons donc parler des différents types de programmations du PCF 8501 : lecture ou écriture, dans des cas très généraux, pour le rendre souple à toutes vos utilisations et même le transformer en un convertisseur supérieur à 8 bits, ce qui à l'origine n'était pas prévu !

Pour vous remettre dans le bain, nous allons tout d'abord parler du PCF 8591 et du bus I2C. Que ceux qui nous suivent assidûment nous excusent pour les légères redites, mais il faut penser aux nouveaux qui ne connaissent pas encore le bus I2C et ses possibilités. Bienvenue au club !

LE CONCEPT I2C

Pour expliquer rapidement le concept I2C, nous avons jugé utile de vous fournir en premier un petit lexique de la terminologie employée, qui n'est pas forcément comprise de tout le monde.

– Protocole : Règles à suivre pour réaliser un bus de communication.

- Emetteur : Composant qui envoie des données vers un autre via le bus.
- Récepteur : Composant qui reçoit un message.
- Maître : Composant qui initialise et termine un envoi et fournit le signal d'horloge. Il peut être émetteur ou récepteur.
- Esclave : Composant adressé par un maître. Il peut être émetteur ou récepteur.
- Arbitrage : Procédure donnant une priorité d'envoi aux différents maîtres, pour éviter l'anarchie dans les envois.
- Système multimaitre : Plusieurs maîtres sont connectés au bus et effectuent leurs transferts sous surveillance d'une procédure d'arbitrage.

Définition

Le bus I2C est un bus série composé de deux lignes bidirectionnelles connectées à une tension

positive, via une résistance de pull-up.

La première ligne véhicule les informations d'un composant vers un autre. C'est la ligne SDA (Serial Data). Le nombre d'envois est illimité.

La seconde ligne, SCL (Serial Clock), cadence les envois à une vitesse maximale de 100kbit. L'un des rôles principaux du maître est de fournir cette horloge, avec possibilité d'une vitesse lente ou rapide.

Protocole

Comme avec tout bus de communication, nous devons respecter un protocole pour obtenir des résultats positifs (figure 1). Les différentes phases de ce protocole sont les suivantes :

- start : initialisation de la ligne SDA.
- Adresse : envoi de l'adresse d'un composant à activer.
- data's : conversation entre l'émetteur et le récepteur.
- stop : arrêt des envois gérés par le maître, soit en déroulement normal en fin d'envoi, soit en cas de problème du récepteur. Chaque envoi est séparé du suivant par un acquittement du récepteur. En cas d'absence d'acquiescement, le maître met en place la procédure de STOP.

Système multimaitre

Ce protocole est multimaitre : l'utilisateur peut câbler autour du bus plusieurs composants (des micro-contrôleurs) capables de le piloter. Le schéma de communication entre les différents maîtres et esclaves est donné figure 2. Nous y trouvons deux maîtres se partageant le droit de faire parler différents esclaves : driver LCD, ROM ou RAM, convertisseur.

Parmi eux, certains sont uniquement des récepteurs (driver LCD) et d'autres remplissent les deux fonctions (convertisseur et mémoires).

Lorsque plusieurs maîtres sont présents, comme dans notre exemple, il faut instaurer une procédure d'arbitrage pour éviter que les maîtres ne tentent de prendre les lignes au même instant. Voici donc comment procède le système pour établir la discipline.

Lorsque plusieurs maîtres tentent de prendre la ligne, le premier qui émet un "1", alors que les autres émettent des "0", perd son droit au transfert. La procé-

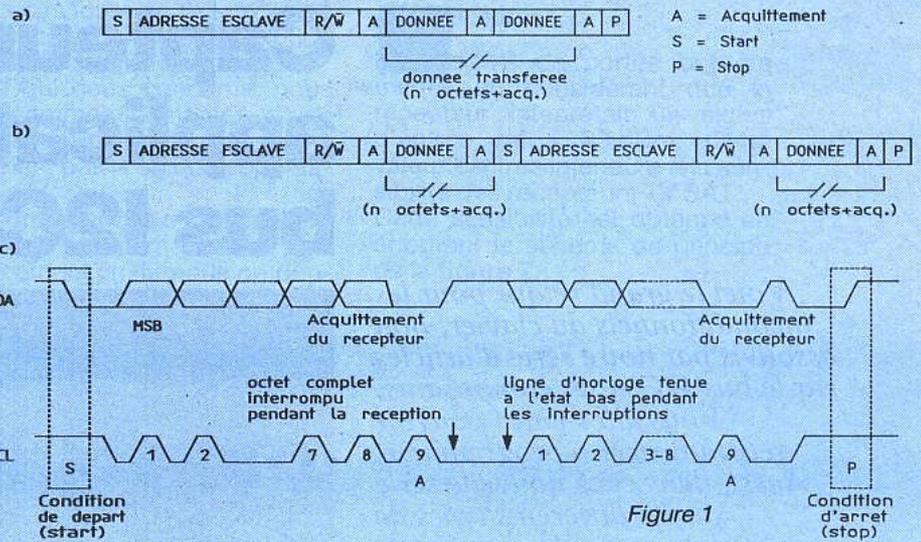


Figure 1

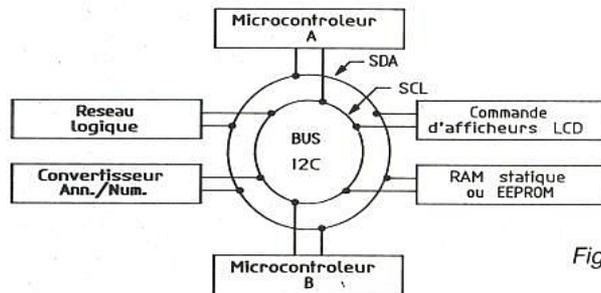


Figure 2

sure est répétée tant qu'il reste plus d'un maître en compétition. Le dernier peut alors effectuer ses transferts en toute sérénité, puisqu'il est le grand vainqueur, sans aucun risque de perturbation provenant des autres, rendus momentanément muets. Cette procédure "HARD" agit sur les connexions "AND" des microcontrôleurs.

Les différentes procédures pour la communication

Revenons plus en détail sur les grands points du protocole I2C.

- Le start

Il signale un début de transmission et se traduit par un passage de l'état haut à l'état bas de la

ligne SDA pendant un temps minimum de 4 microsecondes, alors que SCL est à l'état haut (figure 3). C'est le maître qui initialise ainsi les envois.

- Le stop

Il signale une fin de transmission et se traduit par un passage de l'état bas à l'état haut de la ligne SDA, alors que SCL est à l'état haut (figure 3), et ce, après un temps minimum de 4,7 microsecondes entre les états bas et haut de SCL. C'est aussi le maître qui termine ainsi les envois.

- Les envois

Ils forment un train de wagons de huit bits chacun, cadencés par l'horloge fournie par le maître. Chaque envoi se termine par un acquiescement du récepteur sur

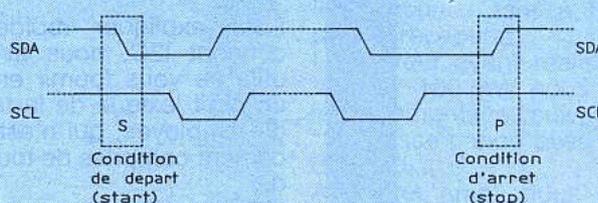


Figure 3

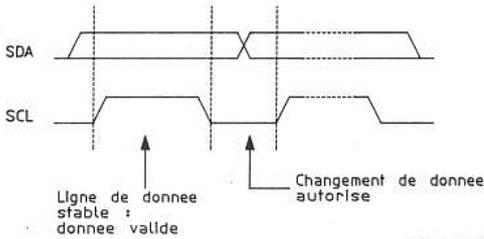


Figure 4

le neuvième coup d'horloge. La **figure 4** représente le chronogramme de la validité des envois par rapport au coup d'horloge.

- Les acquittements

C'est le message envoyé par le récepteur vers l'émetteur, après chaque octet reçu, pour lui signaler que tout va bien et qu'il est prêt à recevoir une autre donnée. Lorsqu'il n'y a pas d'acquiescement en retour, le maître déclenche la procédure de STOP. Soit :

- lorsque les envois sont terminés
- lorsque le récepteur n'est pas prêt.

Un acquiescement se traduit par le maintien de la ligne SDA à l'état haut sur le neuvième coup d'horloge (**figure 5**).

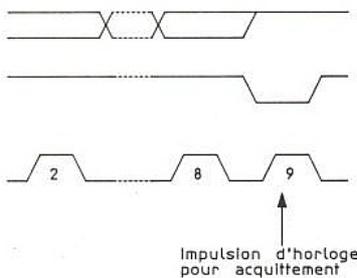


Figure 5

- L'adresse

Le premier mot envoyé après le START représente l'adresse de l'esclave à activer. Elle est représentative du composant : deux composants ne peuvent pas posséder la même adresse. Elle est donnée sur sept bits, le dernier étant celui de lecture (si mis à 1) ou écriture (si mis à 0). En fait chaque adresse peut se décomposer en deux sous-adresses :

- la première fixe et dépendante du composant, représente les quatre bits de poids forts ;
- la seconde est programmable par câblage. Elle représente les trois bits suivants et permet de distinguer jusqu'à huit composants identiques sur un même bus sans autre multiplexage. La

figure 6 permet une meilleure vue d'ensemble de l'adressage d'un composant.

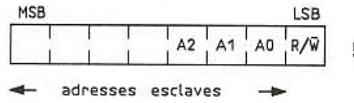


Figure 6

RAPPEL SUR LE PCF 8591

Le PCF 8591 est un convertisseur huit bits A/D-D/A de la famille du bus I2C. Il dispose d'entrées analogiques et d'une sortie, comme vous pouvez le voir sur la **figure 7**. Il suit le protocole présenté précédemment, mais adapté à son cas particulier.

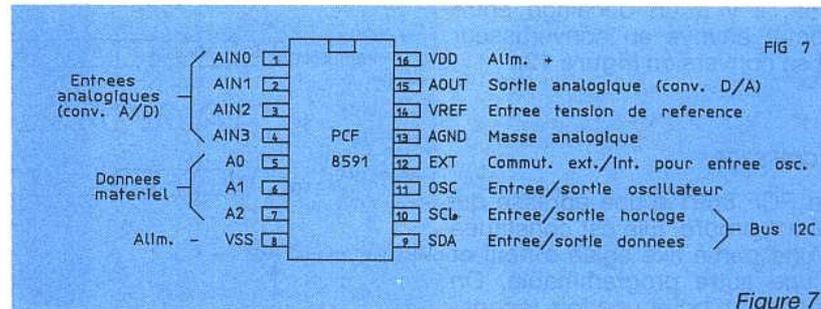


Figure 7

Protocole I2C adapté au PCF 8591

Il nécessite, comme tous les autres composants I2C, l'envoi des octets définis dans le paragraphe précédent. De plus, l'utilisateur doit lui fournir un mot de contrôle définissant le type et le mode de conversion (en montage simple ou différentiel) et le numéro du canal de travail. Le protocole correspondant est représenté par la **figure 8**.

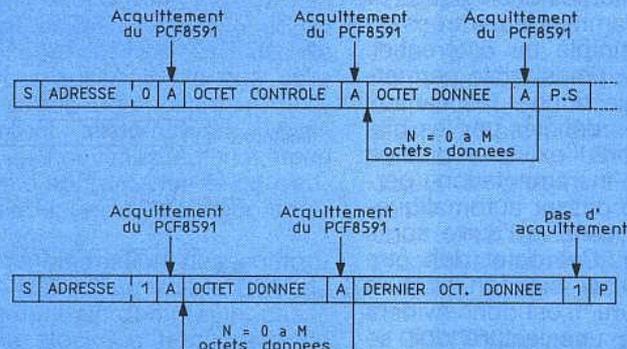


Figure 8

Conversion analogique-digitale

Le convertisseur utilise la technique de conversion par approximations successives dont les courbes vous sont données en **figure 9**. Ce mode de conversion correspond à une lecture.

Le premier octet résultant contient la valeur de la conversion faite au cycle précédent. Il y a un coup d'horloge de décalage entre le calcul et son envoi (**figure 10**). Après un "RESET", ce premier code est systématiquement égal à 80 H. Il est donc nécessaire d'effectuer deux lectures pour obtenir celle attendue.

Conversion digitale-analogique

Nous sommes alors en écriture. La courbe de la conversion est représentée en **figure 11**.

Tout comme pour l'autre conversion, il y a un décalage entre l'octet envoyé au convertisseur et sa conversion (**figure 12**).

Adressage

Le PCF 8591 a une adresse qui lui est propre. Elle est constituée d'une partie fixe égale à neuf et d'une autre programmable. On obtient un octet une fois reconstitué avec le bit de R/W, comme celui de la **figure 13**.

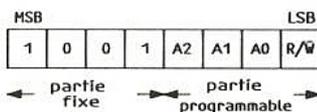


Figure 13

Octet de contrôle

Le deuxième octet vital au PCF 8591 est un octet de contrôle, stocké dans un registre spécial, interne au convertisseur. Les bits de poids fort sont utilisés pour établir les sorties analogiques et pour programmer les entrées en montage simple ou différentiel. Les bits de poids faible permettent de sélectionner les canaux des entrées définies par les bits de poids fort. Il existe en plus un bit d'auto-incrémentation permettant de passer automatiquement d'un canal à l'autre après conversion. Cet octet doit être initialisé aussi bien en écriture qu'en lecture. Il est donc évident que même une lecture doit se commencer par une écriture (celle donnant l'octet de contrôle).

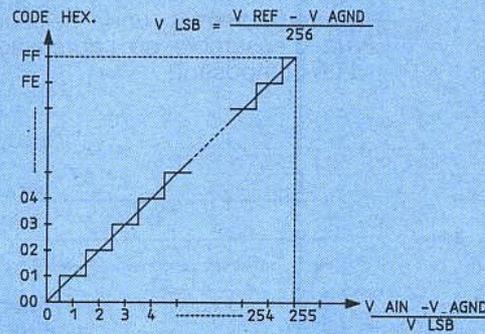


Figure 9

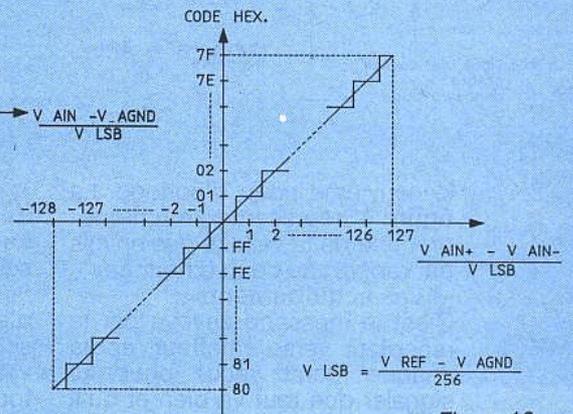


Figure 10

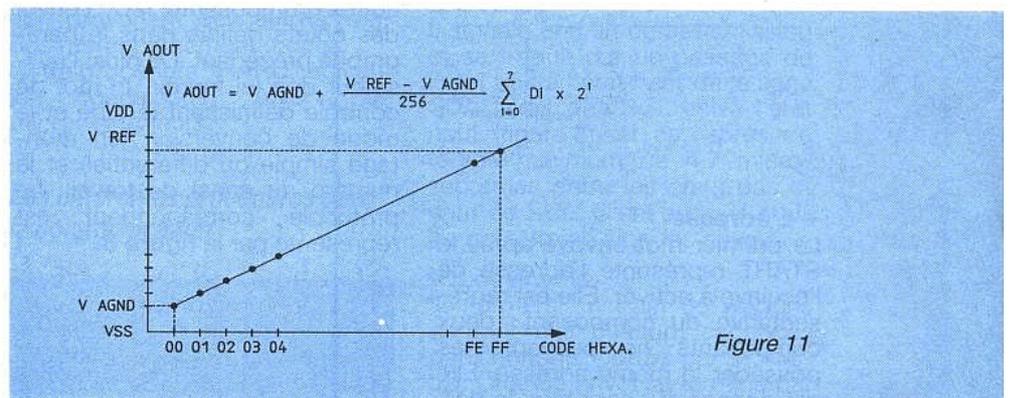
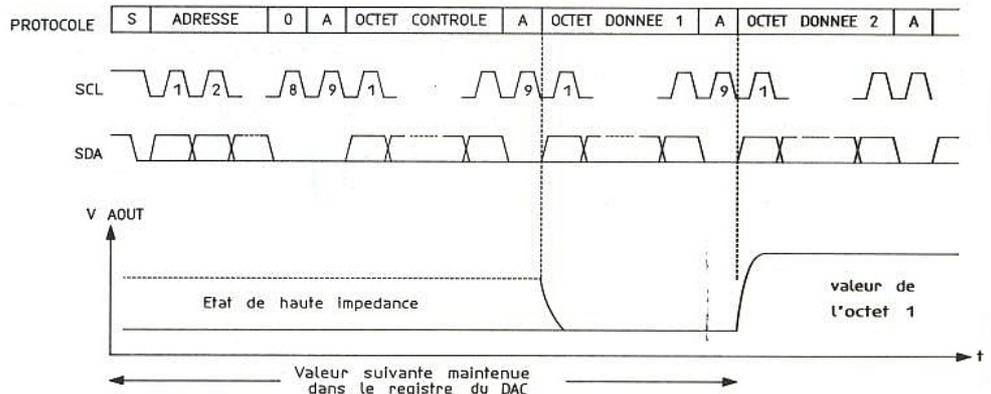


Figure 11

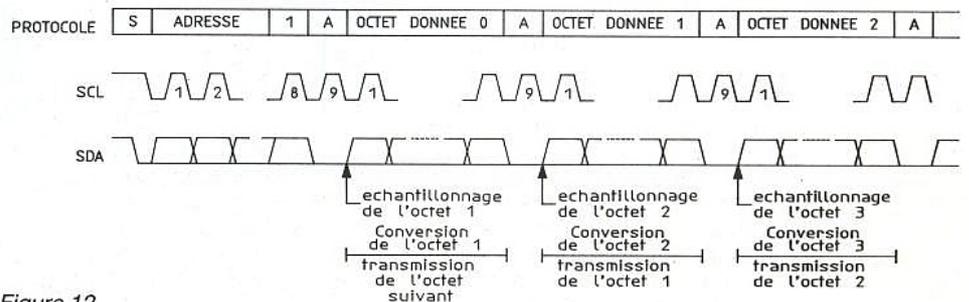


Figure 12

Le tableau de la **figure 14** vous donne un récapitulatif sur la programmation de l'octet de contrôle. Il vous permettra de répondre plus facilement à votre besoin. Car c'est lui qui, répétons-le, permet un fonctionnement correct du convertisseur, après, bien sûr, le câblage élaboré autour.

LA PROGRAMMATION

Après cette récapitulation (brève mais ô combien nécessaire!!!) sur le bus I2C et sur le PCF 8591, nous allons pouvoir passer à la programmation de ce composant. Tout d'abord, nous devons préciser un détail important : il vous faut un maître pour créer l'environnement et pour dialoguer avec le bus, l'intelligence artificielle n'ayant pas encore permis un fonctionnement autonome du PCF 8591 ! Votre choix vacille entre deux types de composants :

- un micro-contrôleur de la famille des composants I2C, ayant un bus intégré (par exemple de la famille MAB84XX chez Philips composants)
- ou tout simplement un micro-contrôleur huit bits avec juste le BASIC intégré (par exemple de la famille 8051 de chez INTEL), auquel vous allez ajouter le bus par programmation.

C'est ici à vous de choisir, mais il faut bien avouer que les prix ne sont pas les mêmes. Ceux qui ont déjà la centrale domotique n'ont aucun souci à se faire!!! Quant aux autres, nous avons suffisamment travaillé avec le 8052 AH BASIC pour ne pas avoir le droit de les influencer...

Car c'est alors qu'il vous faudra vous munir des différents programmes de communication, ou utilitaires pour travailler facilement (tous ces programmes sont facilement récupérables dans les précédents numéros d'ELECTRONIQUE RADIO PLANS).

Une fois ce choix fait, et avec toutes les cartes en main, nous pouvons passer aux choses sérieuses!!!

Un ou deux sous-programmes ?

Pour étudier le type de sous-programme de communication entre la CPU et le PCF 8591, il nous faut lister les différences entre lecture et écriture. Ou plus exactement, regarder les similitudes qui permettraient de n'avoir qu'un sous-programme utilisable en lecture ou écriture.

Dans les deux cas, les rensei-

gnements suivants sont identiques :

- l'adresse du composant sans tenir compte du bit de lecture/écriture,
- le mot de contrôle toujours présent,
- le nombre d'envois à effectuer.

La seule différence réside dans le type de communication (ce qui n'est pas important en soi!). Aussi, nous allons opter pour un unique sous-programme. Voilà chose qui est faite !

Conventions

Voici donc maintenant, la partie "SOFT" de notre article, avec la programmation BASIC du PCF 8591. Pour les habitués, elle est tout aussi simple que celle des autres composants précédemment programmés. Mais pour les nouveaux lecteurs, nous allons d'abord parler de conventions pour une meilleure compréhension.

La programmation des composants I2C à l'aide de la CPU de notre centrale domotique, passe par le stockage temporaire de tous les octets à transférer, dans une mémoire tampon de la RAM externe du micro-contrôleur,

comprise entre 3000 H et 33 FFH. C'est uniquement un choix !

Cette zone est réservée grâce à l'exécution de MTOP = 2FFFH qui dit à la CPU : "attention ! au delà de 2FFFH, ce n'est plus pour toi", et lui évite de faire de l'expansion territoriale.

Cet espace est découpé en deux, de la façon suivante :

- de 3000H à 31FFH : réservation pour les écritures I2C (tampon écriture).

- de 3200H à 33FFH : réservation pour les lectures I2C (tampon lecture).

Pour plus de compréhension, nous avons décidé d'utiliser par convention des noms de variables, affectés aux différentes adresses de la RAM ou aux octets à envoyer aux composants.

Vous allez rencontrer dans nos prochains programmes :

- ADR : adresse du composant I2C.
- CONTRO : mot de contrôle pour le composant.
- NBLEC : nombre de lectures à effectuer.

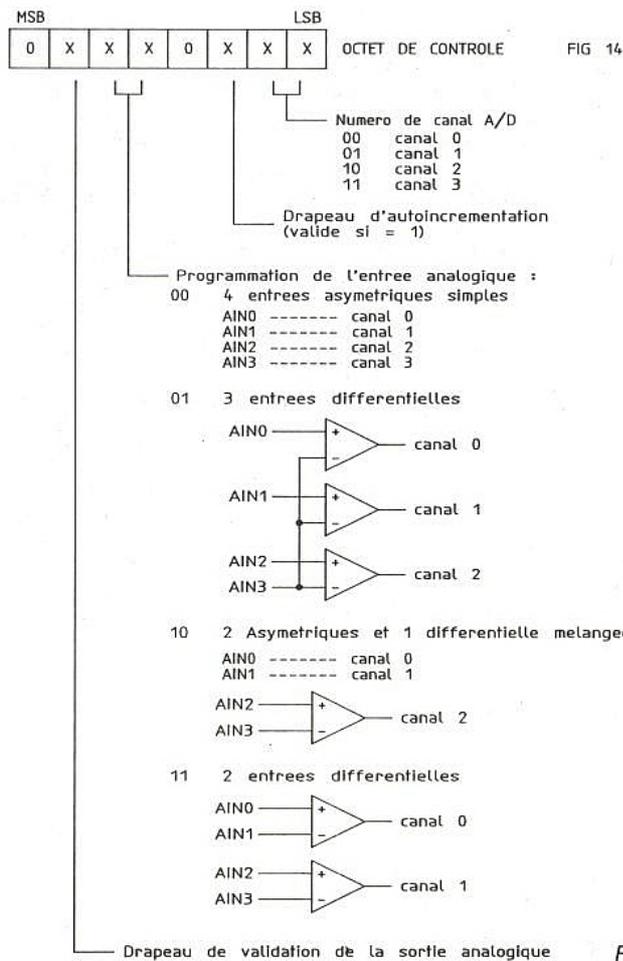


Figure 14

- NBECR : nombre d'écritures à effectuer.
- ADDRAME : première adresse de la RAM utilisée et qui contient toujours la valeur de l'adresse du composant I2C à activer par la fonction XBY telle que :

$$XBY(ADDRAME) = ADR$$

Le stockage des octets en RAM est effectué dans l'ordre suivant :

En écriture :

$$ADDRAME = 3000H$$

- ADDRAME contient ADR
- ADDRAME + 1 NBECR
- ADDRAME + 2 les écritures
- ADDRAME + 3

En lecture :

$$ADDRAME = 3200H$$

- ADDRAME contient ADR
- ADDRAME + 1 NBECR (il peut y avoir des écritures même en mode de lecture).
- ADDRAME + 2 les écritures
- ADDRAME + 3

- ADDRAME + NBECR + 1
- ADDRAME + NBECR + 2
- ADDRAME + NBECR + 3 contient NBLEC
-
-
- ADDRAME + NBECR + 1
- ADDRAME + NBECR + 2
- ADDRAME + NBECR + 3 contient les lectures

- ADDRAME + NBECR + NBLEC + 1

Autre point intéressant à aborder : les routines assembleur de lecture et d'écriture en I2C vous ont été données dans les numéros 499 et 500 d'ELECTRONIQUE RADIO-PLANS, avec leurs explications. Nous considérons qu'elles sont stockées à leur adresses respectives :

- 9D00H pour l'écriture,
- 9E00H pour la lecture.

Voici pour les conventions.

Les sous-programmes

La figure 15 nous donne l'organigramme du sous-programme

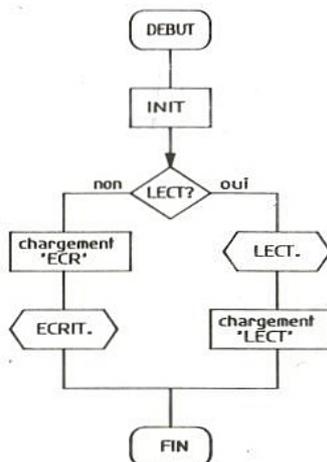


Figure 15

commun écriture/lecture. Il se compose de deux grandes parties :

- La première est générale au PCF 8591 quel que soit le sens des transferts.
- La seconde est spécifique à chacun des deux types de transferts possibles.

La partie générale

Elle charge dans le tampon correspondant au transfert choisi par l'utilisateur, l'adresse du composant et le nombre d'écritures à effectuer.

La partie spécifique

La variable LECT est mise à un (si lecture) ou à zéro (si écriture) par le programme principal, avant l'appel au sous-programme.

En fonction de sa valeur, le test "IF" détermine la direction à prendre.

lect = 0

Nous sommes donc en écriture. Il faut charger la mémoire tampon correspondante avec le contenu du tableau ECR, initialisé par le programme principal avec les octets à envoyer. La seule contrainte à respecter lors du chargement de ECR est de stocker la valeur de CONTRO dans ECR(1), premier octet à écrire.

Puis c'est l'appel à la routine assembleur d'écriture qui simule le bus dans ce sens de transfert, avant de rendre la main au programme principal.

lect = 1

Nous sommes en lecture. Le mot de contrôle puis le nombre de lectures sont chargés avant d'appeler la routine de lecture. Puis les octets provenant de la conversion sont récupérés dans le tableau LEC, afin de libérer le tampon en vue d'autres types de lectures.

La réalisation BASIC de ce petit sous-programme est en figure 16. Maintenant, regardons comment l'appeler.

LE PROGRAMME PRINCIPAL

Rien de plus simple que notre programme principal. En fait, il s'agit plus d'un programme de test que d'un programme principal. Il est juste là à titre d'exemple d'utilisation du sous-programme pour le convertisseur.

Son rôle :

- déclaration des variables,
- initialisation des variables,
- chargement du tableau ECR
- appel du sous-programme pour le convertisseur.

```

10 REM ROUTINE POUR CONVERTISSEUR
20 REM
30 REM CHARGEMENT DE LA RAM AVEC LES OCTETS GENERAUX
   POUR CONVERTISSEUR
40 XBY(ADDRAME) = ADR
50 XBY(ADDRAME + 1) = NBECR
60 REM
70 REM CHARGEMENT DU RESTE DE LA RAM ET ENVOI SUIVANT
   DIRECTION
80 IF LECT = 0 THEN GOTO 90 ELSE GOTO 140
90 FOR I = 1 TO NBECR
100 XBY(ADDRAME + 1 + I) = ECR(I)
110 NEXT I
120 CALL BD00H
130 GOTO 200
140 XBY(ADDRAME + 2) = CONTRO
150 XBY(ADDRAME + 3) = NBLEC
160 CALL BE00H
170 FOR I = 1 TO NBLEC
180 LEC(I) = XBY(ADDRAME + 3 + I)
190 NEXT I
200 RETURN
  
```

Figure 16 - Listing du sous-programme pour PCF 8591.

Nous avons voulu faire cet exemple sur une écriture, afin que vous puissiez facilement et sans autre montage, tester le sous-programme. Aussi voici les valeurs des octets utilisés :

– ADR est égale à 90H. Les trois broches programmables A0, A1, A2 sont câblées à la masse.

– ADDRAM est égale à 3000H puisque nous sommes en écriture.

– CONTRO est à zéro d'après la configuration suivante :

- canal 0,
- pas d'auto-incrémentation,
- conversion D/A.

– NBECR est égal à deux (envoi de CONTRO et de l'octet à écrire).

– ECR (2) est égal à 1FH.

Puis, il faut définir une tension de référence pour le montage sur votre circuit imprimé. Nous pouvons prendre VREF égale à cinq Volts (tension qui ne manque pas dans le montage), VAGND est mise à la masse.

Si l'on applique la formule de conversion D/A pour connaître à l'avance la tension lue en sortie du convertisseur, nous obtenons le calcul suivant :

$$VOUT = VAGND + (VREF - VAGND) * ECR (2) / 256$$

soit $VOUT = VREF * ECR (2) / 256$

```

300 REM PROGRAMME PRINCIPAL - DECLARATION DES VARIABLES
310 DIM ECR (10)
320 DIM LEC (10)
340 REM INITIALISATION DES VARIABLES
350 MTOP = 2FFFFH
360 ADDRAM = 3000H
370 ADR = 90H
380 CONTRO = 0
390 NBECR = 2
400 NBLEC = 0
410 LECT = 0
440 REM CHANGEMENT DU TABLEAU ECR
450 ECR (1) = CONTRO
460 ECR (2) = 1FH
470 REM APPEL SOUS-PROGRAMME CONVERTISSEUR
480 GOSUB 40
490 END
  
```

Figure 17 - Listing du programme principal.

Après remplacement par les valeurs numériques :

$$VOUT = 5 * 31 / 256$$

Soit une tension de 0,65 Volt entre les broches AOUT et AGND de notre figure 7.

La figure 17 vous donne le listing du programme principal.

M.L. DEVAUX

QUELQUE CHOSE EN PLUS



B+K 2911



B+K 2912



- Bargraph
- Gamme automatique/manuelle
- 4000 points, affichage digital
- Fusible haut pouvoir de coupure
- Test de diode
- Maintien de l'affichage et maintien peak
- **Capacimètre**
- **Fréquence**mètre
- Mémoire mini-maxi
- Housse anti-choc



BK PRECISION
MAXTEC INTERNATIONAL CORP.

Sécurité/ Fiabilité/Performance

BIM BLANC MECA
ELECTRONIQUE

Z.I.
36220
FONTGOMBAULT
Tél. : 54.37.09.80
Fax : 54.37.22.76

DEMANDE DE DOCUMENTATION

NOM

SOCIETE

TEL.

ADRESSE

.....

ERP 09/90

Le multimètre de table Fluke 45

Doté d'un double affichage à cinq chiffres fluorescent, d'une résolution de base de 100 000 points, d'un interface RS 232 en standard et d'un interface IEE 488 optionnel, le Fluke 45 s'inscrit résolument dans le peloton de tête des multimètres de table destinés aux tests et mesures en laboratoire. Outre les fonctions communes à tout multimètre, cet appareil apporte une foule de possibilités annexes bien pratiques, encore jamais rencontrées sur un modèle de cette gamme.



Avec le modèle 45, le spécialiste incontesté du multimètre qu'est Fluke innove. Non pas en incorporant à un appareil de structure déjà éprouvée quelques gadgets qui dans la pratique n'apporte que peu d'agréments ou de confort d'utilisation, mais en proposant une nouvelle philosophie de l'appareil de table tout en adoptant une conception électronique représentative des progrès récents de la technologie.

Le 45 est un multimètre autoranging (à commutation automatique de calibres) RMS vrai qui permet d'effectuer des mesures de tension continue et alternative, d'intensité (idem), de résistance, de fréquence et les tests rapides de jonctions semiconductrices ou de continuité.

Sa grande particularité réside dans son double affichage 5 chiffres très visible qui autorise la lecture simultanée par exemple d'une tension alternative et de sa fréquence ou encore de la même tension et du niveau en décibels correspondant. Le même appareil avec un seul jeu de cordons remplace donc dans de nombreuses configurations deux instruments.

Il est même possible grâce, dans ce cas, à un cordon supplémentaire inséré dans une des douilles d'intensité (100 mA ou 10 A) de mesurer conjointement la tension aux bornes d'un dipôle et l'intensité qui le parcourt.

En plus des fonctions décibelmètre et fréquencemètre qui peuvent s'inscrire sur l'affichage primaire ou secondaire, le 45 dispose de ce que son constructeur nomme modificateur de fonctions à savoir des touches REL, MN-MX, HOLD, dB qui permettent respectivement :

- d'introduire une valeur de référence en relatif. Dans ce cas la valeur affichée sera la valeur réelle, soustraction faite de la référence entrée. Ceci est bien pratique pour s'affranchir d'offset de tension ou encore de la résistance des cordons lors d'une mesure de faible résistance ou bien pour afficher directement un gain en décibelmètre.

- de saisir les extrêmes enregistrés et de les afficher à volonté. Chaque appui sur la touche permet de passer du minimum au maximum et vice-versa. Dans ce cas le multimètre se verrouille sur la gamme de mesure courante et désactive la commutation automatique de gamme.

- de "maintenir" l'affichage en pouvant sélectionner trois niveaux de sensibilité de l'acquisition (niveaux entrés par "2 nd" puis "HOLD" puis incrémentation, décrémentation) selon la stabilité désirée (environ 0,5 %, 2 % et 15 % de la gamme de travail). Cette fonction permet de se concentrer sur la prise de mesure sans se préoccuper de l'affichage.

– De sélectionner la fonction décibelmètre lors de mesures de tension. Le multimètre choisit alors comme base le 0 dBm (1 mW/600 Ω) d'office mais il est possible de choisir et d'entrer grâce à "l'éditeur de listes" une impédance de référence parmi les vingt et une proposées de 2 Ω à 8 kΩ.

En appuyant deux fois sur la touche on accède directement à la valeur de la puissance audiofréquence (sur la valeur de référence choisie).

Il est possible de combiner l'emploi des modificateurs de fonctions, mais il faut savoir que l'appareil hiérarchise leur prise en compte et l'ordre d'entrée des sélections est importante.

Le Fluke 45 permet de choisir la vitesse de mesure (cadencement des acquisitions) entre trois modes : lent, moyen, rapide rappelés sur l'affichage. Selon le mode, la résolution change. Ainsi la vitesse lente, 2,5 lectures par seconde, donne le résultat sur cinq digits (99999 points), la vitesse moyenne (5 lect./s) sur 30 000 points et la vitesse rapide (20 lect./s) sur 3 000 points.

Le choix de cette vitesse s'effectue par la touche rate. Cette même touche en commande à distance à l'aide de la liaison RS 232 donne accès au choix du débit de transmission (en bauds), le 45 étant configuré en usine sur 9600 bauds.

Ce choix du cadencement et de la résolution est bien pratique car dans beaucoup de cas si la résolution maximale ne s'avère pas indispensable, le rafraichissement rapide oui.

Notons qu'en position fréquencemètre (jusqu'à 1 MHz) cette touche n'a aucun effet, les temps de porte étant automatiquement sélectionnés par l'appareil selon le signal entré.

Autre particularité très intéressante en voltmètre, la possibilité sur un même signal de visualiser sur l'affichage primaire sa valeur RMS et la tension continue

Tension continue ($Z_{in} = 10\text{ M}\Omega // 100\text{ pF}$)

Gamme	Résolution			Précision	
	Niveau lent	Niveau moyen	Niveau rapide	(6 Mois)	(1 Année)
300 mV	—	10 μV	100 μV	0.02% + 2	0.025% + 2
3V	—	100 μV	1 mV	0.02% + 2	0.025% + 2
30V	—	1 mV	10 mV	0.02% + 2	0.025% + 2
300V	—	10 mV	100 mV	0.02% + 2	0.025% + 2
1000V	—	100 mV	1V	0.02% + 2	0.025% + 2
100 mV	1 μV	—	—	0.02% + 6	0.025% + 6
1000 mV	10 μV	—	—	0.02% + 6	0.025% + 6
10V	100 μV	—	—	0.02% + 6	0.025% + 6
100V	1 mV	—	—	0.02% + 6	0.025% + 6
1000V	10 mV	—	—	0.02% + 6	0.025% + 6

Courant continu (*typique à pleine échelle)

Gamme	Résolution			Précision	Tension charge totale*
	Niveau lent	Niveau moyen	Niveau rapide		
30 mA	—	1 μA	10 μA	0.05% + 3	0.45V
100 mA	—	10 μA	100 μA	0.05% + 2	1.4V
10 A	—	1 mA	10 mA	0.2% + 5	0.25V
10 mA	100 nA	—	—	0.05% + 15	0.14V
100 mA	1 μA	—	—	0.05% + 5	1.4V
10 A	100 μA	—	—	0.2% + 7	0.25V

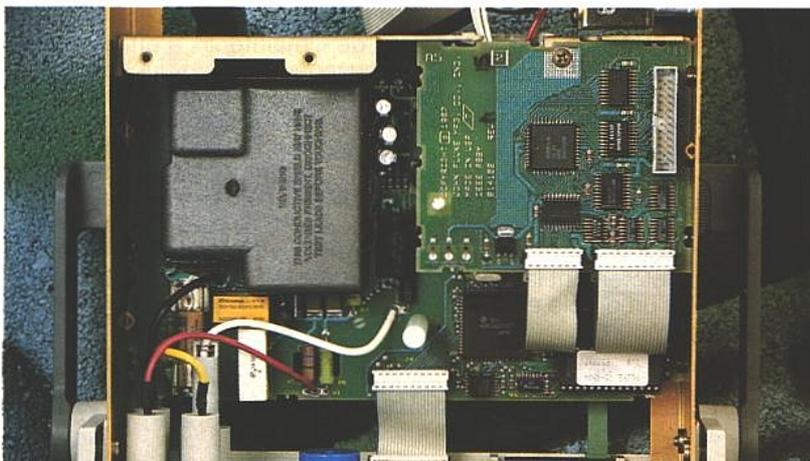
Décibels

Fréquence	Précision Linéaire			Précision dB		Puissance*	Entrée Maximale à haute Fréquence
	Niveau lent	Niveau moyen	Niveau rapide	Niveau lent/moyen	Niveau rapide		
20-50 Hz	1% + 100	1% + 10	7% + 2	0.15	0.72	2% + 10	750 V
50 Hz - 10 kHz	0.2% + 100	0.2% + 10	0.5% + 2	0.08	0.17	0.4% + 10	750 V
10-20 kHz	0.5% + 100	0.5% + 10	0.5% + 2	0.11	0.17	1% + 10	750 V
20-50 kHz	2% + 200	2% + 20	2% + 3	0.29	0.34	4% + 20	400 V
50-100 kHz	5% + 500	5% + 50	5% + 6	0.70	0.78	10% + 50	200 V

Résistance

Gamme	Résolution			Précision	Tension au niveau de pleine échelle	Courant maximum jusqu'à l'Inconnue
	Niveau lent	Niveau moyen	Niveau rapide			
300Ω	—	10 mΩ	100 MΩ	0.05% + 2 + 0.02Ω	0.25	1 mA
3 kΩ	—	100 MΩ	1Ω	0.05% + 2	0.24	120 μA
30 kΩ	—	1Ω	10Ω	0.05% + 2	0.29	14 μA
300 kΩ	—	10Ω	100Ω	0.05% + 2	0.29	1.5 μA
3 MΩ	—	100Ω	1 kΩ	0.06% + 2	0.3	150 μA
30 MΩ	—	1 kΩ	10 kΩ	0.25% + 3	2.25	320 μA
300 MΩ*	—	100 kΩ	1 MΩ	2%	2.9	320 μA
100Ω	1 mΩ	—	—	0.05% + 8 + 0.02Ω	0.09	1 mA
1000Ω	10 mΩ	—	—	0.05% + 8 + 0.02Ω	0.10	120 μA
10 kΩ	100 mΩ	—	—	0.05% + 8	0.11	14 μA
100 kΩ	1Ω	—	—	0.05% + 8	0.11	1.5 μA
1000 kΩ	10Ω	—	—	0.06% + 8	0.12	150 μA
10 MΩ	100Ω	—	—	0.25% + 6	1.5	150 μA
100 MΩ*	100 kΩ	—	—	2% + 2	2.75	320 μA

Figure 1 - Tableau récapitulatif des performances pour les différents types de mesures et selon la vitesse d'acquisition choisie.



Tous les circuits d'entrée ainsi que le convertisseur, globalement l'électronique d'acquisition, se trouvent insérés dans un blindage.

superposée à la composante alternative sur l'affichage secondaire. Dans ce cas il faut sélectionner la fonction tension continue pour l'affichage secondaire. Précisons que le facteur de crête maximal acceptable en RMS vrai est de 3.

La **figure 1** récapitule les performances essentielles du 45 sur quelques fonctions.

Pour en terminer avec les possibilités offertes par ce multimètre que nous n'avons fait qu'effleurer, signalons l'existence d'une fonction bien pratique en test, la comparaison.

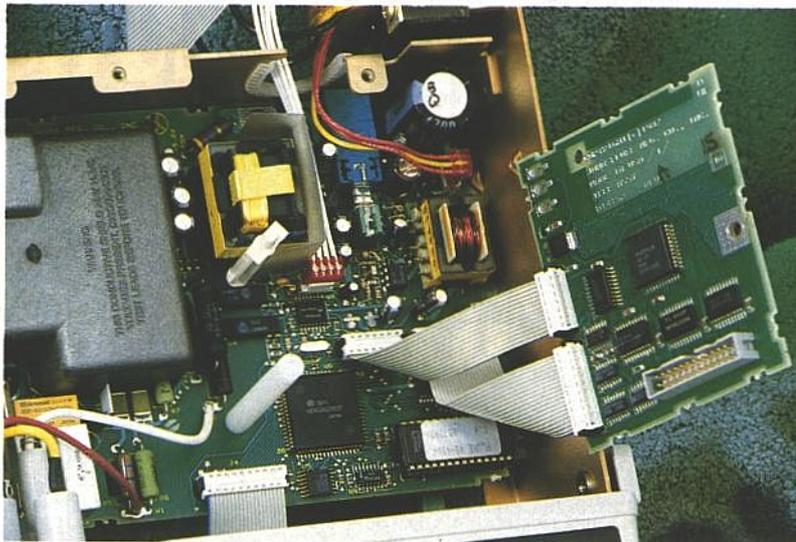
Dans cette position sélectionnée par l'appui successif sur les touches "2 nd" et "Auto", le multimètre visualise sur l'affichage primaire la mesure en cours et signale sur le secondaire si la valeur est inférieure (LO), supérieure (HI) ou dans l'intervalle (PASS).

Il faut bien entendu avoir entré auparavant les valeurs limites choisies ce qui se fera en appuyant sur "2 nd" puis "(HI)" et "(LO)" (touches communes à l'incrémentement et à la décrémentation).

Côté source d'énergie le 45 s'accommode de secteurs dont la tension peut varier entre 90 et 264 V et la fréquence de 45 à 440 Hz.

Il sera donc très difficile de le prendre en défaut même sur des sites particulièrement mal desservis. Mais on peut le rendre totalement autonome en lui adjoignant un pack de batteries (8 V au plomb) avec chargeur qui autorise à pleine charge environ huit heures de fonctionnement ininterrompu.

Autre détail particulièrement important en métrologie, il peut



La carte IEEE, optionnelle, est ici désolidarisée du circuit principal. On peut alors distinguer le microcontrôleur Hitachi et la ROM Fluke (27C512) contenant le programme de gestion et les données figées ainsi que l'alimentation à découpage.

être très facilement recalibré à boîtier fermé.

Pour ce faire il suffit d'appuyer sur la touche CAL ENABLE disposée à l'extrême droite du panneau avant et protégée des fausses manipulations par une étiquette autocollante. Après un maintien d'environ trois secondes sur cette touche et la connexion d'un étalon (tension, résistance) sur les bornes d'accès considérées, le réétalonnage s'effectue automatiquement.

Notons que si le 45 nécessite de la part de son utilisateur beaucoup d'attention pour la prise en main étant donné sa complexité et la multitude de possibilités offertes, ce dernier sera tout de même aidé par une notice particulièrement claire et complète ce qui mérite d'être souligné.

Par ailleurs la signalétique du Fluke, elle aussi très complète

comme en témoigne la **figure 2**, renseigne très bien sur les fonctions sélectionnées.

Cette illustration est représentative de l'affichage visionné lors de la mise sous tension. Le multimètre procède à ce moment à la phase d'auto-test et tout l'afficheur se trouve activé. Le microcontrôleur teste les mémoires (vive et morte), le sous-ensemble d'acquisition et le système d'affichage.

Cette procédure dure quelques secondes après lesquelles le relais de mise en service colle et le multimètre passe alors en fonction voltmètre 30 000 points autoranging, configuration qui peut dès lors être modifiée à l'aide du clavier de commande.

REALISATION

L'électronique du Fluke 45 est répartie sur deux platines imprimées double face à trous métallisés avec masque d'épargne, trois si l'on implante la carte IEEE optionnelle.

La contre-platine de face avant soutient les circuits de commande et de gestion de l'affichage et du clavier.

Le constructeur a largement fait appel aux circuits CMS que ce soit pour les passifs ou les actifs. Seuls les composants de puissance, de protection et l'EPROM que l'on doit pouvoir débriquer facilement, restent en technologie traditionnelle.

La réalisation est aérée et fonctionnelle ce qui rendra une maintenance éventuelle aisée.

Les liaisons intercartes réalisées avec du câble en nappe et des connecteurs enfichables, de même que les œillets à souder recevant les fils des bornes d'accès

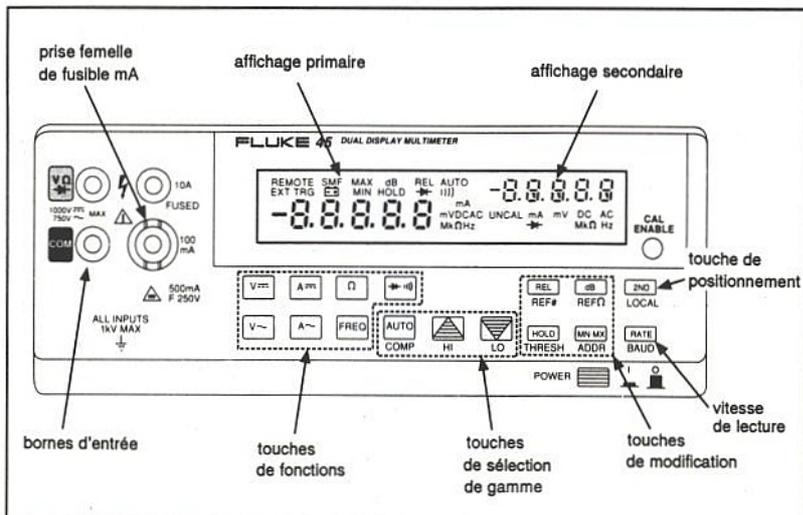


Figure 2 - Face avant du Fluke 45 avec tous les indicateurs allumés. C'est ce qui se produit à la mise sous tension de l'appareil durant la procédure d'auto-test.

GAGNEZ DE L'ARGENT AVEC VOTRE C.A.O.

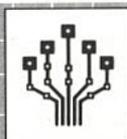


CONCEPTEUR EDITEUR, CIF A CHOISI 9 LOGICIELS POUR LA CONCEPTION ET LA FABRICATION DES CIRCUITS IMPRIMES

DE 726 à 40.000 francs sur MAC
ou sur PC et compatibles.

Des langages simples,
avec documentation et notices
en français, pour des programmes
de schématique,
d'implantation,
de routage,
de simulation,
de nomenclature,
et des bases de données.

Documentation sur demande



C.I.F.
Circuit imprimé français

11, rue Charles-Michels
92220 BAGNEUX
Service R.P.
Télex : 631 446 F
Fax : 16 (1) 45 47 16 14
Tél. : 16 (1) 45 47 48 00

ERGONOMY - Distributeur exclusif pour la Belgique et le Luxembourg
415, bd de l'Humanité 1190 BRUXELLES Tél. : 02.378.27.00 - Fax : 02/332.09.12

cès de mesure, sont le gage d'une réalisation soignée garante d'une grande fiabilité.

L'électronique d'acquisition, la partie analogique en quelque sorte, est enfermée dans un blindage en plastique conducteur doublé sur l'autre côté de la carte imprimée d'une plaque étamée faisant elle aussi office de blindage.

N'oublions pas que l'appareil est sensible au μV et que dès lors toute perturbation électromagnétique doit être impitoyablement "traquée".

Le transformateur d'alimentation est séparé du reste de l'électronique par une cloison métallique solidaire du châssis pour éviter les mêmes désagréments dans le bas du spectre.

De façon à pouvoir garantir un fonctionnement sur une large plage de tensions et fréquences secteur, le constructeur a opté pour la régulation par alimentation à découpage ce qui explique la présence de deux petits transformateurs supplémentaires fixés sur la carte principale.

Nous avons affaire à un appareil sérieux, bien conçu et bien protégé, qui devrait assurer à son utilisateur de longues années de bons et loyaux services.

Conclusion

Commercialisé à un prix de 5 100 F HT en version de base - il faut ajouter 1 400 F HT pour disposer de l'interface IEEE - le Fluke 45 s'avère d'un excellent rapport qualité-prix.

Considérant ses 100 000 points de mesure en vitesse d'acquisition lente, ses très nombreuses fonctions, son double affichage qui dans bien des cas évite l'emploi d'un second appareil, ses possibilités de dialogue en RS 232, nous pensons qu'il trouvera sa place dans tout laboratoire sérieux.

Son fonctionnement assuré pour des secteurs variant entre 90 V et 264 V et 45 à 440 Hz et l'adjonction possible d'un bloc batteries lui conférant une autonomie de huit heures élargissent son domaine d'utilisation à tous les endroits où un appareil complet affecté d'une grande résolution est requis.

Avouons que ce multimètre nous a particulièrement séduits et n'oublions pas, atout supplémentaire, qu'il bénéficie du soutien logistique du puissant réseau Philips Instrumentation.

Interphone duplex autonome

La Communication prend de nos jours une place de plus en plus importance et nous voulions depuis quelque temps vous présenter un interphone autonome dont le fonctionnement duplex autorise de réels dialogues, semblables aux communications téléphoniques.

Les adeptes du parapente et d'autres activités sportives ou professionnelles trouveront dans cet accessoire un appareil souple d'emploi. Sa faible puissance d'émission limite la portée en milieu urbain mais la contribution du MC 3362 lui confère des possibilités déjà très intéressantes.

Notre interphone se compose de deux ensembles référencés A et B travaillant dans les gammes de fréquences de 26 et 49 MHz.



CONCEPTION GÉNÉRALE DES RÉCEPTEURS

Le schéma synoptique de la **figure 1** représente les récepteurs. Le signal capté par l'antenne attaque un filtre passe-bande comportant un réjecteur sur la fréquence de l'émetteur équipant la platine (dans le cas de l'ensemble A, ce réjecteur s'accorde sur 26 MHz). Le facteur de surtension des inductances reste élevé par l'emploi d'une structure à couplage capacitif et il en résulte une sélectivité satisfaisante sur les deux récepteurs. La **figure 2** vous laisse apprécier les caractéristiques de ces filtres. Il faut empêcher les fréquences indésirables (harmoniques d'émission) d'arriver sur le mélangeur du circuit intégré. Par intermodulation d'ordre 3 les produits $2f_1 - f_2$, $2f_2 - f_1$... etc. provoquent sinon la saturation de l'étage et créent des interférences après démodulation. La **figure 3** donne les graphiques du comportement non linéaire du mélangeur recevant deux signaux proches f_1 et f_2 , la conséquence immédiate est la dégradation du niveau de bruit (réduction du rapport S.B⁻¹) donc la diminution de la sensibilité utile du récepteur. Le MC 3362 possède un point d'interception situé à 0 dBm et commence à créer des produits

d'ordre 3 pour deux signaux de - 48 dBm présents sur l'entrée. Il possède une dynamique d'intermodulation de 48 dB.

La première fréquence intermédiaire de 10,7 MHz élimine la fréquence image située 21,4 MHz plus bas ou plus haut en fonction du type de conversion utilisé, infradyne ou supradyne, comme l'explique la **figure 4**. La sortie du mélangeur attaque un amplificateur suivi par un filtre céramique SFE 10,7.

A ce niveau l'utilisation d'un filtre à quartz apporte une meilleure sélectivité et une meilleure protection envers les canaux adjacents. Cette formule constitue la solution technique idéale mais aussi la plus onéreuse. Avec une bande passante de 28 kHz à - 40 dB, le filtre KVG de la **figure 5** réalise un compromis utilisable sur nos récepteurs. Les caractéristiques du XF 303 se comparent avec celles d'un SFE 10,7 particulièrement la remarquable sélectivité de 200 kHz à - 6 dB du filtre céramique !

La deuxième fréquence intermédiaire s'obtient par translation de fréquence avec un oscillateur à quartz calé sur 10,245 kHz en résonance parallèle sur le fonda-

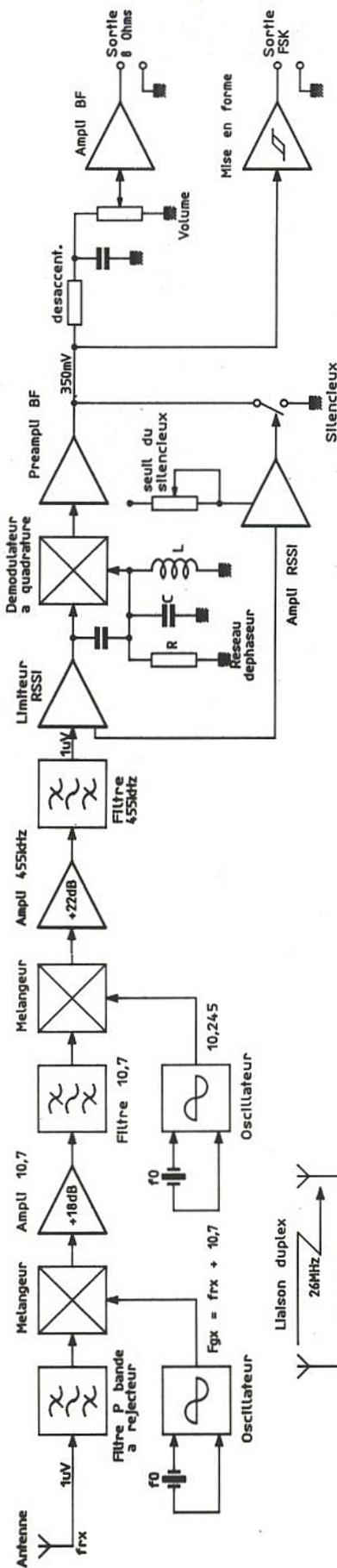
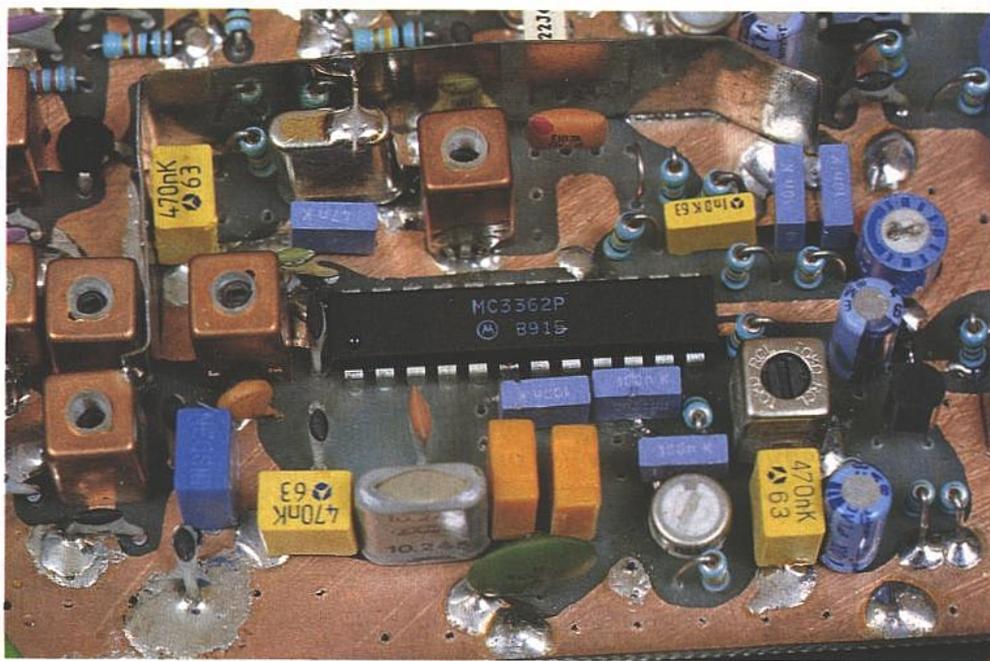


Figure 1 : Schéma synoptique des récepteurs, les fonctions principales sont effectuées par le MC 3362-P2.



mental. Amplifié puis filtré par un élément céramique, le signal à démoduler aboutit au limiteur avant la démodulation, celui-ci écrête le signal 455 kHz pour éliminer les résidus de modulation d'amplitude. Le démodulateur à quadrature fournit les signaux audio. Désaccentués par un filtre RC du type passe-bas à 900 Hz, nous les appliquons ensuite à l'amplificateur audiofréquences. Le silencieux bloque l'entrée de ce dernier en l'absence de signal HF (ou trop faible) sur l'antenne. La diode zéner régule la tension du MC 3362 à 6,2 volts pour lui conférer une bonne stabilité de fonctionnement.

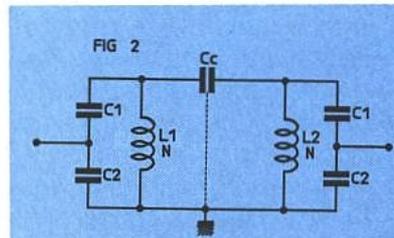
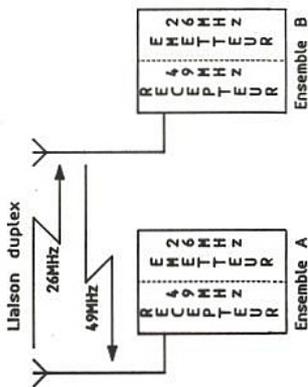


Figure 2

transformation d'impédance :

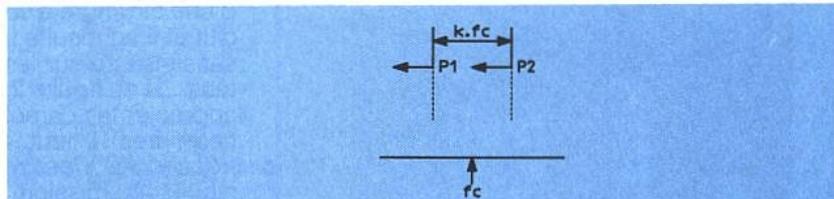
$$n = \frac{C_1 + C_2}{C_1}$$

Coefficient de couplage :

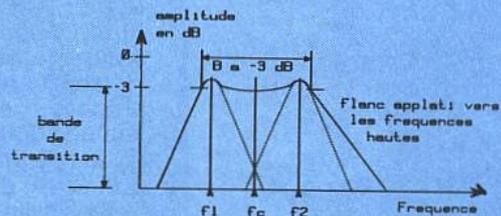
$$k = \frac{C_c}{C_1 + C_c}$$

avec $C_1 = \frac{C_1 \cdot C_2}{C_1 + C_2}$

Figure 2 : Caractéristiques des filtres à couplage capacitif.

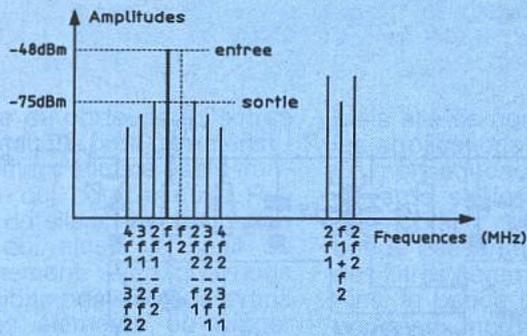


Un facteur k trop important déplace vers le bas les positions de P1 et P2, trop faible il provoque des pertes d'insertion importantes.

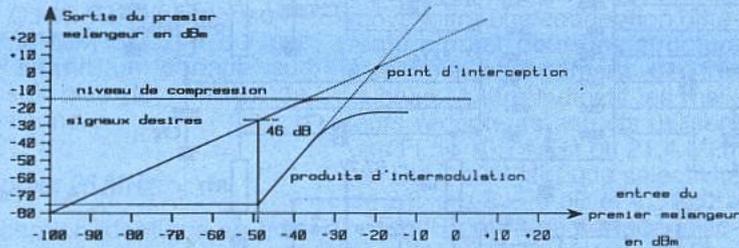


$$(2\pi\sqrt{C_1 \cdot ct})^{-1}$$

$$(2\pi\sqrt{C_2 \cdot ct})^{-1}$$



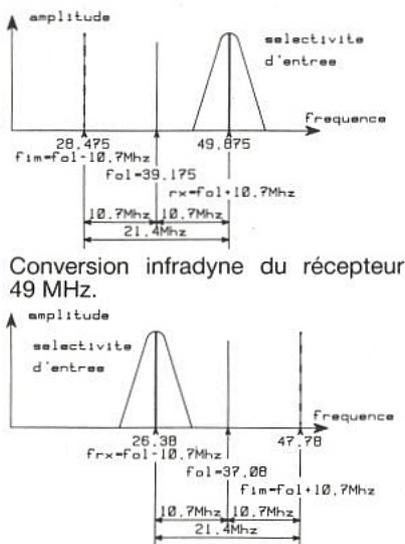
f_1 : fréquence de réception.
 f_2 : fréquence indésirable provoquant les produits d'intermodulation.



Lorsque deux signaux de -48 dBm sont présents à l'entrée, ils génèrent des produits d'intermodulation de -75 dBm en sortie.

Figure 3 : Produits d'intermodulation d'ordre 3 à l'entrée du mélangeur et caractéristiques d'intermodulation du MC 3362.

Figure 4 : Représentation graphique des mélangeurs vis-à-vis de la fréquence image et de la fréquence intermédiaire.



Conversion supradyné du récepteur 26 MHz.

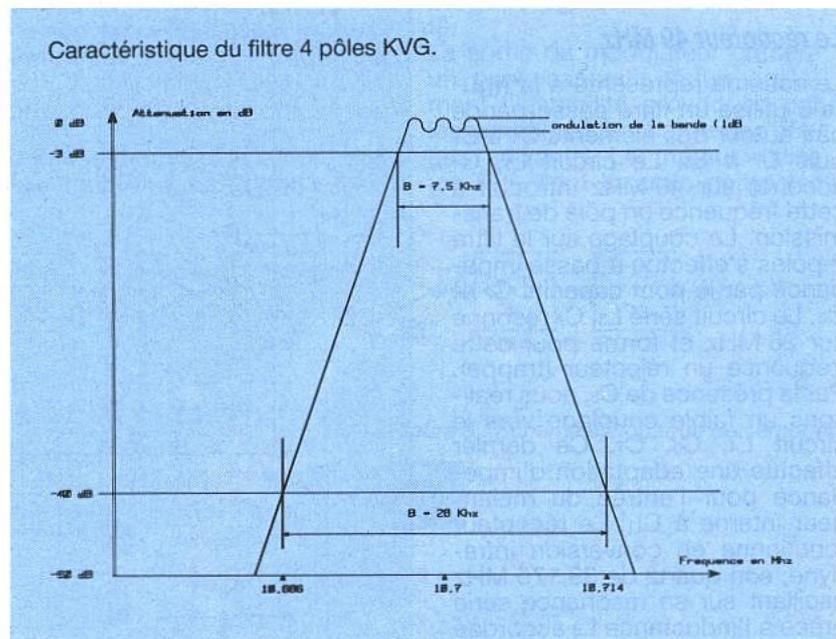
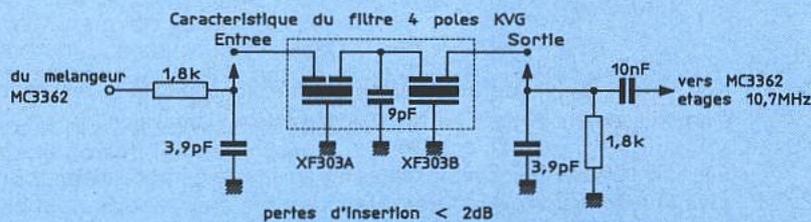
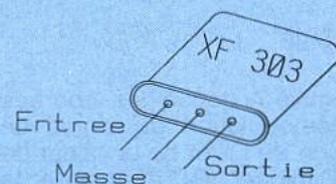


Figure 5 : Courbe de sélectivité du XF 303 de KVG, schéma de son adaptation sur le MC 3362 à la place du SFE 10,7 M.



Pertes d'insertion < 2 dB.



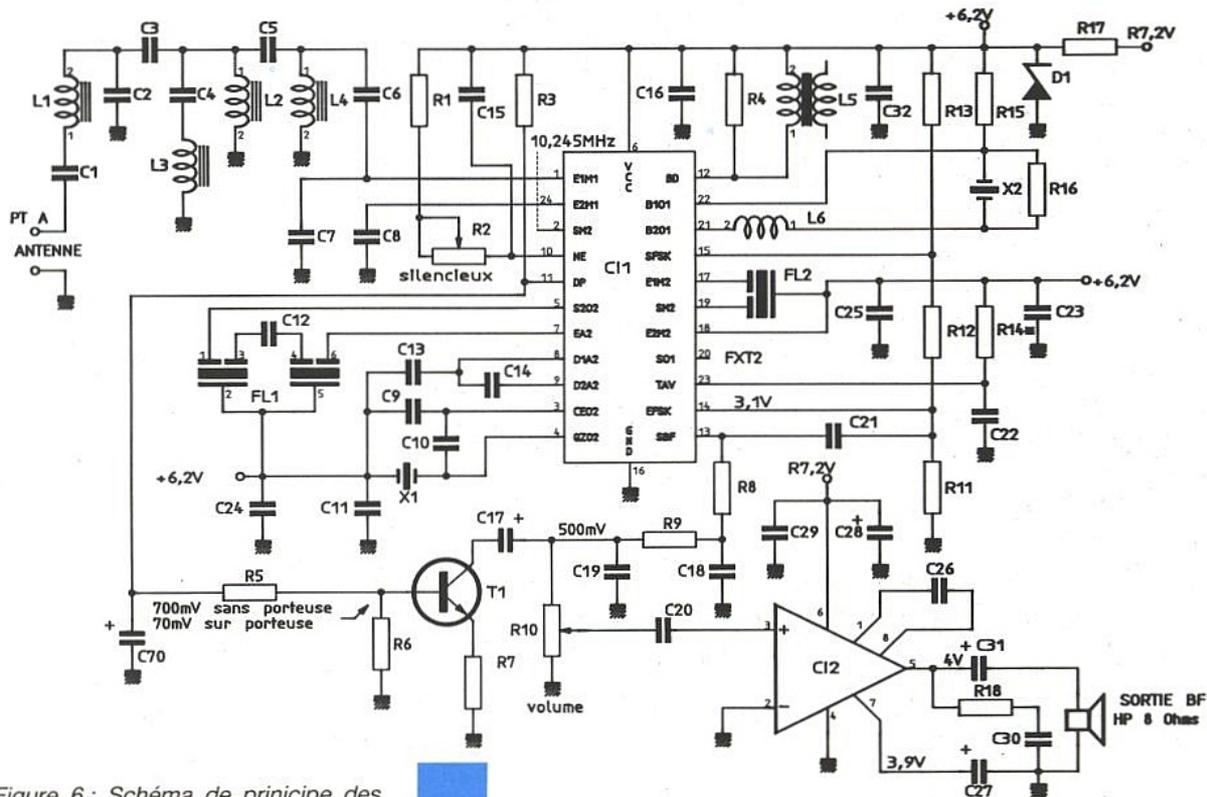


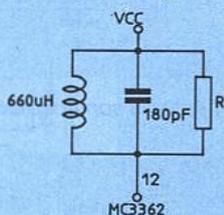
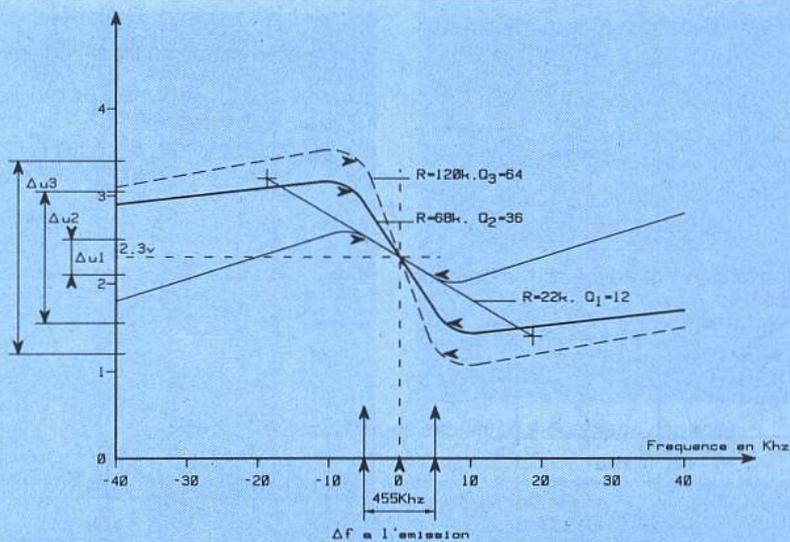
Figure 6 : Schéma de principe des récepteurs.

Le récepteur 49 MHz

Le schéma représenté à la **figure 6** utilise un filtre passe-bande bâti autour des éléments C₁ à C₇ puis L₁ à L₄. Le circuit L₁, C₁ accordé sur 49 MHz introduit à cette fréquence un pôle de transmission. Le couplage sur le filtre 2 pôles s'effectue à basse impédance par le pont capacitif C₂ et C₃. Le circuit série L₃, C₄ résonne sur 26 MHz et forme pour cette fréquence un réjecteur (trappe). Par la présence de C₅, nous réalisons un faible couplage vers le circuit L₄, C₆, C₇. Ce dernier effectue une adaptation d'impédance pour l'entrée du mélangeur interne à C₁₁. Le récepteur fonctionne en conversion infra-dyane, son quartz de 39,175 MHz oscillant sur sa résonance série grâce à l'inductance L₆ accordée par la capacité interne de C₁₁. Le démodulateur à quadrature est accordée avec L₅ chargée par R₄ qui détermine la bande passante de démodulation, donc la linéarité du signal reproduit. Le rapport $f_0 \cdot (Q_0)^{-1}$ dépend de R₄ avec :

$$R_4 = 6,28 \cdot f_0 \cdot L_5 \cdot Q_0.$$

La **figure 7** donne les courbes de démodulation du signal en fonction de Q₀ et de la valeur de R₄. Diminuer R₄ augmente la linéarité de démodulation mais réduit l'amplitude du signal audio disponible, donc réduit la sensibilité relative du récepteur. En



Δu_1 à Δu_3 : amplitude audio crête à crête, fonction de la résistance d'amortissement R pour Δf de 10 kHz crête à l'émission.

Les flèches sans indice représentent les limites de démodulation pour une excursion de 10 kHz crête.

Figure 7 : Linéarité de démodulation en fonction de R₄ pour une excursion crête de 10 kHz.

l'absence de porteuse à l'entrée du récepteur, le bruit caractéristique (souffle) s'élimine par le transistor T₁ qui court-circuite R₁₀. L'action du silencieux est réglée par R₂ qui ajuste le seuil de déclenchement. Bien que nous ne l'utilisons pas ici, nous avons prévu les éléments du trigger interne au MC 3362. La sortie FSK sert ainsi à commander un MM 53200 au mieux, sa nouvelle version C.MOS à faible consommation, le MM 57C200 qui par ailleurs fournit un codage sur 20 bits soit plus de 1 million de combinaisons.

Le récepteur 26 MHz

De conception identique au précédent, le circuit série L₁, C₁ accordé sur 26 MHz introduit un pôle de transmission à cette fréquence. Le filtre de bande inclut le réjecteur sur 49 MHz. La fréquence intermédiaire de 10,7 MHz obtenue par translation avec un quartz de 37,08 MHz en résonance série, procure une conversion supra-dyne conforme aux schémas de la figure 4.

L'adoption immédiate d'une seule FI de 455 kHz aurait impliqué une parfaite réjection de la fréquence image située 910 kHz au-delà de la fréquence à recevoir, ce qui nous aurait naturellement conduits vers des circuits

Mais elle se comporte mal pour les applications à bande étroite. En conséquence la conversion suivante s'effectue vers une FI de 455 kHz qui procure une bande passante de 10 kHz avec des filtres céramique courants. Ainsi la bande passante correspond aux normes du standard F3 (modulation FM à bande étroite). Cependant l'utilisation d'un filtre à quartz 8 pôles permettrait moyennant une conception différente d'opter pour une structure à simple changement de fréquence. A titre indicatif les meilleurs récepteurs actuels utilisent une FI de 10,7 MHz ou 21,4 MHz (en BLU) où il faut une sélectivité de 2,2 kHz à -6 dB et 4,3 kHz à -60 dB pour une parfaite réjection des canaux adjacents. Ceci s'acquiert avec un filtre à quartz.

CONCEPTION GÉNÉRALE DES ÉMETTEURS

Ils fonctionnent en modulation de fréquence à bande étroite. La linéarité de modulation convient pour des fréquences audio de 3 kHz maximum, l'indice de modulation $m = \Delta f \cdot (f_{max})^{-1} = 1$ (avec Δf = déviation de fréquence et f_{max} = fréquence audio admissible par le système) correspond à un bon compromis.

La figure 8 dévoile le synoptique des émetteurs. La préaccentua-

tion audio diffère de celles couramment adoptées, en effet la fréquence d'ouverture se situe à 800 Hz et nous limitons la bande à 4 kHz. La figure 9 propose la fonction de transfert du préamplificateur microphonique. Lorsque la fréquence augmente, la réactance de C₅₈ diminue et provoque l'augmentation du gain. C₅₇ se comporte en filtre passe-bas. Par l'intermédiaire de R₂₃, le signal audio parvient au modulateur FM composé du quartz, de l'inductance et d'une diode varicap de modulation. Le quartz résonne sur sa fréquence fondamentale en mode parallèle et la diode varicap en série augmente sa fréquence. Le rôle de l'inductance L₇ consiste à compenser (annulation du terme réactif de la diode) la fréquence dans le sens inverse et toute variation de capacité de la diode engendrera une variation de la fréquence par rapport à la fréquence centrale. L'oscillateur Colpitts conçu autour d'un transistor à effet de champ assure une grande stabilité de fonctionnement, sa tension drain stabilisée à 6,2 volts participe également à sa stabilité.

La sortie du modulateur grâce à un pont capacitif réduit également l'instabilité provoquée par les variations de charge des étages suivants. Le tripleur utilise un TEC dont le drain comporte

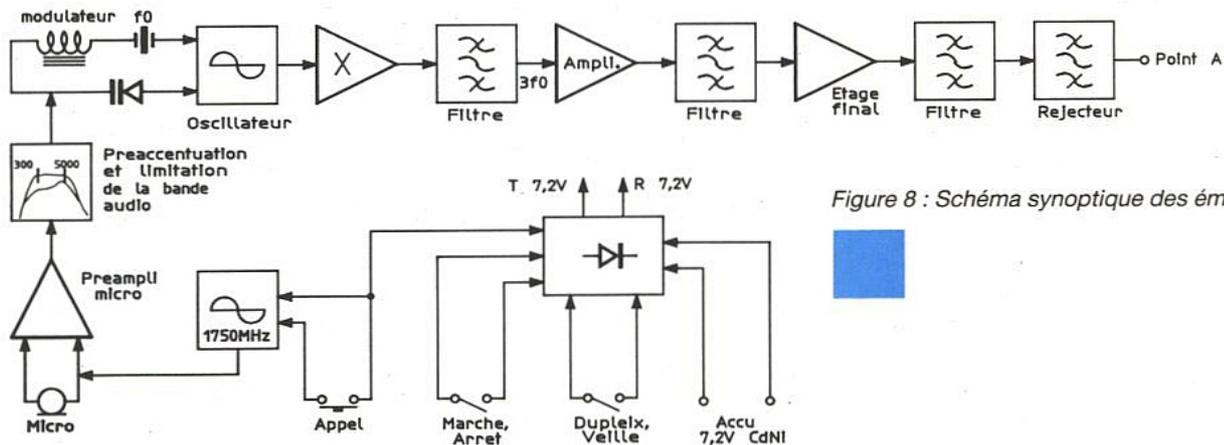


Figure 8 : Schéma synoptique des émetteurs.

d'entrée à très haute sélectivité, difficilement réalisables en pratique et d'une mise au point particulièrement délicate. Le choix d'un système à double changement de fréquence devient alors évident et permet la réjection des signaux indésirables avec moins de soucis de mise au point. Ces raisons techniques nous obligent à utiliser une première FI centrée à 10,7 MHz réjectant la fréquence image bien au-delà de la courbe de sélectivité de l'étage d'entrée des récepteurs.

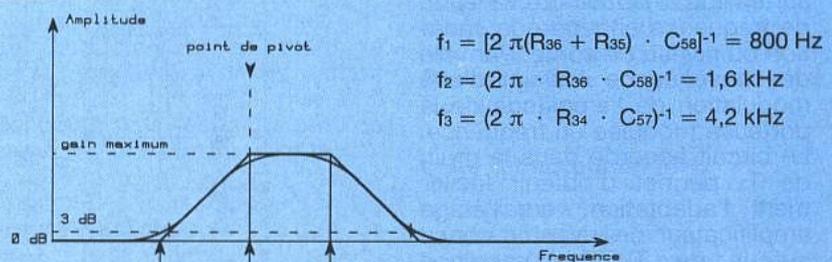


Figure 9 : Courbe de réponse du préamplificateur micro.

sortie maximum avec une bonne pureté spectrale. L'amplificateur final construit autour de T₅ relève le signal de sortie à une puissance d'environ 20 mW et l'adapte à l'antenne via les circuits L₁₁/C₄₈ alors que L₁₁/C₄₇ bloque le signal de réception et atténue l'harmonique 2 de l'oscillateur (33,25 MHz).

L'émetteur 26 MHz

Il s'agit d'une structure identique au précédent émetteur mais constituée d'un modulateur à quartz résonnant sur 8,7933 MHz. Le calcul des circuits accordés s'effectue en fonction des caractéristiques souhaitées.

En jouant sur le rapport L.(C⁻¹) du circuit accordé nous obtenons le meilleur un compromis.

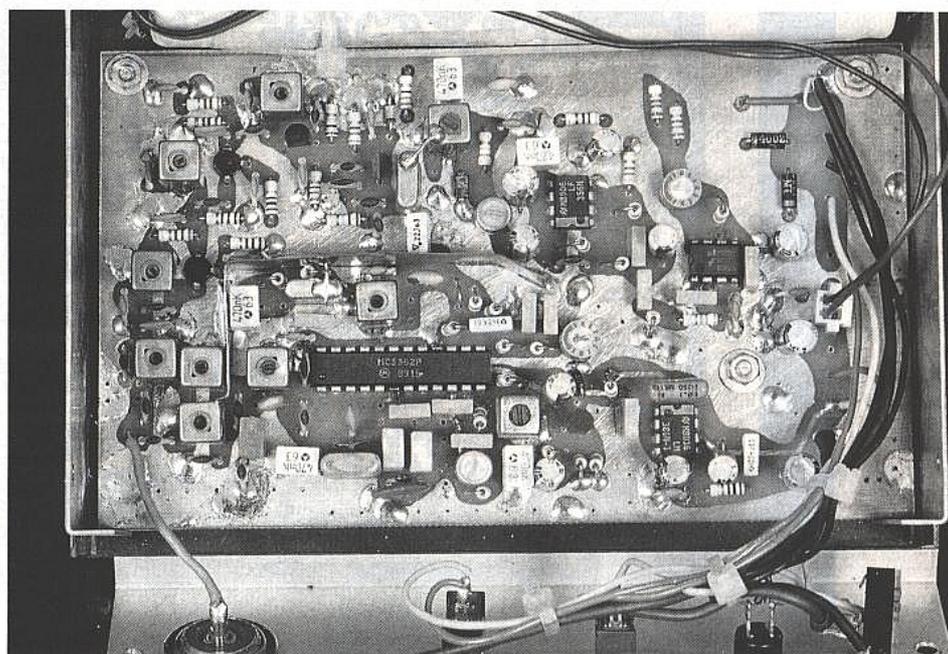
Lorsque le rapport prend une valeur élevée nous favorisons le gain et la sélectivité diminue. D'une manière générale on adoptera pour des fréquences entre 20 MHz et 100 MHz un rapport L.(C⁻¹) compris entre 10.10³ et 40.10³. Ceci reste une affaire de compromis entre gain et sélectivité. Dans tous les cas, il faut prendre en considération le transistor utilisé et sa charge de collecteur admissible.

Il arrive de voir le transistor osciller spontanément, instabilité provoquée par un rapport L.(C⁻¹) trop grand. Le remède consiste à amortir le circuit accordé par une résistance connectée en parallèle. En effet, le rapport $L.(C^{-1}) \cdot (R_L)^{-1}$ correspond à l'impédance de charge du collecteur, avec $(R_L)^{-1}$ représentant la conductance de la bobine L.

Notes importantes concernant les quartz

Toute lame de quartz peut osciller selon deux modes bien distincts en fonction de la coupe du cristal : le mode série et le mode parallèle. L'écart de fréquence entre les deux modes varie de 2 à 10 kHz. La fréquence la plus basse correspond toujours à la résonance série du quartz.

Chaque oscillateur voit sa conception différente en fonction du mode adopté. Les deux types seront utilisés dans notre réalisation. Le MC 3362 utilise des quartz de résonance série sur les 3,5 ou septième harmonique (overtone) et les oscillateurs d'émission modulés en fréquence dans un montage Colpitts pour des quartz en réso-



nance parallèle sur la fréquence fondamentale. Remarquons au passage la différence de fréquence entre un oscillateur utilisant un quartz overtone 3 (3^e rang) et la multiplication par 3 d'une fréquence basée sur un quartz en résonance parallèle. Nous obtiendrons en sortie une fréquence notablement différente de quelques kHz même dans le cas où les fréquences fondamentales affichent la même valeur. Ces quelques lignes ont été écrites pour vous mettre en garde contre toutes contrevenances aux spécifications de quartz données dans la liste des composants.

RÉALISATION PRATIQUE

Les dessins des circuits imprimés double face proposés à la **figure 11** permettent de réaliser les deux ensembles A et B qui possèdent la même implantation représentée à la **figure 12**. Toutes les inductances du montage sont de marque NEOSID (sauf L₅). Distribuées en France par la société FRANCOSID, elles ne posent normalement aucun problème d'approvisionnement.

Les inductances du montage seront implantées en respectant les indices ① et ② que l'on découvre sur les schémas de principe et sur l'implantation. Une fois tous les composants implantés, vous disposerez un écran métallique de 15 mm de haut entre l'émetteur et le récepteur, vous soudez également tous les capots des inductances et des quartz sur la face supérieure cuivrée du circuit imprimé.

mée. Les deux platines peuvent prendre place dans un boîtier ESM référencé EC 1505.

Les accumulateurs au cadmium-nickel sont du type utilisé par nos amis modélistes, la capacité de 1,2 A pour 7,2 V autorisent une autonomie convenable de quelques heures en émission continue. La résistance R₁₄ prend une valeur comprise entre 2,2 MΩ et 4,7 MΩ mais ne s'utilise que lorsque le quartz s'obstine à ne pas vouloir résonner. Dans ce cas, les réglages deviennent un peu plus pointus.

MISE AU POINT

Avant la première mise sous tension, effectuez les préréglages ci-dessous :

Ensemble A

a. L'émetteur 26 MHz

L₇, noyau au milieu
L₈, noyau à fond
L₉, noyau au raz du capot
L₁₀, noyau au milieu
L₁₁, noyau à fond
R₂₃, au centre
R₄₂, au centre

b. Le récepteur 49 MHz

L₁, noyau à fond
L₂, noyau au milieu
L₄, noyau au raz du capot
L₅, noyau au milieu
L₆, noyau à fond
R₂, au centre
R₁₀, au centre

Ensemble B

a. L'émetteur 49 MHz

L7, noyau au milieu
 L8, noyau au milieu
 L9, noyau au raz du capot
 L10, noyau au raz du capot
 L11, noyau à fond
 R23, au centre
 R42, au centre

b. Le récepteur 26 MHz

L1, noyau à fond
 L2, noyau au raz du capot
 L4, noyau au milieu
 L5, noyau au milieu
 L6, noyau à fond
 R2, au centre
 R10, au centre

Procédure de réglage

A. Les émetteurs

1. Branchez les émetteurs sur un wattmètre chargé par une résistance pure de 50 Ω.
2. Réglez la fréquence des émetteurs sur 26,38 MHz et 49,875 MHz avec l'accord de L7
3. Réglez le niveau de sortie au maximum par l'accord sur L8 à L11
4. Vérifiez le niveau d'harmoniques à l'analyseur ou avec un scanner ou un téléviseur
5. Réglez l'excursion de fréquence à 6 kHz crête avec R23
6. Ajustez R42 pour obtenir la tonalité désirée

B. Le récepteur 26 MHz

1. Allumez les ensembles A et B en mode duplex
2. Réglez L6 pour recevoir la porteuse de l'émetteur
3. Par précaution, éteindre puis rallumer le récepteur
4. Si le réglage a changé, recommencez celui-ci car il existe une position instable
5. Réglez L5 pour obtenir une bonne linéarité de démodulation
6. Appréciez le réglage de L5 par la lecture d'une tension de 500 mV aux bornes de R10 sans modulation
7. Réglez L1, L2, L4 pour obtenir le minimum de bruit. Des sifflements peuvent apparaître. Pour les éliminer retouchez les réglages de L8 à L11 de l'émetteur 49 MHz
8. Fignolez enfin les réglages de L1, L2 et L4 en vous éloignant progressivement de l'émetteur 26 MHz
9. Refaites ces opérations pour le récepteur 49 MHz

De toutes façons, les réglages fins seront effectués sur l'an-

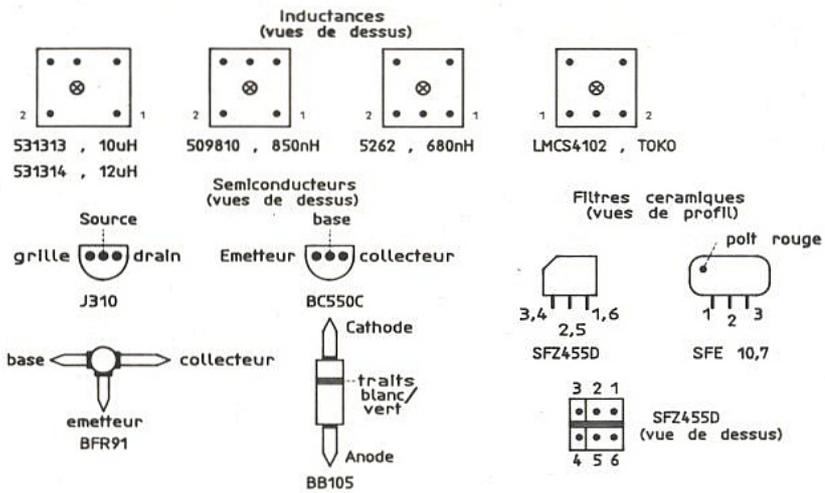


Figure 13 : Brochages des composants d'émission et de réception.

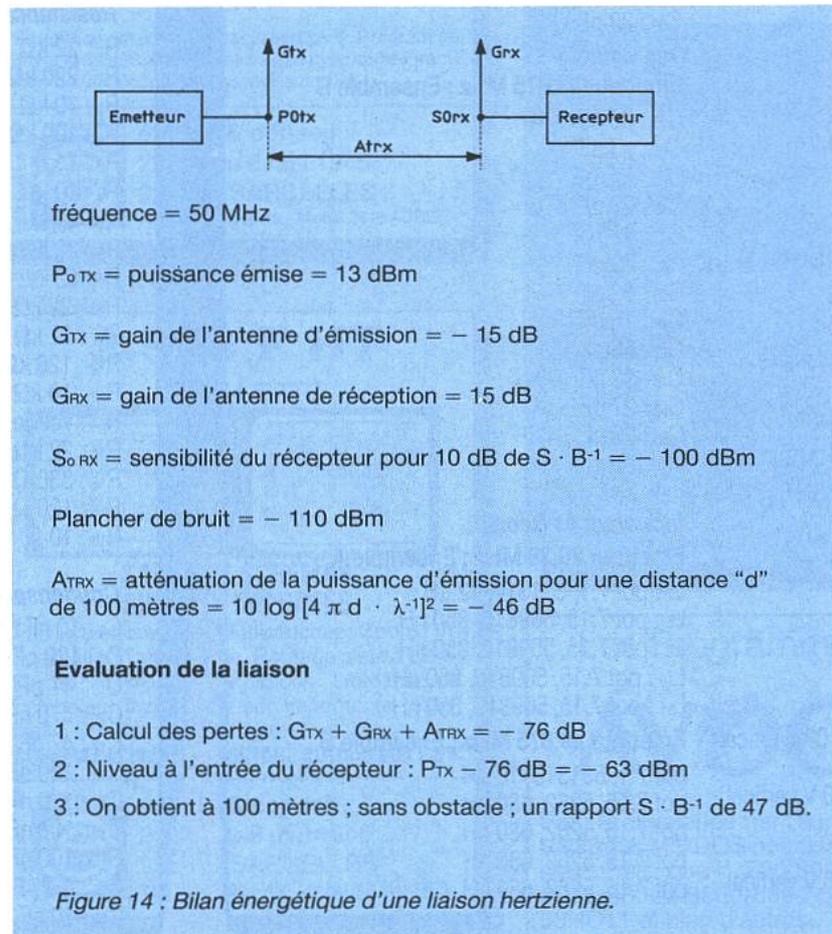


Figure 14 : Bilan énergétique d'une liaison hertzienne.

tenne définitive en retouchant les inductances L1 et L11 de chaque ensemble.

Les réglages terminés, faites couler une goutte de cire HF sur les filets des noyaux pour éviter qu'ils se dérèglent.

UTILISATION

Nous voudrions finir par une considération pratique concernant la portée d'une liaison HF à bande étroite. Sa valeur maximale reste bien sûr fonction du gain des antennes, des conditions de propagation donc du milieu dans lequel on utilise cet interphone. En vue directe sans obstacle, le bilan énergétique d'une liaison hertzienne se rap-

porte toujours au schéma de la **figure 14**. D'après celui-ci pour une fréquence de 50 MHz nous obtenons à 100 mètres un signal de 47 dB au-dessus du bruit pour une bande passante de 1 Hz. Mais pour 6 kHz crête de bande passante, ce dernier sera dégradé de $[10 \log 6 \cdot 10^3]$, soit - 72 dBm pour le nouveau seuil de bruit. A ce moment, le rapport S · B⁻¹ atteint 9 dB donc reste juste audible. Pour améliorer les choses il faudra augmenter le gain des antennes. De plus dans la pratique on peut retirer environ 20 dB à ce bilan à cause des diverses absorptions et réflexions de l'onde émise.

Ph. B

Nomenclature des émetteurs

Résistances

R₁₉ : 100 kΩ
R₂₀ : 560 Ω
R₂₁ : 68 Ω
R₂₂ : 47 kΩ
R₂₃ : 47 kΩ ajustable
R₂₄ : 100 kΩ
R₂₅ : 220 Ω
R₂₆ : 1 kΩ
R₂₇ : 8,2 kΩ
R₂₈ : 10 Ω
R₂₉ : 1 kΩ
R₃₀ : 10 Ω
R₃₁ : 8,2 kΩ
R₃₂ : 4,7 kΩ
R₃₃ : 4,7 kΩ
R₃₄ : 680 kΩ
R₃₅ : 10 kΩ
R₃₆ : 10 kΩ
R₃₇ : 2,2 kΩ
R₃₈ : 470 Ω
R₃₉ : 33 kΩ
R₄₀ : 10 kΩ
R₄₁ : 6,8 kΩ
R₄₂ : 10 kΩ ajustable

Condensateurs

C₃₆ : 10 nF
C₃₇ : 4,7 μF 10 V vertical
C₃₈ : 10 nF
C₄₁ : 10 nF
C₄₄ : 10 nF
C₄₉ : 470 nF
C₅₀ : 10 nF
C₅₁ : 10 nF
C₅₂ : 10 nF
C₅₃ : 470 pF
C₅₄ : 100 μF 10 V vertical
C₅₅ : 470 nF
C₅₆ : 4,7 μF 10 V vertical
C₅₇ : 56 pF
C₅₈ : 10 nF
C₅₉ : 4,7 μF 10 V vertical
C₆₀ : 10 nF
C₆₁ : 10 nF
C₆₂ : 10 nF
C₆₃ : 10 nF
C₆₄ : 10 nF
C₆₅ : 100 μF 10 V vertical
C₆₆ : 100 μF 10 V vertical
C₆₇ : 10 nF
C₇₁ : 10 nF

Emetteur 26,38 MHz ; Ensemble A

C₃₃ : 56 pF
C₃₄ : 100 pF
C₃₅ : 12 pF
C₃₉ : 56 pF
C₄₀ : 180 pF
C₄₂ : 47 pF
C₄₃ : 180 pF
C₄₅ : 68 pF
C₄₆ : 180 pF
C₄₇ : 10 pF
C₄₈ : 39 pF
C₆₈ : 39 pF
C₆₉ : 12 pF

Emetteur 49,875 MHz ; Ensemble B

C₃₃ : 33 pF
C₃₄ : 33 pF
C₃₉ : 6,8 pF
C₄₀ : 27 pF
C₄₂ : 120 pF
C₄₃ : 39 pF
C₄₅ : 82 pF
C₄₆ : 15 pF
C₄₇ : 56 pF
C₄₈ : 33 pF
C₆₈ : 27 pF
C₆₉ : 22 pF
voir texte

Inductances Néosid

Emetteur 26,38 MHz ; Ensemble A

L₇ : pot 7.1, 531314, 12 μH
L₈ : pot 7.15, 509810, 850 nH
L₉ : pot 7.15, 509810, 850 nH
L₁₀ : pot 7.15, 509810, 850 nH
L₁₁ : pot 7.15, 509810, 850 nH

Emetteur 49,875 MHz ; Ensemble B

pot 7.1, 531313, 10 μH
pot 7.15, 5262, 680 nH
pot 7.15, 5262, 680 nH
pot 7.15, 5262, 680 nH
pot 7.15, 5262, 680 nH

Quartz

XT₃ : résonance parallèle sur le fondamental

Emetteur 26,38 MHz :

8,7933 MHz

Emetteur 49,875 MHz :

16,625 MHz

Semi-conducteurs

T₂ : J310, siliconix
T₃ : J310
T₄ : BFR 91, Motorola, TFK
T₅ : BFR 91
D₂ : BB 105
D₃ : BZX 6,2 V

Circuits intégrés

Cl₃ : LF 356
Cl₄ : LM 555, NS
D₄ : 1 N 4001, 1 N 4006
D₅ : 1 N 4001, 1 N 4006

Divers

Micro électret
Batteries au cadmium-nickel 7,2 V/1,2 A
Interrupteurs bipolaires
Boutons poussoir
Boîtier ESM référence EC 1505
Antennes télescopiques
Casque 8 Ω ou haut-parleur
Fiche antenne femelle PL 259

Nomenclature des récepteurs

Résistances

R₁ : 22 kΩ
R₂ : 220 kΩ ajustable
R₃ : 10 kΩ
R₄ : 100 kΩ (voir texte)
R₅ : 1 kΩ
R₆ : 10 kΩ
R₇ : 10 Ω
R₈ : 22 kΩ
R₉ : 12 kΩ
R₁₀ : 22 kΩ ajustable
R₁₁ : 22 kΩ
R₁₂ : 120 kΩ
R₁₃ : 10 kΩ
R₁₄ : voir texte
R₁₅ : 22 kΩ
R₁₆ : 330 Ω
R₁₇ : 120 Ω
R₁₈ : 10 Ω

Condensateurs

C₈ : 10 nF
C₉ : 120 pF
C₁₀ : 47 pF
C₁₁ : 470 nF
C₁₂ : 47 nF
C₁₃ : 100 nF
C₁₄ : 100 nF
C₁₅ : 100 nF
C₁₆ : 100 nF
C₁₇ : 4,7 μF 10 V
C₁₈ : 10 nF
C₁₉ : 10 nF
C₂₀ : 100 nF
C₂₁ : 1 nF
C₂₂ : 47 nF
C₂₃ : 470 nF
C₂₄ : 470 nF
C₂₅ : 220 nF
C₂₆ : 100 nF
C₂₇ : 10 μF 10 V
C₂₈ : 10 μF 10 V
C₂₉ : 10 nF
C₃₀ : 100 nF
C₃₁ : 100 μF 10 V
C₃₂ : 470 nF
C₇₀ : 1 μF 10 V

Récepteur 49,875 MHz ; Ensemble A

C₁ : 12 pF
C₂ : 82 pF
C₃ : 22 pF
C₄ : 27 pF
C₅ : 1 pF
C₆ : 15 pF
C₇ : 82 pF

Récepteur 26,38 MHz ; Ensemble B

C₁ : 56 pF
C₂ : 180 pF
C₃ : 47 pF
C₄ : 15 pF
C₅ : 1 pF
C₆ : 56 pF
C₇ : 180 pF

Inductances

L₅ : Toko LMCS 4102, noir
L₆ : 7.1S n° 5262, 680 nH

Récepteur 49,875 MHz ; Ensemble A

L₁ : 7.1S, 5262, 680 nH
L₂ : 7.1S, 5262, 680 nH
L₃ : SD75 1,2 μH
L₄ : SD75 5262

Récepteur 26,38 MHz ; Ensemble B

7.1S, 509810, 850 nH
7.1S, 509810
SD75, 820 nH
SD75 509810

Filtres céramiques

FL₁ : SFZ 455
FL₂ : SFE 10,7 (voir texte)

Quartz

XT₁ : 10,245 MHz
XT₂ : résonance série, overtone 2 ; (la société Matel se propose de tailler les quartz).

Récepteur 49,875 MHz, ensemble A :

39,175 MHz

Récepteur 26,38 MHz, ensemble B :

37,08 MHz

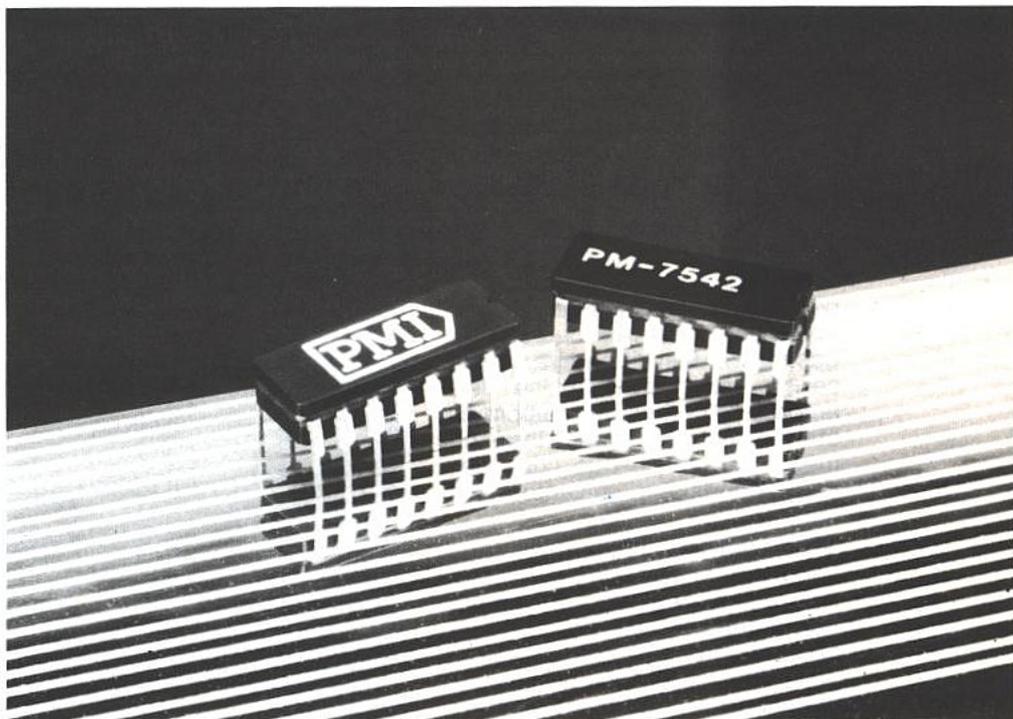
Semiconducteurs

T₁ : BC 550C
Cl₁ : MC 3362 P2, Motorola
Cl₂ : LM 386, National
D₁ : BZX 6,2 V

Le phénomène de "Latch-up" dans les convertisseurs CMOS

Comment s'en "préserver"

La plupart des ingénieurs utilisent maintenant des circuits intégrés analogiques et digitaux en technologie CMOS afin de limiter la consommation de leurs systèmes et de les rendre plus fonctionnels. Une gamme étendue de circuits logiques CMOS, de convertisseurs analogiques/numériques et numériques/analogiques ainsi que d'amplificateurs opérationnels, est maintenant disponible. L'ingénieur utilisant pour la première fois ces composants est dans l'ignorance ou est inquiet de la tendance qu'ont certaines jonctions des circuits intégrés CMOS à se mettre en "latch-up" sous certaines conditions.



Le "latch-up" se définit comme étant la génération d'un canal à basse impédance entre les deux pôles de l'alimentation, due au déclenchement d'une structure bipolaire parasite à 3 jonctions, structure communément comparée à un SCR (Silicon Controlled Rectifier) ou thyristor. Ce thyristor parasite est inhérent à toutes les conceptions d'entrée et de sortie des circuits CMOS aussi bien analogiques que logiques. Cette note d'application examine les mécanismes qui provoquent l'amorçage de ce thyristor dans les circuits intégrés CMOS, dévoile les pièges que l'on rencontre communément dans la conception des circuits et qui peuvent conduire au "latch-up", et présente les techniques qui finalement permettent de l'élimi-

ner. Le lecteur peut sauter les paragraphes théoriques s'il le désire et aborder directement les paragraphes qui permettent d'identifier les causes du "latch-up" et d'y remédier.

LE FONCTIONNEMENT DU THYRISTOR :

Avant d'aborder le phénomène de "latch-up" dans les circuits intégrés CMOS, il est utile de revoir la théorie du thyristor afin de comprendre les mécanismes qui sont à la base du "latch-up". Un thyristor a une structure PNPN dont les caractéristiques sont montrées **figure 1** et **2**. Le thyristor est un composant non conducteur à l'état repos, qui ressemble à une diode en inverse

jusqu'à ce qu'il soit déclenché. Il se verrouille une fois déclenché et conduit un courant important jusqu'à ce que ce courant tombe en-dessous d'une valeur minimum de maintien (I_{holding}). Les quatre couches de silicium PNP peuvent être décomposées en deux transistors bipolaires, un PNP et un NPN, connectés comme sur la **figure 3**. Le produit qui en résulte a trois terminaisons principales : une anode, une cathode et une gachette. Une gachette secondaire est formée par la base du transistor PNP.

Le passage du courant à travers le thyristor est initialisé par l'injection d'un courant d'un niveau suffisant dans la base Q_2 pour le rendre conducteur. Quand ceci est fait, le courant collecteur de Q_2 s'écoule à travers la jonction base-émetteur de Q_1 et le rend lui aussi conducteur. Un courant additionnel est alors injecté dans la base de Q_2 . Q_2 devient plus conducteur et fournit encore plus de courant à la base de Q_1 . Cette boucle de réaction positive formée par Q_1 et Q_2 maintient la conduction du thyristor, même après le retrait du courant de gachette qui avait servi à initialiser le phénomène. Une fois amorcé, le composant restera en état de faible impédance indéfiniment, jusqu'à ce que l'une des deux conditions suivantes soit remplie :

- La tension appliquée entre l'anode et la cathode du thyristor soit réduite de sorte que la jonction émetteur-base de Q_1 ou de Q_2 se bloque. Q_1 et Q_2 cesseront alors de conduire, dû à une absence de courant de base et le thyristor se bloquera.

- Le courant qui traverse le thyristor est réduit à un niveau inférieur à celui nécessaire au maintien (I_{holding}) du phénomène de conduction.

Il y a trois manières de déclencher le thyristor. La première, et la plus directe, est d'injecter extérieurement un courant suffisamment important dans chacune des gachettes. La seconde, moins évidente, est d'augmenter la tension appliquée entre l'anode et la cathode (V_{AK}), jusqu'à provoquer un claquage par avalanche dans la jonction N_1P_2 . Ceci provoque effectivement l'injection d'un courant dans la gachette du thyristor, le rend conducteur et le verrouille dans cet état. Le thyristor continuera à conduire même quand la tension V_{AK} sera réduite à une valeur inférieure à la tension de maintien ($V_{\text{sustaining}}$). La troi-

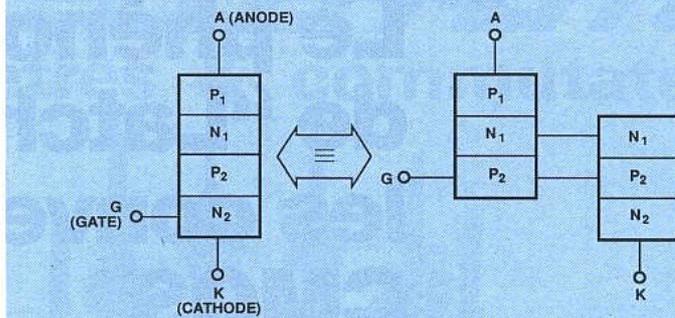


Figure 1 : Un SCR (thyristor) a une structure à quatre couches, mais peut aussi être configuré comme deux transistors bipolaires branchés ensemble comme ci-dessus.

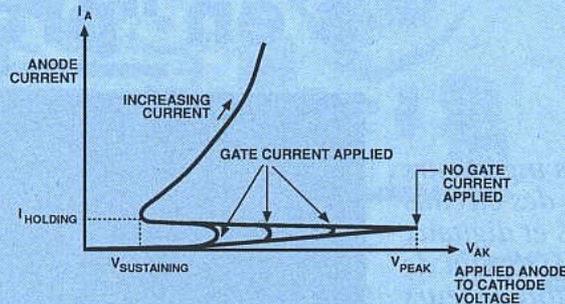


Figure 2 : Les caractéristiques typiques d'un thyristor montrent qu'une fois amorcé celui-ci conduit un courant important limité seulement par l'alimentation et la charge.

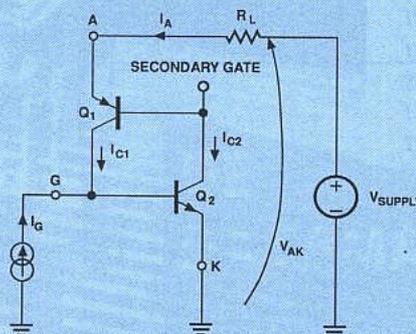


Figure 3 : La modélisation du thyristor en deux transistors bipolaires montre ici la boucle de réaction positive qui se forme quand les collecteurs de Q_1 et de Q_2 alimentent respectivement les bases de Q_2 et de Q_1 .

sième possibilité de déclenchement est une variation rapide de V_{AK} dans le temps ($\Delta V_{AK}/\Delta t$). Ainsi, un courant est injecté dans la gachette à travers la capacité de la zone de déplétion de la jonction N_1P_2 . Bien que la capacité de la zone de déplétion diminue quand V_{AK} augmente, et que cela réduit la quantité de courant injecté, un "slew rate" de valeur élevée peut encore provoquer un courant suffisant dans la gachette et amorcer le thyristor.

Il est à noter que les effets d'une tension de claquage et d'un $\Delta V_{AK}/\Delta t$ sur la gachette du thyristor sont amplifiés par la présence d'un courant de gachette déjà existant. Cela signifie que la tension de maintien et la valeur du "slew rate" ($\Delta V_{AK}/\Delta t$) qui amorce le thyristor seront d'autant plus faibles que le courant

de gachette déjà existant sera élevé. Il faut en tenir compte quand on utilise des circuits intégrés CMOS ayant une propension au "latch-up".

Relation entre les entrées/sorties digitales et les structures thyristor dans les convertisseurs CMOS :

Un schéma typique d'un inverseur CMOS est donné **figure 4**. Il contient un MOSFET canal N avec sa source et son substrat à la masse, ainsi qu'un MOSFET canal P avec sa source et son substrat au potentiel VDD. Cette structure d'entrée et de sortie, montée en inverseur pour des raisons de commodités, est représentative de toutes les entrées et sorties des convertisseurs CMOS de PMI. La diode

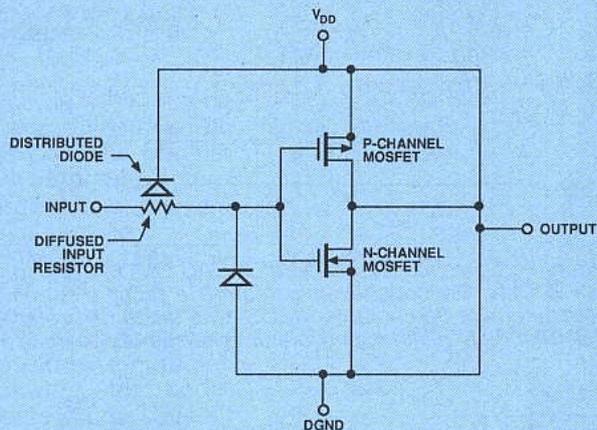


Figure 4 : Un inverseur CMOS comporte des diodes de protection qui améliorent la tenue aux décharges électrostatiques (ESD) du composant. Les diodes parasites de sortie sont automatiquement présentes du fait que les corps des MOSFETs sont connectés électriquement à VDD et DGND.

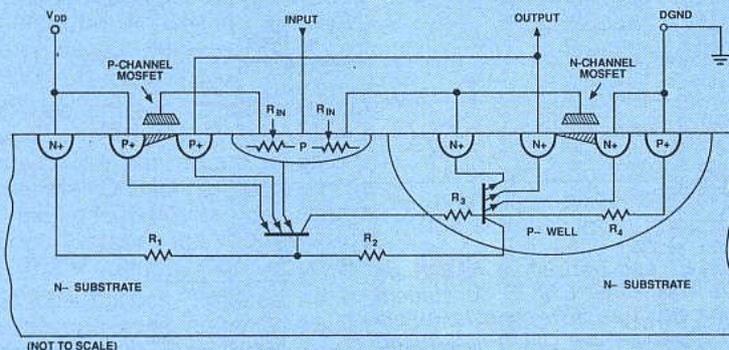


Figure 5 : Cette vue en coupe d'un inverseur CMOS avec ses diodes de protection d'entrée montre clairement la présence de transistors parasites PNP et NPN.

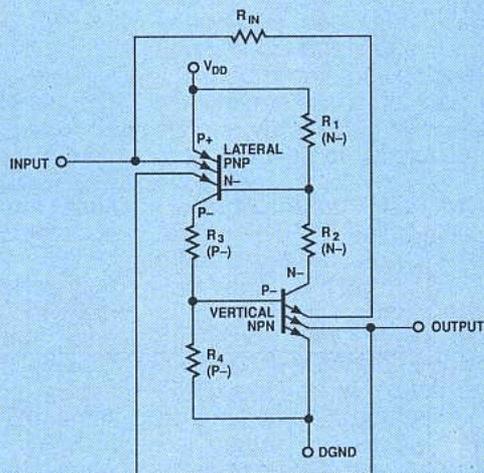


Figure 6 : En redessinant correctement les transistors parasites de la figure 5, nous reconnaissons maintenant aisément un SCR.

sortie/masse et la diode sortie/VDD sont dues au substrat et sont inhérentes à toute structure MOSFET.

La résistance d'entrée, la diode entrée/masse et la diode entrée/VDD (Distributed diodes) ont été délibérément incluses, afin de polariser les grilles par rapport à VDD et la masse. Ce circuit de protection d'entrée réduit fortement la sensibilité des structures MOSFET aux décharges électrostatiques dont la consé-

quence est une rupture d'oxyde. Cette protection est maintenant utilisée sur la plupart des circuits intégrés CMOS.

La polarisation en direct de n'importe laquelle des quatre diodes montrées figure 4 peut déclencher l'effet thyristor si le courant qui la traverse est suffisamment élevé.

La figure 5 est une coupe d'un inverseur CMOS, montrant comment sont constitués un canal P

et N MOSFET. Le canal P est formé directement dans le substrat de type N \ominus , alors que le canal N se trouve dans une cavité dopée P \ominus .

Un thyristor parasite à quatre couches, montré schématiquement figure 6, est créé quand un canal N et P MOSFET sont proches l'un de l'autre.

Le transistor vertical NPN multi-émetteur résulte de la fabrication du canal N MOSFET dans la cavité dopée P \ominus et le transistor PNP latéral à multi-émetteur résulte de la fabrication du canal MOSFET P \ominus dans le substrat de type N \ominus . Heureusement, le transistor PNP a une base importante et donc un faible gain en courant, β , habituellement inférieur à 1. Aussi, faut-il quelques centaines de milliampères de courant pour déclencher le thyristor parasite. Il faut noter que le thyristor parasite est directement connecté aux bornes de l'alimentation (VDD et DGND) du composant CMOS. Une fois déclenché, il offrira un chemin de faible impédance et permettra le passage d'un courant important. Ce phénomène est destructif si on le laisse persister car il aura pour conséquence la destruction du fil de "bonding" ou de la métallisation de la puce du fait d'une surchauffe excessive.

Dans un DAC CMOS, nous n'avons pas accès aux diverses terminaisons des portes digitales, mais le déclenchement du thyristor parasite peut encore se faire de multiples façons. La cause la plus commune est la tension d'entrée qui dépasse la tension d'alimentation VDD de 0,3 V à 0,7 V. Dans ce cas la jonction base-émetteur du transistor parasite PNP conduit et déclenche le thyristor. La situation est différente dans le cas d'une tension négative en entrée, car il y a une résistance en série avec la diode de protection connectée à la masse digitale DGND. La tension d'entrée peut ainsi descendre en-dessous de DGND d'une manière importante (habituellement 2 à 3 Volts) avant que la diode ne conduise. Ceci signifie que dans des conditions de fonctionnement normal, la marge de protection d'entrée est plus importante contre les dépassements négatifs que contre les dépassements positifs.

D'une manière similaire, si la tension en sortie excède VDD de 0,3 V à 0,7 V, le transistor parasite PNP conduira et déclenchera le thyristor. Le fait de descendre la tension de sortie de 0,3 V à 0,7 V en-dessous de

DGND fait conduire la jonction base-émetteur du transistor parasite NPN vertical et déclenche le thyristor.

Relation entre la masse analogique, la sortie analogique et la structure thyristor dans les DACs CMOS :

En plus des surtensions sur les entrées et sorties digitales développées dans le précédent paragraphe, ce phénomène de "latch-up" peut être déclenché de deux autres manières dans les DACs CMOS. Les DACs CMOS tels que ceux fabriqués par PMI incluent un circuit analogique sur la même puce que la logique (figure 7). Les courants s'écoulant du réseau couche mince R/2R sont "switchés" vers AGND ou vers la sortie Iout (nœud de sommation) à travers des transistors canal N. Ces transistors sont diffusés dans une cavité P et représentent un drain et deux sources. Cette deuxième cavité P est connectée à la masse analogique et non à la masse digitale.

La figure 8 montre comment une nouvelle structure thyristor parasite est créée avec les "switches" en courant NMOS. Si la sortie Iout descend en-dessous de AGND de plus de 0,3 V à 0,7 V, le transistor parasite NPN associé à la cavité analogique de dopage P conduit. Il peut en résulter un phénomène de "latch-up" à travers le thyristor parasite au moment du branchement des alimentations et si un courant suffisant s'écoule par Iout.

Notez qu'une diode de "clamping" additionnelle est insérée entre DGND et AGND comme montré sur la figure 9 formée par une diffusion N+ dans une cavité séparée P. Le rôle de cette diode de "clamping" est de réduire la sensibilité aux décharges électrostatiques des "switches" en courant à canal N. Malheureusement, la diode de protection entre DGND et AGND ajoute un autre thyristor parasite. Si DGND est supérieure de 0,3 V à 0,7 V à AGND, le transistor parasite NPN est polarisé en direct et il y a une très forte probabilité que le composant parte en "latch-up" lors de la mise sous tension.

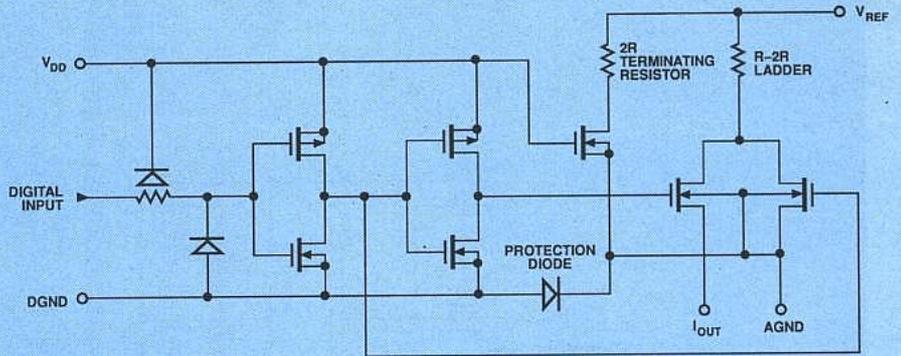


Figure 7 : Ce schéma simplifié d'un DAC CMOS avec son échelle de résistances R/2R en film couche mince montre le circuit d'entrée digitale, ainsi que les commutateurs de courants NMOS. Une diode de protection est incluse (entre DGND et AGND) afin d'améliorer la tenue aux décharges électrostatiques.

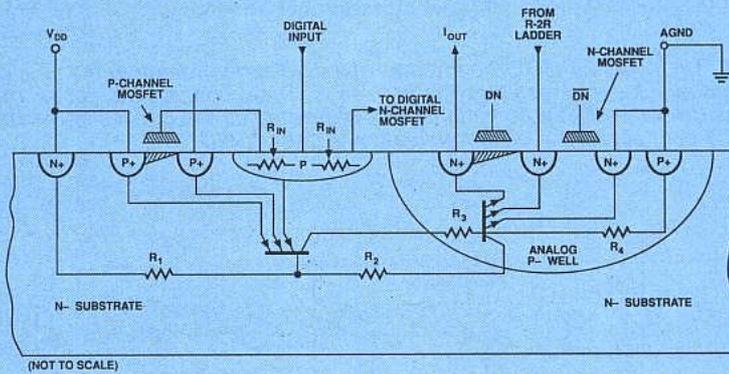


Figure 8 : Les transistors NMOS de sortie d'un DAC CMOS constituent (a) une structure SCR parasite, (b) qui peut provoquer un "latch-up" quand Iout est forcé à un potentiel inférieur de 0,3 V à AGND.

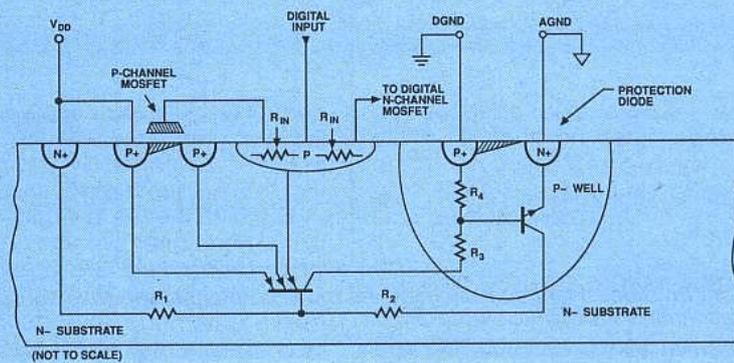
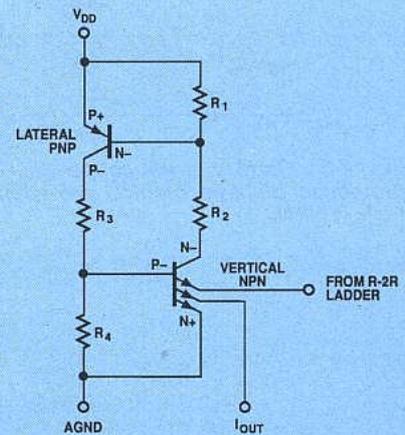
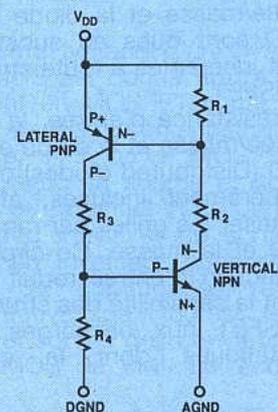


Figure 9 : la diode de "clamping" entre DGND et AGND (a) réduit la sensibilité aux décharges électrostatiques, mais malheureusement, ajoute un nouveau SCR parasite à la structure du DAC (b).



IDENTIFICATION DES CAUSES DU "LATCH-UP":

Maintenant que le phénomène de "latch-up" par thyristor a été expliqué, nous pouvons essayer d'identifier les situations potentiellement dangereuses pouvant entraîner la détérioration des circuits intégrés CMOS. La liste suivante des conditions à éviter, pouvant conduire au "latch-up" est importante à consulter avant toute nouvelle étude. Les règles suivantes doivent être appliquées pour toute étude utilisant des circuits intégrés CMOS.

1) Les entrées digitales ne doivent en aucun cas excéder de + 0,3 V la tension VDD. Ceci implique une coupure de l'alimentation digitale (ou autre système de sécurité) quand $V_{DD} = 0$.

2) Les entrées digitales ne doivent en aucun cas être inférieures de 2 V par rapport à la masse digitale DGND (la plupart des fiches techniques des autres constructeurs ne donnent que - 0,3 V maximum de sécurité).

3) Les sorties digitales ne doivent pas elles aussi être supérieures de 0,3 V à VDD ou inférieures de 0,3 V à DGND.

4) Pour un DAC CMOS, DGND ne doit pas pouvoir descendre en-dessous de AGND de plus de 0,3 V.

5) Pour un DAC CMOS, la sortie tout, en général, ne doit pas pouvoir descendre en-dessous de AGND de plus de 0,3 V. Quelques DACS peuvent tolérer des courants tout importants sans que cela entraîne un danger de "latch-up".

Même un circuit de conception très simple peut par ignorance, violer une ou plus des cinq conditions énumérées. Considérons le cas où un circuit intégré logique CMOS, dont l'alimentation coupée est à zéro volt, ayant son entrée pilotée par un autre circuit intégré logique, qui lui est alimenté par une autre alimentation indépendante de + 5 V. Dans ce cas, les diodes de protection supérieures du circuit intégré non alimenté se trouvent polarisées en direct et si le courant qui les traverse est suffisamment grand, un thyristor parasite peut être déclenché.

Cette situation arrive plus souvent qu'on ne le suppose. Spécialement dans les systèmes importants où chaque carte a son propre régulateur de tension d'alimentation, mais où les signaux logiques sont distribués, interconnectés de carte à carte.

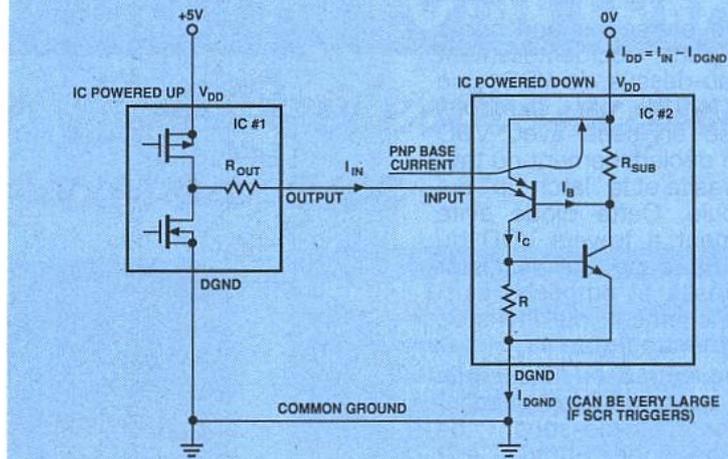


Figure 10 : Quand un circuit intégré CMOS non alimenté a une de ses entrées à plus de 0,3 V/0,7 V au-dessus de DGND, le transistor PNP conduira. Notez qu'avant que le thyristor ne se déclenche, le courant de base du transistor latéral PNP s'écoule.

Quand l'alimentation non-réglée est appliquée sur les cartes, certains régulateurs démarrent avant les autres, ce qui fait que les signaux logiques sont appliqués sur des entrées de circuits intégrés non encore alimentés.

La figure 10 montre comment cela arrive. Nous venons dans ce cas de violer la loi numéro 1. Cela peut amener certains circuits intégrés en "latch-up" et laisser passer des courants importants dès que l'alimentation leur est appliquée.

D'autres problèmes peuvent arriver, même dans le cas d'une simple carte, si les alimentations analogiques et digitales sont séparées.

Considérons un DAC CMOS alimenté en + 12 Volts, mais commandé par une logique CMOS + 5 Volts. Si le + 12 V arrive après le + 5 V, les diodes de protection des entrées digitales du DAC ne seront pas polarisées en direct et le "latch-up" ne pourra pas se produire.

Par contre, si le + 5 V arrive en premier et si une ou plusieurs entrées digitales du DAC sont à "1", les diodes de protection supérieures des entrées portées à "1" seront polarisées en direct et le "latch-up" surviendra probablement si le courant traversant ces entrées est suffisamment important. Avec l'augmentation du nombre des cartes d'acquisition de données et de sorties analogiques utilisées avec les micro-ordinateurs, l'absence d'une séquence de "mise en route" des alimentations + 5 Volts et +/- 12 Volts peut être une situation risquée. En effet, une séquence de mise sous tension maladroite est la

cause de la plupart des cas de "latch-up" des circuits intégrés CMOS, qu'il s'agisse de circuits logiques, de DACs ou d'amplificateurs opérationnels.

D'autres problèmes peuvent aussi être rencontrés quand les sorties logiques CMOS sont utilisées sur des charges réactives ou des lignes de transmission non équilibrées. Ces deux conditions peuvent provoquer un "overshoot" (impulsion positive) ou un "undershoot" (impulsion négative) suffisant pour polariser en direct les diodes parasites d'entrée ou de sortie et détériorer le fil de bonding ou la plage de sortie métallisée de la puce, si le courant est important durant le temps de suroscillation.

Heureusement, les problèmes de "latch-up" sont de plus en plus rares avec les circuits intégrés CMOS modernes. De nouvelles techniques de conception ont permis d'élever d'une manière considérable les courants minimum nécessaires (quelques centaines de milliampères) au déclenchement des thyristors parasites.

Cependant, l'utilisation de circuits intégrés à faible tendance au "latch-up" ne doit pas se substituer à la bonne conception d'un système.

TECHNIQUES DE PRÉVENTION DU "LATCH-UP":

Les recommandations suivantes se doivent d'être adoptées pour tout système qui viole une ou plusieurs des cinq lois précédemment décrites.

1) Si une entrée ou une sortie digitale peut accidentellement monter au-dessus de VDD, une diode (1N914 par exemple) connectée en série avec VDD évitera le déclenchement du thyristor parasite et le "latch-up" qui en découle. Cette diode évite l'écoulement à travers VDD du courant de base du transistor PNP parasite et empêche ainsi le déclenchement du thyristor. Ceci est montré **figure 11**.

2) Si une entrée ou une sortie digitale peut accidentellement descendre en-dessous de DGND, une diode "Shottky" (HP 5082-2835 par exemple) connectée depuis cette entrée ou cette sortie à DGND limitera l'excursion négative à $-0,3$ V ou $-0,4$ V. Cette diode évite la polarisation en direct de la jonction émetteur-base du transistor parasite NPN et empêche donc le déclenchement du thyristor. La **figure 12** montre comment connecter ces diodes "Shottky".

3) Si la masse digitale DGND peut occasionnellement dépasser la masse analogique AGND de plus de 0,3 Volts, une diode "Shottky" placée entre les deux broches concernées du circuit intégré évitera de faire conduire le transistor NPN parasite mis en cause. Cette protection est montrée **figure 13**. Une diode supplémentaire connectée tête-bêche avec la première, strappant DGND à AGND dans l'autre direction, permettra de diminuer le bruit digital injecté dans le DAC.

4) Dans les montages où la broche IOUT d'un DAC CMOS peut occasionnellement être polarisée à une tension inférieure à AGND, une diode "Shottky" branchée entre IOUT et AGND évitera le "latch-up" aux circuits intégrés sensibles. Ce problème arrive parfois quand on utilise en sortie du DAC un amplificateur opérationnel bipolaire rapide en montage conversion courant/tension. Durant les périodes de transitions, l'entrée inverseuse de l'amplificateur opérationnel présente une faible impédance entre la sortie IOUT et l'alimentation négative de l'amplificateur. Un DAC non protégé par une diode "Shottky" risque alors d'être détruit.

5) Dans les systèmes où les longueurs des connexions digitales entre les circuits intégrés sont importantes et sont sujettes à des phénomènes d'oscillations inductives, des résistances d'amortissement de 10 à 100 ohms en série doivent être utilisées. Cette résistance augmente

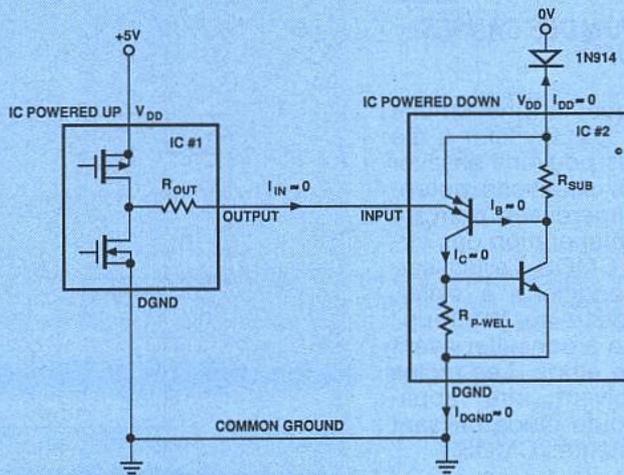


Figure 11 : Le fait d'ajouter une diode silicium de faible coût en série avec la broche VDD du circuit intégré non alimenté évite que le courant de base du transistor latéral PNP ne s'écoule et déclenche le thyristor.

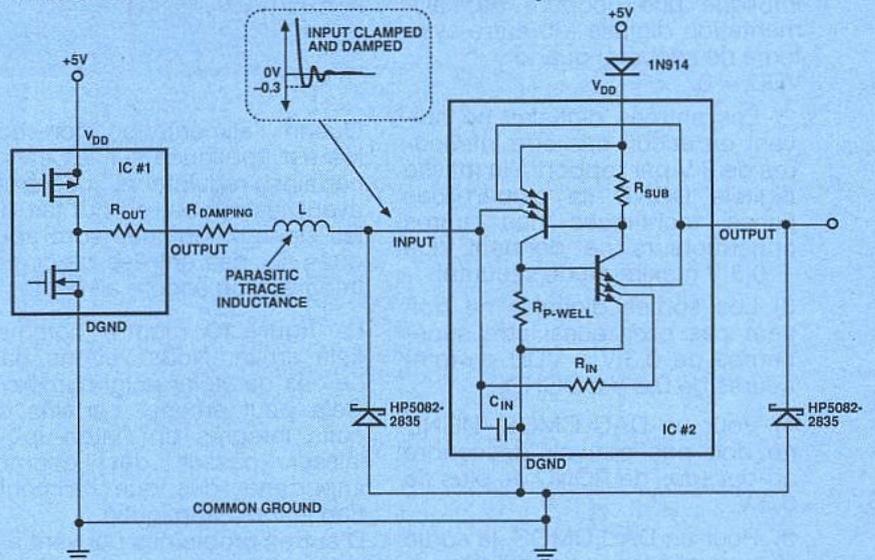


Figure 12 : L'addition de diodes "Shottky" en entrée et en sortie par rapport à DGND d'un circuit intégré CMOS protège des impulsions négatives pouvant faire conduire le transistor parasite NPN et déclencher le thyristor. La résistance d'amortissement permet de diminuer les oscillations dues à de longues connexions.

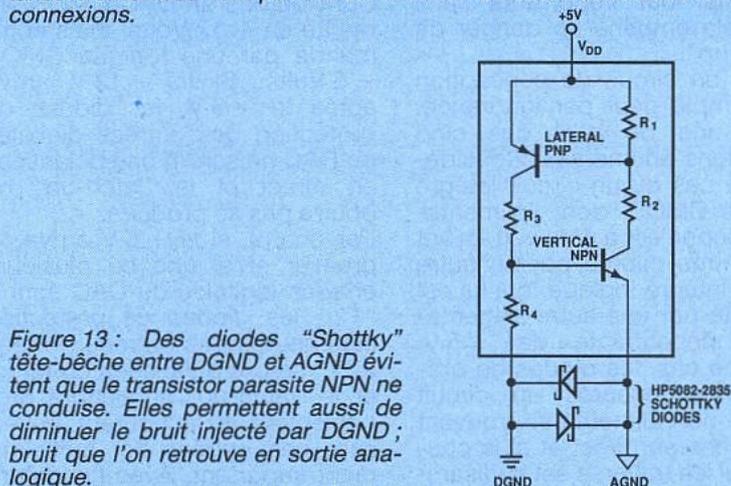


Figure 13 : Des diodes "Shottky" tête-bêche entre DGND et AGND évitent que le transistor parasite NPN ne conduise. Elles permettent aussi de diminuer le bruit injecté par DGND ; bruit que l'on retrouve en sortie analogique.

le facteur d'amortissement du circuit équivalent RLC et l'oscillation diminuera plus rapidement. Ceci permettra d'éviter que les diodes de protection d'entrée ou de sortie ne conduisent. En appliquant ces procédures relativement simples et peu onéreuses, vous éviterez les problè-

mes de "latch-up" communément rencontrés quand on utilise des circuits intégrés CMOS.

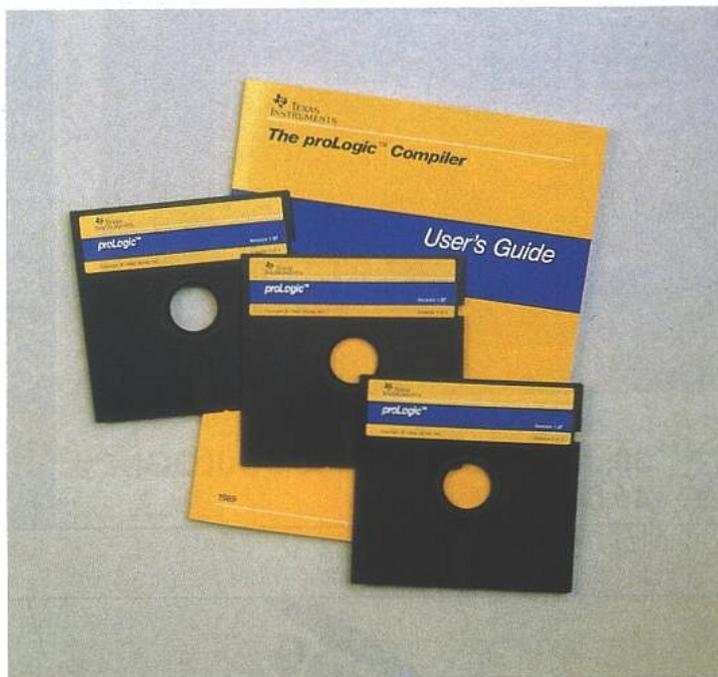
D'après la note "AN109 PMI" par Mark Alexander" traduction, adaptation Erik Gaudibert, Bourns Ohmic.

PROLOGIC : un compilateur logique pour PAL

Il aura fallu l'apparition de programmeurs adaptables sur compatibles PC et accompagnés des logiciels correspondants, pour que la technique des réseaux logiques programmables (PAL) se démocratise véritablement. Un bon "compilateur logique" peut en effet décharger l'utilisateur de la partie la plus fastidieuse de la programmation des PAL : la mise au point du "plan des fusibles".

Ce genre de logiciel coûte normalement fort cher, du moins s'il doit être utilisable avec la quasi-totalité des PAL du marché.

L'originalité majeure du compilateur PROLOGIC est d'être distribué gratuitement par TEXAS INSTRUMENTS. En revanche, il ne supporte que les PAL appartenant à la gamme commercialisée par ce fabricant, laquelle englobe toutefois les références les plus populaires.



LE "PACKAGE" PROLOGIC DE TEXAS :

Le logiciel PROLOGIC est à l'origine une création de la firme américaine INLAB Inc., capable de supporter une très grande variété de PAL de différentes marques.

La version offerte gracieusement par TEXAS INSTRUMENTS est pour sa part "limitée", en ce sens que les fichiers de caractéristiques des produits concurrents ont été supprimés. Cela permet au logiciel de tenir sur seulement trois disquettes 5 pouces 1/4, encartées dans un manuel d'utilisation d'environ 120 pages au format A4.

En principe, PROLOGIC est destiné à fonctionner sur un compatible PC équipé d'un disque dur, mais il est possible de se contenter d'une machine n'en possédant pas en copiant sur une disquette (si possible de 720 ko) les seuls fichiers nécessaires à un

travail donné (le logiciel n'est pas protégé contre la copie).

Rédigé en anglais, le manuel comprend une brève mais claire introduction à la technique des PAL, et un mode d'emploi simplifié du logiciel : il ne répond pas à toutes les interrogations de l'utilisateur novice, mais lui permet tout de même de se tirer d'affaire au prix de quelques tâtonnements qui se révèlent d'ailleurs très profitables sur le plan pédagogique !

On y trouve également les schémas internes des composants programmables supportés par le logiciel, à savoir :

16L8, 16R4, 16R6, 16R8, 16N8, 16P8, 18N8, 20L8, 20R4, 20R6, 20R8, 20L10, 20X4, 20X8, 20X10, 22V10, 22VP10, 105B, 167B, 506, 507

UTILISATION DE PROLOGIC :

En tant que "compilateur", PROLOGIC est un logiciel destiné à traduire un fichier "source" écrit dans un langage évolué, en un fichier "objet" très proche du matériel.

Ici, le fichier source peut être rédigé à l'aide de n'importe quel éditeur de texte, à partir d'équations booléennes, de tables de vérité, ou de diagrammes d'état, au choix de l'utilisateur.

Insistons sur le fait que cette souplesse de formulation du "cahier des charges" est celle d'un compilateur de très haut niveau, nettement supérieure à celle de logiciels plus anciens comme, par exemple, le fameux PALASM.

La syntaxe d'écriture du fichier source n'est pas plus complexe que celle du BASIC ou du TURBO-PASCAL, mais il faut la respecter strictement : comme tout compilateur, PROLOGIC ne détectera les erreurs, même les plus bénignes, qu'au terme d'un traitement pouvant durer plusieurs minutes.

Ce genre de problème étant supposé réglé, PROLOGIC délivre un "fichier JEDEC" pouvant être exploité par n'importe quel programmeur de PAL compatible PC ou téléchargeable par ligne RS 232, mais aussi un "dossier technique" très complet sur dis-

Les techniques numériques au service du son : micro-écho digital

Le milieu musical baigne depuis une dizaine d'années dans le numérique. En témoigne la norme internationale "MIDI" respectée par tous les constructeurs et qui permet le dialogue entre les différents matériels dotés de cette précieuse interface.

Au niveau de l'amateur, nous n'en sommes pas encore là. Cependant, il devient urgent d'aborder l'exploitation digitale du signal audio si on veut éviter le ridicule.

Le micro-écho proposé dans ces lignes permet de "sauter le pas" dans un domaine passionnant qui n'a pour seules limites que l'imagination et... vos moyens financiers, bien sûr ! En effet, les techniques employées recourent bien souvent à des composants qui sont rarement bon marché. Rassurez-vous, ce n'est pas le cas de cette réalisation.

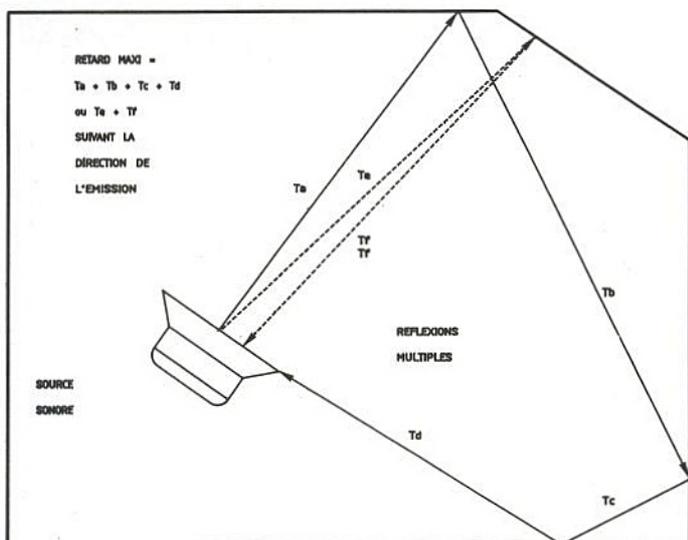
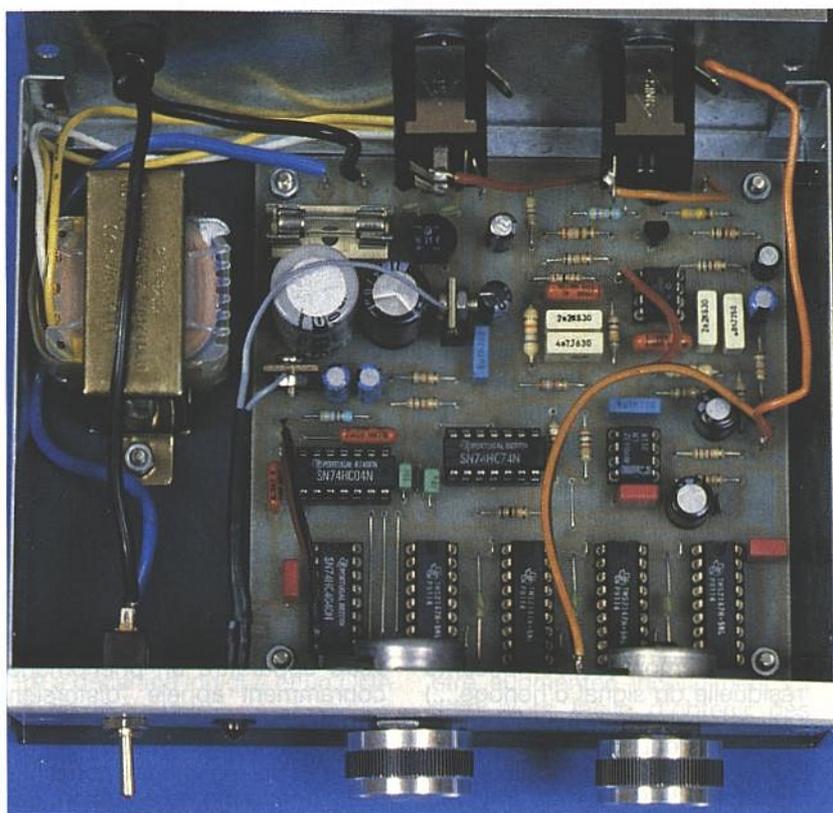


Figure 1

GENÈSE D'UN ÉCHO NATUREL

Physiquement, l'écho correspond à la répétition d'un son par réflexion sur les parois environnantes. Ces réflexions peuvent être multiples, ce qui implique la répétition successive du son jusqu'à l'extinction totale (figure 1).

Lors de réflexions multiples sur des parois rapprochées, comme par exemple dans une grande salle, l'effet obtenu correspond à la réverbération. En fait, la différence essentielle entre écho et réverbération réside dans la durée du retard entre deux répétitions. Pour obtenir les mêmes résultats, il faudra faire appel à l'une des "ligne à retard" électroniques que nous allons vous présenter.

Nous passerons sous silence les lignes à retard électro-mécani-

ques, qui étaient basées sur l'élasticité d'un ressort, ou encore sur l'enregistrement avec lecture différée d'une bande magnétique. Ces pratiques "barbares" ont d'ailleurs rapidement laissé la place à des procédés purement électroniques, dès lors que l'évolution technologique le permet. En particulier, les techniques d'échantillonnage du signal ont profondément modifié le paysage des équipements audio-visuels.

Principes de base de l'échantillonnage

L'échantillonnage consiste à découper le signal dans le temps, à intervalles réguliers, de façon à obtenir une approximation suffisamment conforme à l'original (figure 2a). Cette procédure permet de limiter l'acquisition du signal aux seuls échantillons représentatifs de celui-ci, que l'on pourra alors coder, traiter ou mémoriser plus facilement. L'intégrité du signal dépendra principalement de la quantité d'échantillons prélevés par intervalle de temps : pour la réalisation d'une ligne à retard électronique, il sera donc nécessaire de réaliser un compromis entre fidélité de restitution et volume de stockage à mettre en œuvre, ce dernier étant lié à la fréquence d'échantillonnage.

C'est une technique qui apporte un bruit de fond (bruits de quantification et de commutation, distorsion harmonique, composante résiduelle du signal d'horloge,...) qui est inversement proportionnel à la fréquence de l'horloge du système. Cette dernière, qui détermine la vitesse de transfert des échantillons de l'entrée du dispositif vers la sortie, sera donc choisie de préférence supérieure à 100 kHz. En plus, il sera impératif de placer un filtre passe-bas en sortie du montage afin d'éliminer la plupart des résidus indésirables.

Figure 2 a

technologiques du dispositif employée, mais la fréquence minimale de l'horloge dépend essentiellement de la largeur de bande que l'on désirera obtenir. En effet, la période du signal traité devra être au moins supérieure au double de la période du signal appelé, sous peine de voir apparaître un phénomène couramment appelé "distorsion par déchirure", car on ne peut plus retrouver l'intégralité du signal d'entrée même après filtrage (théorème de Shannon, qui constitue la base de la théorie de l'échantillonnage). En pratique, il faudra également placer un filtre passe-bas à l'entrée de la ligne à retard pour respecter cette condition, comme l'illustre le schéma fonctionnel de la figure 2b.

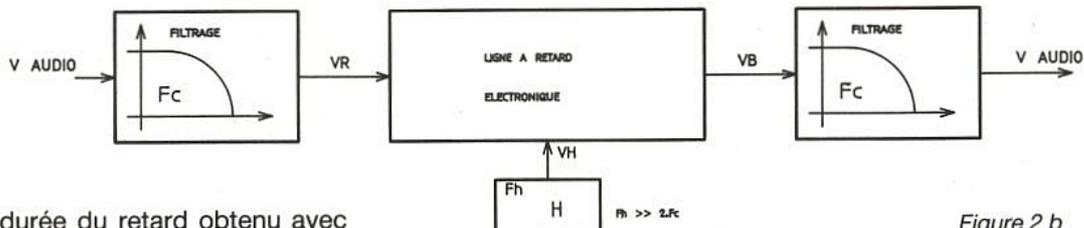
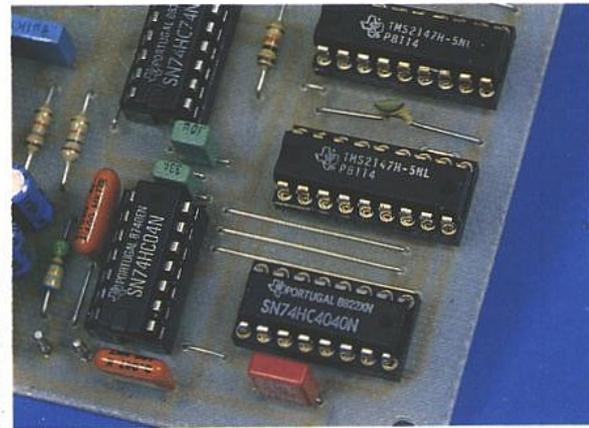
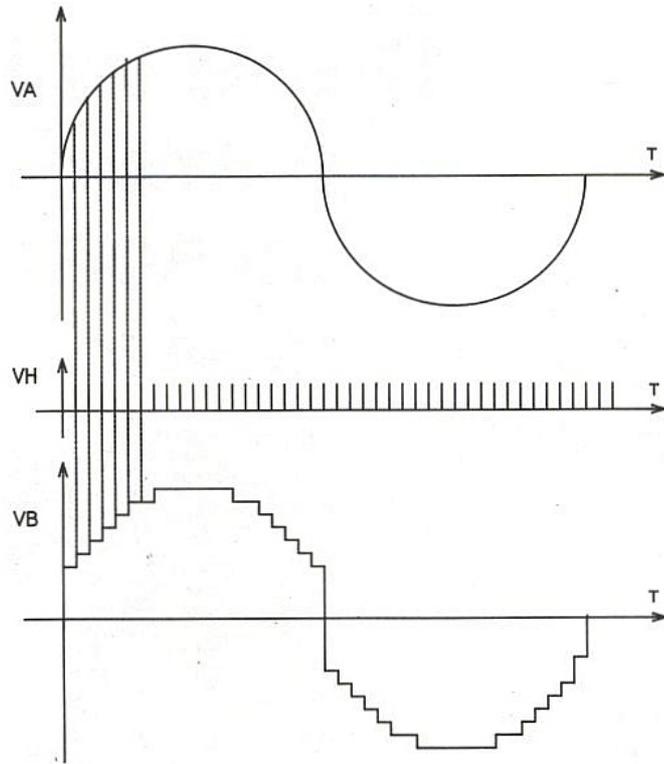


Figure 2 b

La durée du retard obtenu avec un système à échantillonnage dépend de deux facteurs, qui sont le nombre de cellules de la ligne et la fréquence d'horloge qui lui est appliquée. La fréquence maximale de fonctionnement dépend des limitations

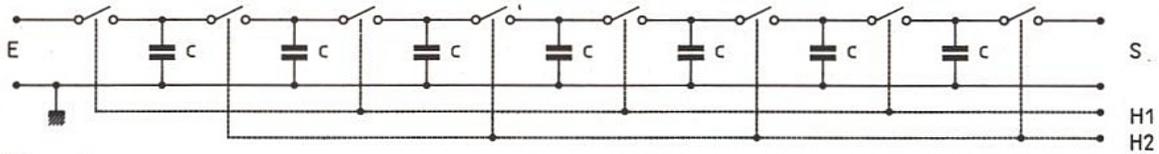


Figure 3

Les lignes à retard analogiques

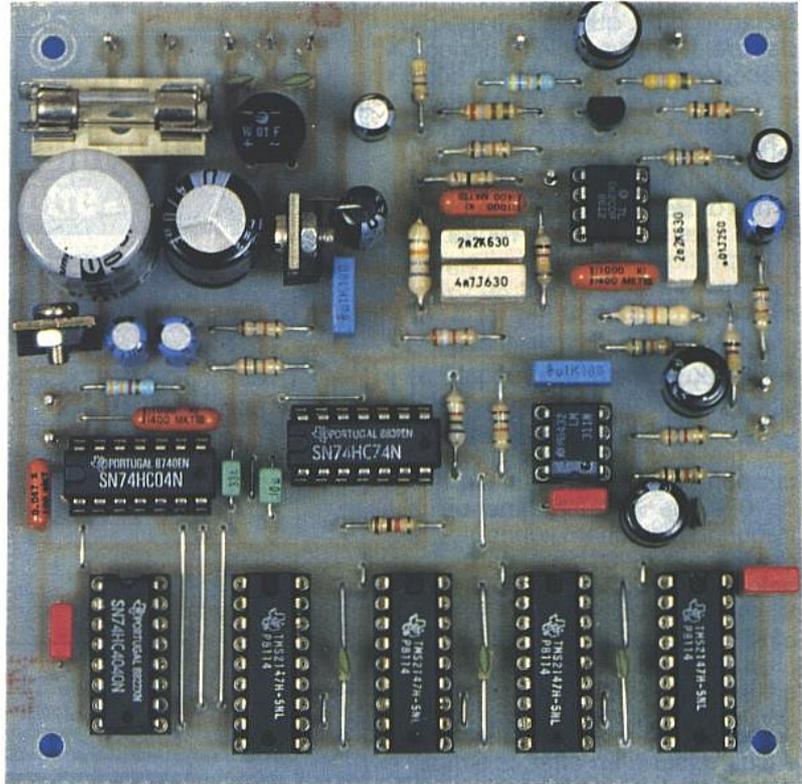
Ces composants sont couramment nommés par l'une de leurs appellations anglo-saxonnes "BBD" (pour Bucket-Brigade Devices) ou "CCD" (Charge Coupled Devices). Les lignes à retard à échantillonnage analogique sont composées d'une série de registres à transfert de charges encapsulés dans un boîtier DIL 8 broches (source Reticon). Le principe de fonctionnement de ces circuits est illustré sur la figure 3.

A chaque impulsion de l'horloge H1, on prélève un échantillon du signal présent à l'entrée. C'est un condensateur qui est chargé de mémoriser cet échantillon jusqu'à l'impulsion de H2 qui le transfère au condensateur suivant. Simultanément, H2 transfère en sortie le dernier échantillon de la chaîne de registres. En alternant H1 et H2, on obtient la progression des échantillons de l'entrée vers la sortie. Les interrupteurs électroniques (transistors MOS) possèdent une impédance suffisamment élevée pour éviter aux condensateurs de se décharger intempestivement lors de la phase de mémorisation. Pendant la phase de transfert, ils sont chargés d'amplifier sensiblement les échantillons afin de leur restituer leur niveau d'origine jusqu'à la sortie.

Cependant, la dégradation des échantillons est inévitable et on ne peut espérer obtenir que des retards relativement courts avec ces procédés. D'ailleurs, l'unique avantage de ces composants réside dans leur relative simplicité de mise en œuvre, leur prix de revient étant très élevé.

Les lignes à retard numériques

Une ligne à retard numérique est essentiellement composée de



trois maillons : un CAN, un registre à décalage logique et un CNA en fin de chaîne.

L'avantage du numérique par rapport à l'analogique est évident : le signal audio d'origine est codé sous la forme d'une suite de 1 et de 0 à l'aide d'un convertisseur analogique/numérique, puis transite sous cette forme dans les registres à décalage logiques avant de subir une conversion inverse (figure 4). Or, en logique, l'information binaire est facile à régénérer sans la moindre dégradation et l'immunité aux bruits est excellente. Les registres à décalage étant réalisés à partir de mémoires statiques ou dynamiques, la dimen-

sion du plan mémoire pourrait être augmentée indéfiniment : il sera alors facile d'obtenir des retards supérieurs à la seconde sans altération de qualité des signaux traités.

Deux techniques sont couramment employées pour convertir les signaux audio : la conversion analogique/numérique parallèle, de 8 à 12 bits, qui procède par approximations successives, et la modulation delta qui n'utilise qu'un seul bit pour coder le son : c'est cette dernière que nous utiliserons pour sa simplicité de mise en œuvre et son coût dérisoire.

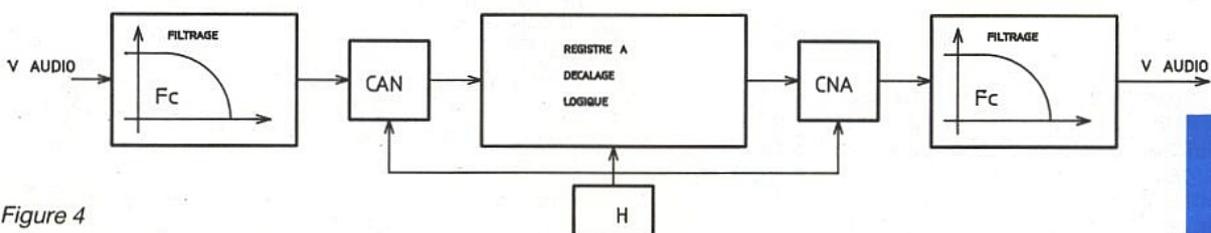


Figure 4

La modulation delta

Le principe de fonctionnement de la modulation delta est très simple, comme en témoigne le schéma simplifié de la **figure 5 a**. Un registre tampon délivre des échantillons numériques dont la valeur dépend de la comparaison entre le signal d'entrée V_e et un échantillon V_r , qui est l'image de V_e prélevé, au cycle d'horloge précédent. V_r se présente sous la forme d'une pente continûment variable, issue de l'intégrateur RC, dont la polarité dépend du niveau logique mémorisé en sortie du registre. C'est de cette façon que le signal V_r reproduit asymptotiquement le signal d'entrée correspondant au cycle d'horloge précédent (**figure 5 b**).

L'information " V_n " délivrée par la sortie du registre représente le signe de la différence entre V_e et V_r sous forme binaire. Lorsque V_e reste constant, le registre tampon délivre une suite alternée de 0 et de 1, au rythme de la fréquence d'échantillonnage. La modulation delta consistant globalement à coder la dérivée de V_e , la démodulation est encore plus simple puisqu'il suffit d'intégrer le signal V_n pour retrouver celui d'origine (**figure 5 c**).

Le bilan à la restitution est moins encourageant. En effet, la simplicité du codage de la modulation delta provoque l'apparition d'une distorsion de quantification non négligeable. Elle ne pourra être efficacement atténuée qu'en choisissant une fréquence d'échantillonnage élevée, supérieure de 5 à 10 fois au minimum imposé par le théorème de Shannon (2 fois).

Le registre à décalage logique

Conçu à partir de mémoires statiques, sa réalisation tient plus de l'astuce que de la prouesse technologique. On joue sur les temps d'accès des circuits afin de réduire l'architecture du montage au strict minimum, comme on peut le constater sur le schéma de la **figure 6** : deux portes inverseuses et un compteur suffisent pour piloter la RAM. Le plan mémoire pourrait d'ailleurs être étendu à l'infini, à condition toutefois de respecter les sortances de la logique de contrôle.

Précisons brièvement le principe de base qui a été utilisé. On effectue la scrutation de toutes les cellules de la RAM, en procédant comme suit : la cellule pointée est d'abord positionnée en lecture, afin de diriger la donnée

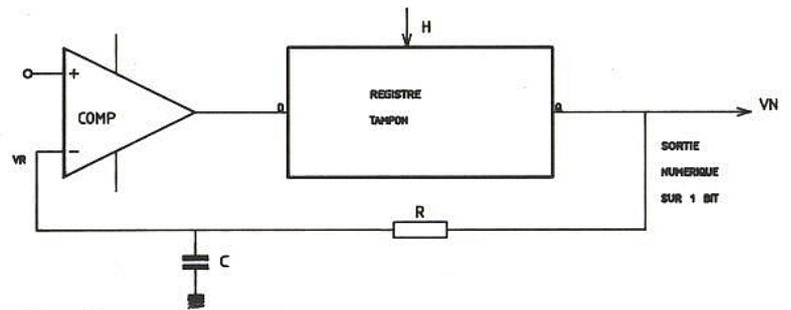


Figure 5 a

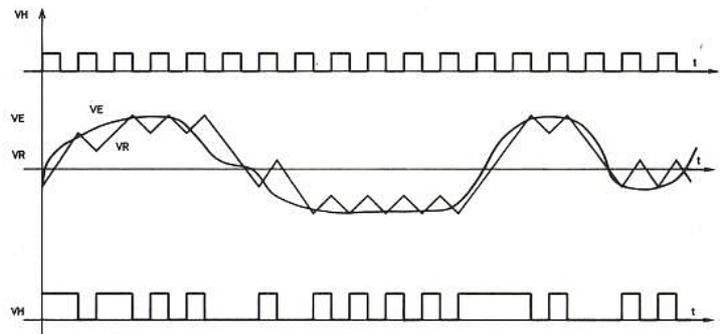


Figure 5 b

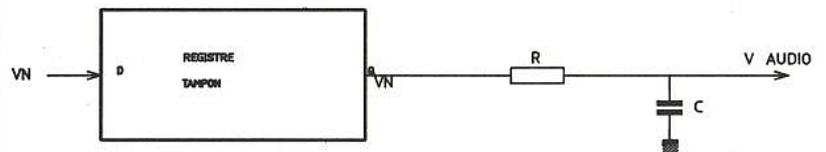


Figure 5 c

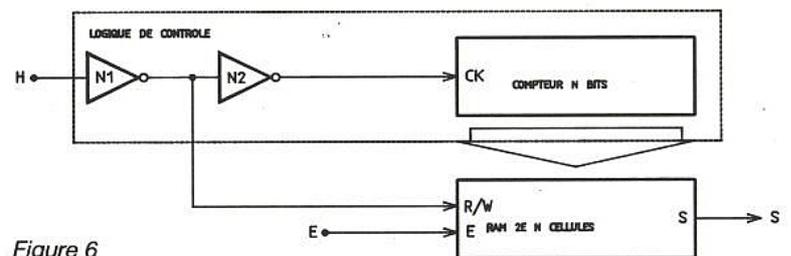


Figure 6



correspondante sur le CNA. Avant de passer à la cellule suivante, on écrase la donnée qui vient d'être lue avec un nouvel échantillon issu du CAN, en positionnant la RAM en écriture. On peut alors la replacer en lecture et incrémenter le compteur afin de renouveler l'opération avec la cellule suivante. De cette façon, on assure la continuité de la progression des échantillons, en obtenant le retard τ suivant :

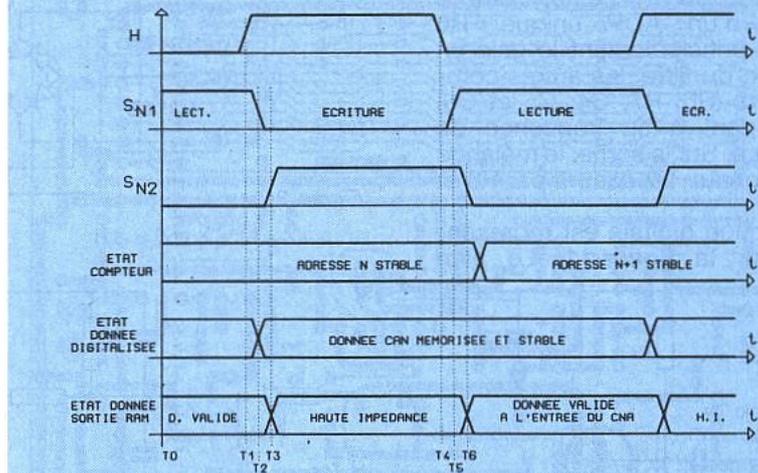
$$\tau = \frac{\text{Nombre de cellules RAM}}{\text{Fréquence d'échantillonnage}}$$

En effet, chaque échantillon mémorisé ne sera ressorti qu'après un balayage complet de la mémoire. Les chronogrammes de la **figure 7** devraient aider les plus téméraires à saisir le principe de mise en œuvre exact du dispositif. Vous remarquerez que la synchronisation des convertisseurs est primordiale pour assurer à l'ensemble un fonctionnement irréprochable : convertisseurs, mémoires et logique de contrôle forment un tout indissociable ! Il est envisageable d'exploiter le même dispositif avec des mémoires dynamiques qui permettraient d'obtenir des retards considérablement plus longs. Avec le multiplexage des adresses de la RAM, la circuiterie de commande serait évidemment plus lourde et sortirait du cadre de notre réalisation.

PRÉSENTATION DU MICRO-ÉCHO DIGITAL

Le schéma fonctionnel de la **figure 8** représente l'architecture complète de notre montage. Le qualificatif de "micro-écho" provient des limitations que nous nous sommes imposés :

- un circuit imprimé réduit qui permet de loger l'ensemble dans le coffret ESM EC15/05, écono-



T0 : conditions initiales. La RAM, en lecture, présente une donnée à l'entrée du CNA. Le registre tampon du CAN contient une valeur stable de VN. Les adresses sont stables.

T1 : Le front montant de l'horloge autorise la mise en mémoire de la donnée dans le CNA. Simultanément, il provoque le maintien en sortie du CAN d'une nouvelle donnée numérisée.

T2 : La RAM passe en écriture. L'adresse ne changeant pas (le compteur est déclenché sur un front descendant, alors que N2 va fournir un front montant), la RAM va mémoriser la nouvelle donnée à l'emplacement de celle qui vient d'être lue.

T3 : La RAM est stabilisée en écriture. Sa sortie passe du même coup en haute impédance.

T4 : Le front descendant de H est inactif pour les registres des CNA et CAN. Par contre, il va modifier les états de N1 et N2.

T5 : N1 provoque la remise en lecture de la RAM avant que N2 ait pu déclencher le compteur. (Donc avant l'incréméntation des adresses). Cette procédure permet d'éviter d'écraser la donnée de l'adresse suivante avant qu'elle ait pu être lue.

T6 : Le front descendant de N2, en retard sur H et N1, incréménte le compteur afin de sélectionner l'adresse suivante de la RAM.

La mémoire va donc délivrer en sortie la donnée correspondante qui restera stable jusqu'au prochain basculement de N1. Le cycle peut alors recommencer.

Figure 7

mique et très esthétique.

- il n'y a ni réglage, ni mise au point à effectuer : une réalisation soignée doit aboutir au bon fonctionnement sans aucun équipement de mesure.

Le retard peut être réglé entre 100 ms (réverbération) et 250 ms (écho), un potentiomètre de réinjection permettant d'obtenir une vingtaine de répétitions environ.

- une bande passante restreinte à 2 kHz pour les signaux retardés, afin de réduire au maximum les bruits d'échantillonnage avec une structure de filtrage très simple.

- une fréquence d'horloge minimale de 65 kHz, afin d'obtenir un écho maximal en limitant le volume de mémoire.

- un plan mémoire de 16 K/bits qui permet, associé à la fréquence d'échantillonnage de 65 kHz, d'obtenir un écho de 250 ms !

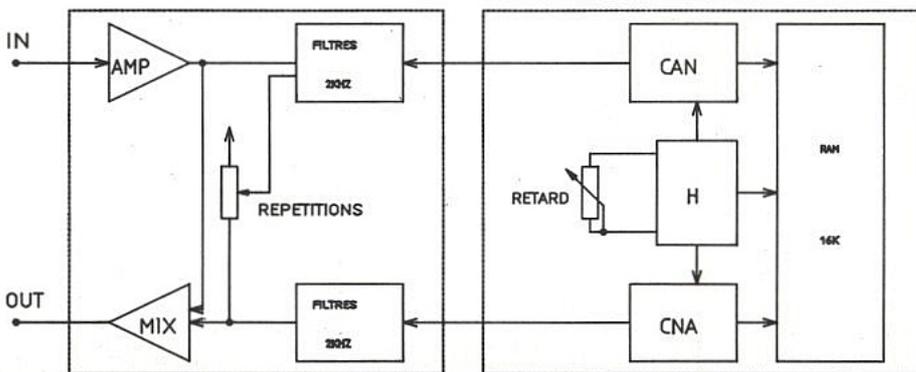
On recueille en sortie le mélange du son direct avec le son retardé.

Passons rapidement à l'alimentation, simplifiée au maximum, dont le schéma est indiqué en **figure 9**. Un classique régulateur intégré est chargé de délivrer une tension positive + 5 V aux circuits logiques, le deuxième permettant de fournir une source symétrique à la section analogique, présentée sur la **figure 10**.

La préamplification d'entrée est assurée par un transistor à faible bruit T1, pour des raisons d'encombrement. Le schéma tel que présenté est très sensible. 50 mV injectés conduisent à l'écrêtage.

Pour ceux qui désirent travailler en insertion au niveau ligne, nous conseillons d'ajouter un potentiomètre de 47 k Ω en diviseur de tension sur l'entrée. La structure des étages de filtrage, qui est

Figure 8



peu courante, permet d'obtenir un filtre du troisième ordre à l'aide d'un AOP unique. R6 ajuste principalement le gain en tension du filtre, les autres composants (R6, R7, C4, C5 et C6) participant à sa fréquence de coupure. Sur la sortie, le mélange des signaux est assuré par R8 et R10.

La section digitale est représentée sur la **figure 11**. Le plan

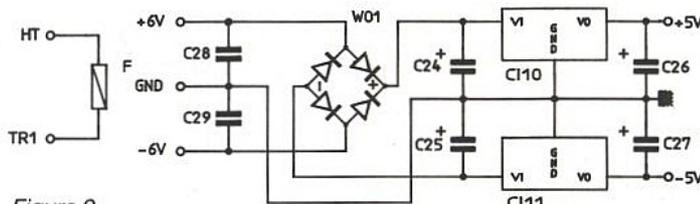


Figure 9

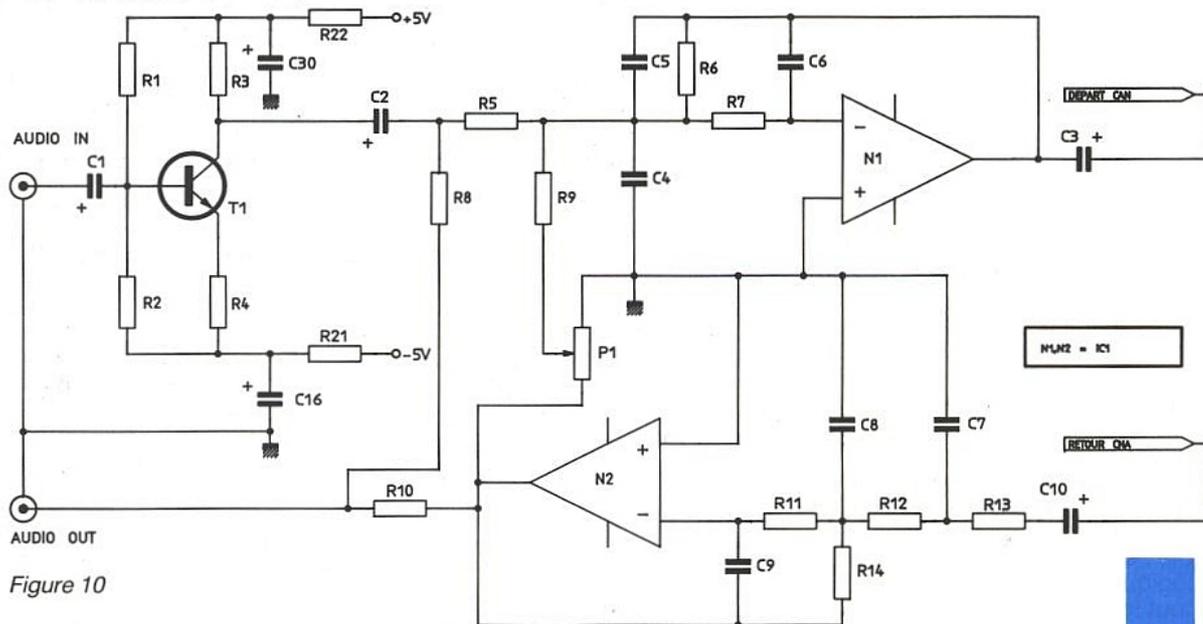


Figure 10

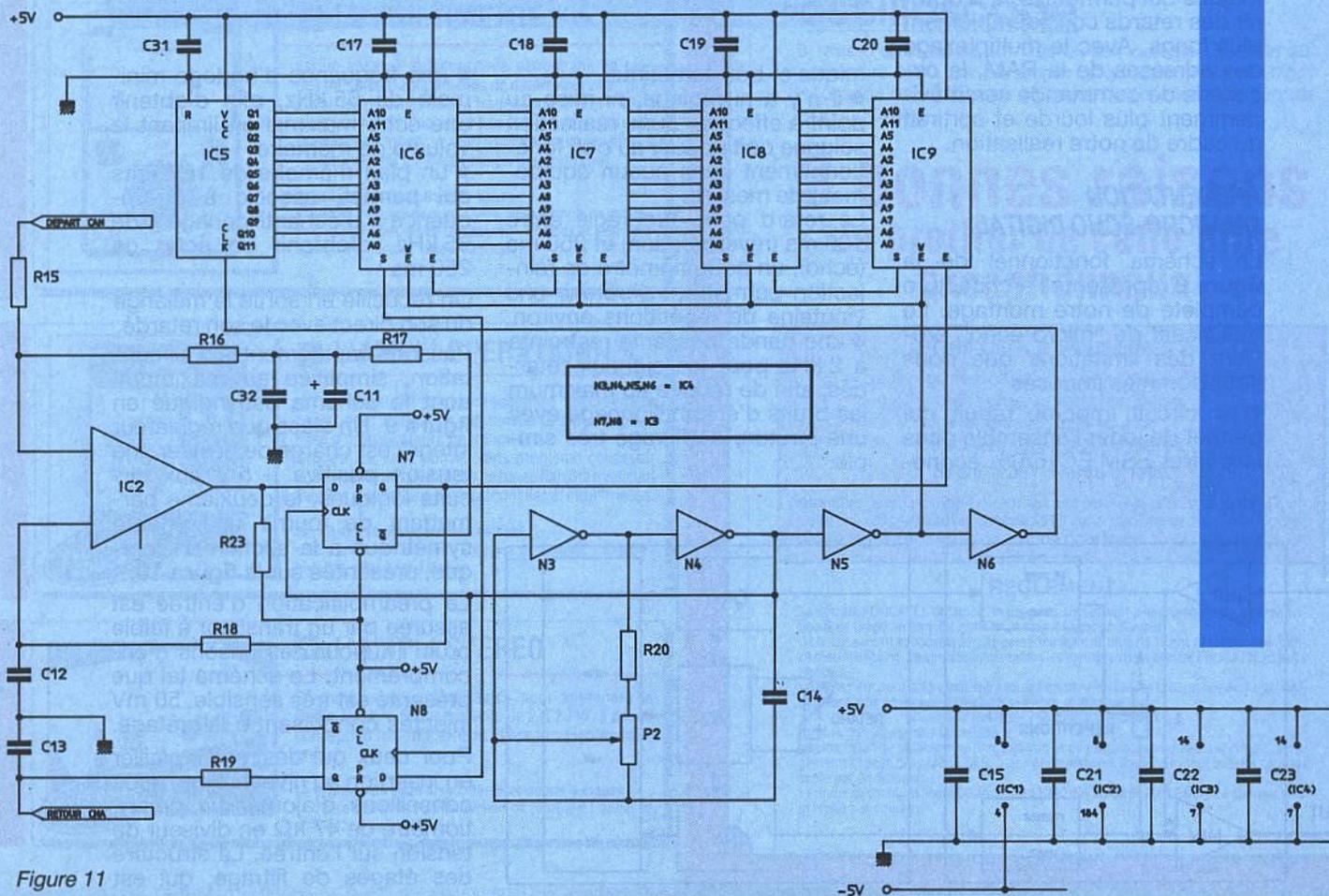


Figure 11

mémoire est composé de quatre boîtiers RAM 2147, de $4\text{ K} \times 1$, dont les entrées et sorties ont été connectées en série. Le registre à décalage logique obtenu est constitué exactement de 16 384 cellules. Le CNA est bien un simple intégrateur, tandis que le CAN ne diffère que par le pull-up de sortie R23 (IC2 étant à collecteur ouvert), et la polarisation de l'entrée du comparateur par (R16, R17 et C11). L'horloge est classique, et ne nécessite aucun commentaire particulier. Rappelons simplement la relation qui lie fréquence et composants associés :

$$F_h = \frac{1}{2,2 \cdot (R_{20} + P_2) \cdot C_{14}}$$

On aura remarqué l'important découplage, imposé par les commutations de la section digitale.

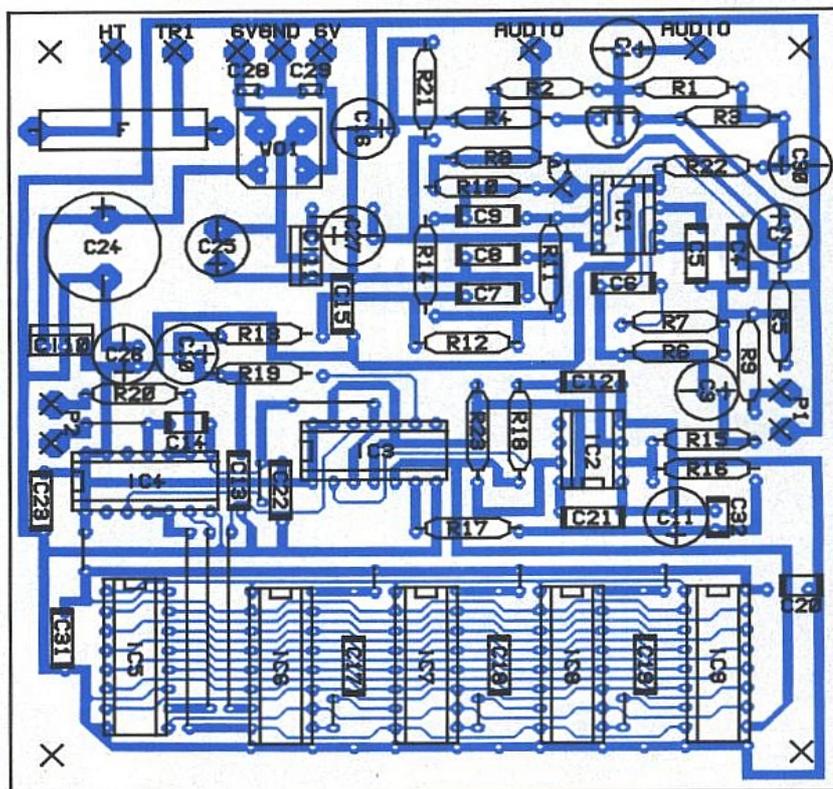
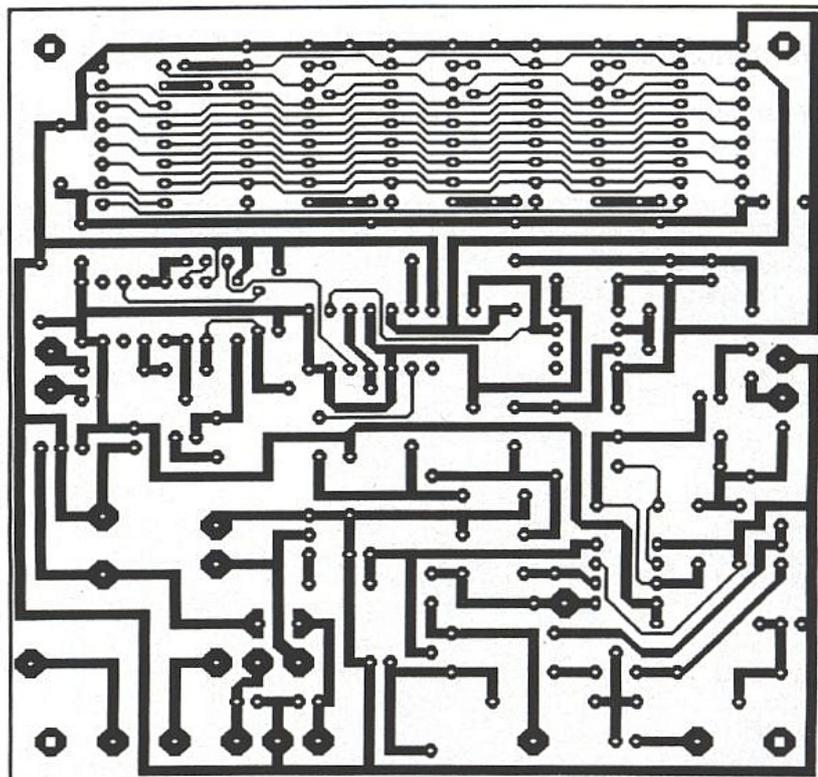
RÉALISATION PRATIQUE

Le tracé des pistes est indiqué en **figure 12a**, et l'implantation des composants en **figure 12b**. Seul le plan mémoire présente quelques difficultés de tracé, en raison de la distribution parallèle des adresses. C'est d'ailleurs dans cette zone que sont situés la majorité des 14 straps du circuit. Le compteur est un modèle 74 HC 4040, pour des raisons de bruit de commutation. Un classique CD 4040 convient également si des problèmes d'alimentation se font sentir, moyennant évidemment une légère augmentation du bruit de fond. Des supports sont indispensables de IC5 à IC9, étant donné l'investissement qu'ils représentent.

Il sera judicieux, avant câblage des composants sur la carte, de percer coffret et circuit simultanément. Il serait prudent de réaliser un nœud anti-arrachage sur le cordon secteur, afin d'éviter tout risque de choc électrique lors des manipulations. La diode électroluminescente est câblée directement sur les semelles des régulateurs, R24 étant insérée en série lors du câblage.

CONCLUSION

Concilier simplicité et qualité n'étant vraiment pas évident, il ne faudra pas attendre une restitution de haute-fidélité de la part de cette réalisation. En effet, il faut garder à l'esprit que la largeur de bande de l'écho est limitée à 2 kHz environ, avec un bruit de fond résiduel non négligeable au-dessous de 100 kHz



de fréquence d'horloge. Qu'importe, nous avons prouvé que le numérique peut répondre à certaines applications sans ressembler pour autant à une usine à gaz.

J. Lefèvre

Nomenclature

Résistances

R₁ : 470 kΩ
R₂ : 47 kΩ
R₃ : 10 kΩ
R₄ : 270 Ω
R₅ : 18 kΩ
R₆ : 39 kΩ
R₇ : 68 kΩ
R₈ : 18 kΩ
R₉ : 120 kΩ
R₁₀ : 100 kΩ
R₁₁ : 120 kΩ
R₁₂ : 39 kΩ
R₁₃ : 22 kΩ
R₁₄ : 68 kΩ
R₁₅ : 1,8 kΩ
R₁₆ : 10 kΩ
R₁₇ : 10 kΩ
R₁₈ : 15 kΩ
R₁₉ : 15 kΩ
R₂₀ : 3,3 kΩ
R₂₁ : 470 Ω
R₂₂ : 560 Ω
R₂₃ : 6,8 kΩ
R₂₄ : 470 Ω

Condensateurs

C₁ : 10 μF
C₂ : 10 μF
C₃ : 1 μF
C₄ : 10 nF
C₅ : 2,2 nF
C₆ : 1 nF
C₇ : 4,7 nF
C₈ : 2,2 nF
C₉ : 150 pF
C₁₀ : 1 μF
C₁₁ : 10 μF
C₁₂ : 150 nF
C₁₃ : 33 nF
C₁₄ : 1 nF
C₁₅ : 100 nF
C₁₆ : 47 μF
C₁₇ à C₂₂ : 100 nF
C₂₃ : 47 nF
C₂₄ : 2 200 μF/10V
C₂₅ : 470 μF/10V
C₂₆ : 47 μF
C₂₇ : 10 μF
C₂₈ : 10 nF
C₂₉ : 10 nF
C₃₀ : 47 μF
C₃₁ : 100 nF
C₃₂ : 10 nF

Circuits intégrés

IC₁ : TL 082
IC₂ : LM 311
IC₃ : 74 LS 74
IC₄ : 74 LS 04
IC₅ : 74 HC 4040 (ou CD 4040)*
IC₆ à IC₉ : TMS 2147/μPD 2147 (RAM STATIQUE 4K × 1)
IC₁₀ : LM 7805
IC₁₁ : LM 7905

semi-conducteurs

T₁ : BC 550 C/BC 549 C
LED₁ : Diode led Ø 5 mm
WO₁ : Pont de diodes 60 V/1 A

Divers

TR₁ : Transformateur 2 × 6, 3 V – 6 V A
FUS : Porte fusible pour circuit imprimé + fusible 100 mA
I₁ : Interrupteur miniature unipolaire Epoxy simple-face 100 × 100 mm
P₁ : 100 kΩ/A + bouton
P₂ : 4,7 kΩ/A + bouton
2 × embases jack 6,35 mm
Cordon secteur sans terre
Coffret ESM EC-15/05

Au sommet de la qualité

CROVISA transformateurs standards ~ moulés ~ extra plats



DISTRIBUÉ PAR



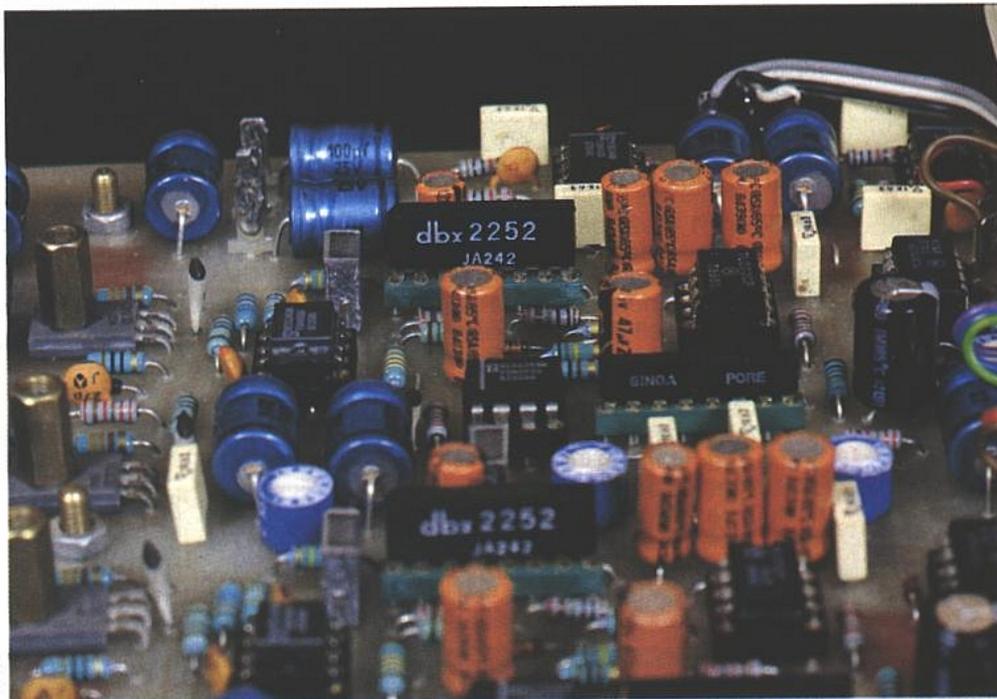
12, rue du Docteur Saubert
B.P. 14 - 63880 OLLIERGUES
Tél. : 73.95.56.43 - Fax : 73.95.52.65

Filtre actif 3 voies A & C

La carte que nous vous présentons ici est particulièrement performante et peu chère : de quoi séduire !

- Entrée symétrique électronique (niveau réglable)
- 3 filtres soustractifs (phases compensées)
- 1 limiteur par voie (threshold ajustable)
- 1 booster par voie (niveau réglable)
- Possibilité de donner au total 24 dB de gain dans la ligne
- Prévues pour rack 19 pouces, une unité.

Elle a été conçue suite à la demande de plusieurs lecteurs et l'auteur en a calculé le coût maxi (tout compris) : moins de 1 500 F en mono, moins de 2 800 F en stéréo.



Le filtrage actif est devenu nécessaire dès que les puissances ont dépassé 150 W. C'est une solution très particulière qui, pour tout vous dire, laisse l'auteur en mode "réserve".

L'exploitation correcte d'une enceinte dont le filtre passif calculé par le constructeur devrait permettre d'obtenir des résultats parfaits (pour peu que l'on amplifie de façon rigoureusement linéaire), n'est déjà pas aussi simple qu'on pourrait le croire.

Avec la multi-amplification, on s'attaque tout de go à la quadrature du cercle : le sonorisateur est chargé de linéariser sa chaîne de reproduction (se construire une référence) et de la corriger ensuite en fonction de l'acoustique propre à tel ou tel lieu, au moyen d'égaliseurs et autre bruit rose.

Si nous restons dans l'expectative (voire admiration) c'est que la tâche nous semble ingrate et la tentation de bouleverser parfois la "référence" quand on est en face d'un cas délicat peut être grande, surtout quand on sait le temps généralement alloué à la phase d'égalisation. La multi-amplification active appliquée à une installation fixe (discothèque, chaîne privée etc.) est plus aisée car on peut y accorder le temps et le recul indispensables.

On pourrait croire à la lecture de ces lignes que nous sommes "contre" la multi-amplification. Non, car si c'était le cas nous n'aurions pas conçu un filtre réservé à cet usage, mais nous pensons toujours au jeune lecteur dont l'égaliseur du Walkman est torturé de manière extravagante et qui pourrait penser que la multi-amplification est la solution miracle pour sortir de la bouillie.

D'autre part, égaliser une salle de bal chaque week-end laisse rêveur l'ex-musicien qui jouait le samedi soir, le dimanche après-midi et le dimanche soir dans trois lieux différents. Bref, la carte proposée aujourd'hui est capable du pire si elle est mal utilisée, comme du meilleur si le sonorisateur l'exploite avec discernement.

Donc, retenir qu'un filtrage actif doit être spécifiquement adapté à un groupe de diffuseurs et aux amplis associés. En aucun cas on ne doit s'en servir comme d'un égaliseur sur le terrain. C'est du moins le point de vue de l'auteur.

On en déduit que le "filtre universel" n'existe pas. De plus, les filtres à fréquences variables sont par définition "désaccordés" comme de bien entendu. Tout ceci nous a conduit à

concevoir un filtre dont les fréquences de coupure seront fixes, choisies par l'utilisateur une fois pour toutes. Les seuls réglages externes (outre le niveau d'entrée) seront les niveaux de chacune des bandes en sachant toutefois qu'un limiteur par voie protégera des excès, et sauvera peut-être quelques haut-parleurs ou moteurs de compression.

SYNOPTIQUE

La **figure 1** n'est pas très originale mais présente malgré tout une organisation fort complète. Quand on parle "filtre actif" on pense essentiellement à la séparation de la bande audio en deux, trois, voire plusieurs portions de bande sans trop se soucier de l'environnement extérieur, c'est-à-dire adaptation d'entrée et conditions de sorties. Cette carte ne fait pas fi de cet environnement, bien au contraire. Le synoptique est sibyllin mais cache de nombreuses ressources : le rectangle nommé adap-

filtres aux noms imprononçables, il n'est pas facile de choisir. L'auteur ayant sur ses planches un projet ambitieux à votre intention, a fait mille essais en partant du corollaire suivant : supposant une unité de diffusion — un château si vous préférez — correctement mis en phase, un système de filtrage actif le commandant devrait être tel que si on en mélangeait les sorties on retrouve le signal source sans dégradation.

(ou bas) d'ordre 2, construit à l'aide de deux cellules RC mises en cascade, et celle d'un filtre passe-tout. Attention ! Pas le même passe-tout que le poisson d'avril glissé dans ces mêmes pages il y a déjà quelques années et qui n'était construit qu'avec deux bouts de fil...

S'il est vrai que le passe-tout est rarement utilisé dans nos réalisations, certains constructeurs en usent largement, pas uniquement dans les filtres actifs d'ail-

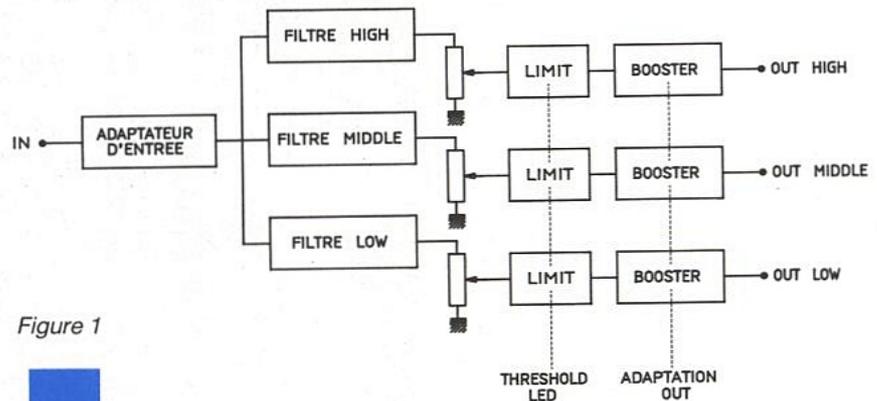
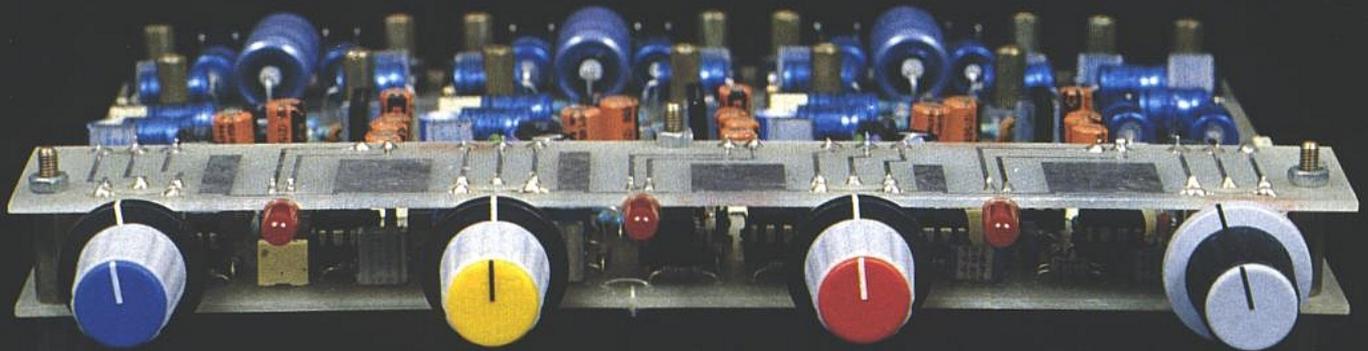


Figure 1



tateur d'entrée propose en réalité à la fois une symétrie électronique mais également une adaptation de gain (12 dB nous ont semblé suffisants mais il sera possible de faire mieux). Trois filtres, dont nous détaillerons le principe, morcellent la bande audio et chaque sortie est équipée d'un potentiomètre de volume, d'un circuit limiteur (threshold ajustable) et d'un ampli dont le gain est également réglable. Tout ceci conduit à un ensemble capable de s'adapter correctement à toutes les sources classiques et pouvant répartir le produit de son travail aux entrées des étages de puissance les plus divers, avec en prime une protection efficace contre les surcharges.

Le filtre

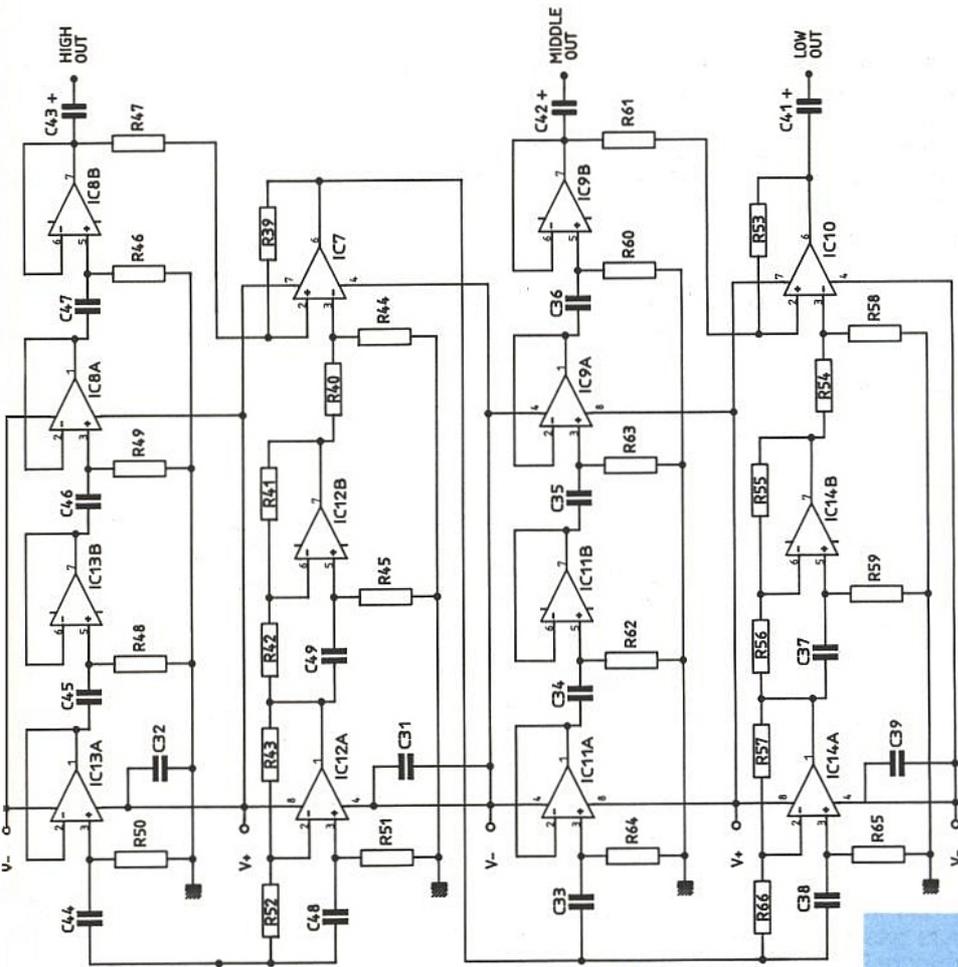
Parmi les solutions multiples de

Principe retenu

Il consiste à soustraire de la bande passante totale la portion de bande isolée par un filtre passe-haut ou bas, peu importe. A la sortie du filtre on dispose d'une des voies et la différence offre la seconde. Si sur cette différence on répète l'opération, on crée une troisième voie, etc. Mais, tout filtre ayant une réponse en phase qui se modifie avec la fréquence, si on effectue cette opération sans autre précaution sur le signal source, la somme des voies n'est plus que plaies et bosses. Il faut donc faire en sorte d'affecter à la source une réponse en phase identique à celle du filtre choisi. La solution que nous avons adoptée consiste à exploiter l'égalité de réponse en phase qui existe entre un filtre passe-haut

leurs. A titre d'exemple, les limiteurs EMT 266X utilisent deux passe-tout (All-Pass) 8 pôles en cascade pour retarder de 300 μ s le signal d'entrée afin que les crêtes soient détectées AVANT que le signal n'arrive au VCA.

Nous l'avons dit, il est possible de soustraire indifféremment à la bande totale soit le produit de passe-haut, soit de passe-bas. Nous avons opté pour les passe-haut et une pente de 24 dB par octave. Chacun des filtres sera donc doublé, les passe-tout également.



L'organisation définitive est illustrée **figure 2**. La sortie du passe-haut mis en série dans l'entrée commande directement la voie aigue, mais entre aussi dans l'ampli de différence. Le filtre passe-tout de même réponse en phase que le passe-haut se présente à son tour dans le soustracteur. A la sortie de celui-ci, on dispose de ce qui reste de la bande, c'est-à-dire le complément de la voie aigue. Ce reste va subir à son tour un traitement identique pour isoler la voie médium. Le reste de ce second passage n'est autre que la voie basse. C'est simple et efficace, et rien n'empêcherait de continuer pour passer à 4 voies ou plus ou de s'arrêter en chemin. Cette méthode n'est pas nouvelle et il semblerait qu'elle ait de plus en plus la cote auprès des constructeurs de filtres de qualité et des utilisateurs. Une note avait d'ailleurs été publiée dans la presse spécialisée en 1986 sous la plume de monsieur Thomas SCHERER, sans toutefois faire l'objet d'une réalisation pratique.

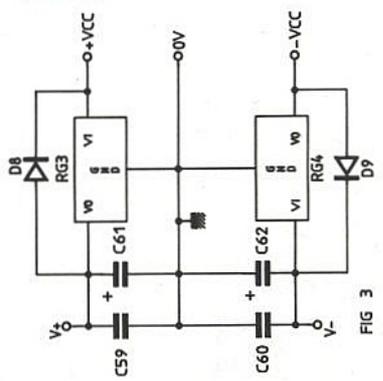
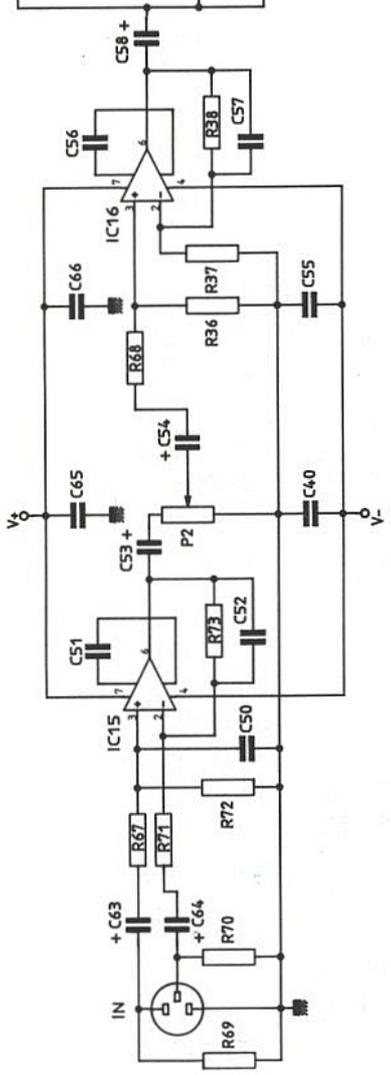
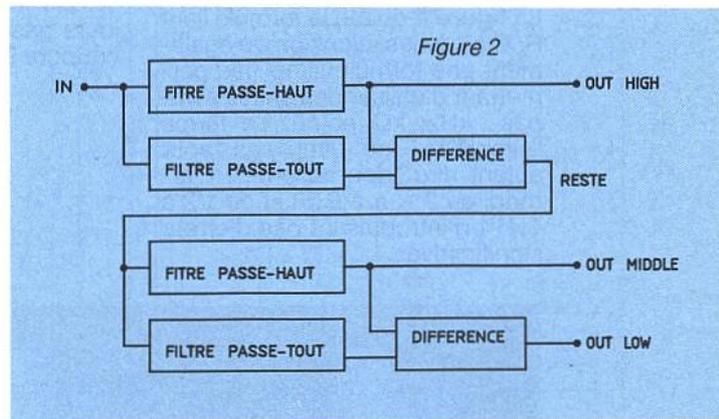


Figure 3

Il n'est pas possible d'offrir facilement un changement de fréquence de coupure, car il faut remplacer suivant le cas 6, 9 ou 15 composants simultanément (6 condensateurs, 9 résistances ou le tout). Nous avons pensé proposer des cartes enfichables comportant les 15 composants et dont on aurait pu avoir en réserve quelques jeux, mais cela compliquait exagérément la carte de base, augmentait son coût, sans apporter un intérêt en rapport.

LES SCHÉMAS

Filtre

Le schéma du filtre et de l'étage d'entrée est donné **figure 3**. La symétrisation électronique de l'entrée est assurée par IC15, et aucun gain n'est donné dans cet

étage afin qu'il soit en mesure d'encaisser les modulations les plus fortes sans saturer. Le potentiomètre P₂ permettra de ne prendre qu'une partie du signal, mais également de donner jusqu'à 12 dB de gain (ou plus) par le fait que IC₁₆ est monté en amplificateur. Si un gain de 6 dB suffit, il ne faudrait pas hésiter une seconde à donner à R₃₈ la même valeur que R₃₉ soit 10 kΩ.

A la sortie de IC₁₆, on attaque la première section séparatrice. IC₁₃ et IC₁₈ constituent les quatre cellules du filtre passe-haut, tandis que IC₁₂ s'occupe des deux passe-tout. La différence est faite dans IC₇, sans gain ni affaiblissement bien entendu. On notera que la phase du signal restant est respectée par IC₇ (ce serait plutôt bête de la retourner maintenant...).

Si on souhaitait ne construire qu'un filtre à deux voies il faudra sortir la deuxième voie de IC₇ et ne pas monter la section suivante (IC₉, 10, 11 et 14).

La **figure 4** donne la formule liant R, C à f. Nous avons prévu également une formule simplifiée permettant d'utiliser des unités sympas : kHz, kΩ et nF. Le terme "simplifiée" ne veut pas pour autant dire "approchante". L'arrondi de $2 \times \pi$ à 6,28 et de $\sqrt{2}$ à 1,414 n'introduisant pas d'erreur significative.

les combinaisons R, C nous ont semblé les plus judicieuses : nous avons tapé un court programme sur ordinateur et imprimé environ 300 combinaisons correctes parmi lesquelles nous avons trié celles qui permettraient d'utiliser des valeurs de condensateurs classiques et des résistances assez faciles à se procurer ou à trier.

Il faudra veiller plus à l'appariement des six condensateurs et des neuf résistances de chaque filtre qu'à la valeur exacte issue du calcul : si vous trouvez six condensateurs de 21,6 nF au lieu de 22 n'hésitez pas à les placer, quitte à recalculer les résistances pour cette valeur précise, mais en filtrage actif on n'est pas à quelques hertz près pour la fréquence de coupure. Par contre il faut être rigoureux et exigeant quant à la réponse en phase du système.

Ce tableau complètera la nomenclature : quand on trouvera "Filtre 1 ou Filtre 2 (voir texte)", c'est à lui qu'il faudra se reporter. On se rappellera que le filtre 1 sera à choisir pour la coupure HAUTE et que le filtre 2 (bien que toujours passe-haut) déterminera la coupure BASSE.

Choisir R entre 10 et 22 kΩ

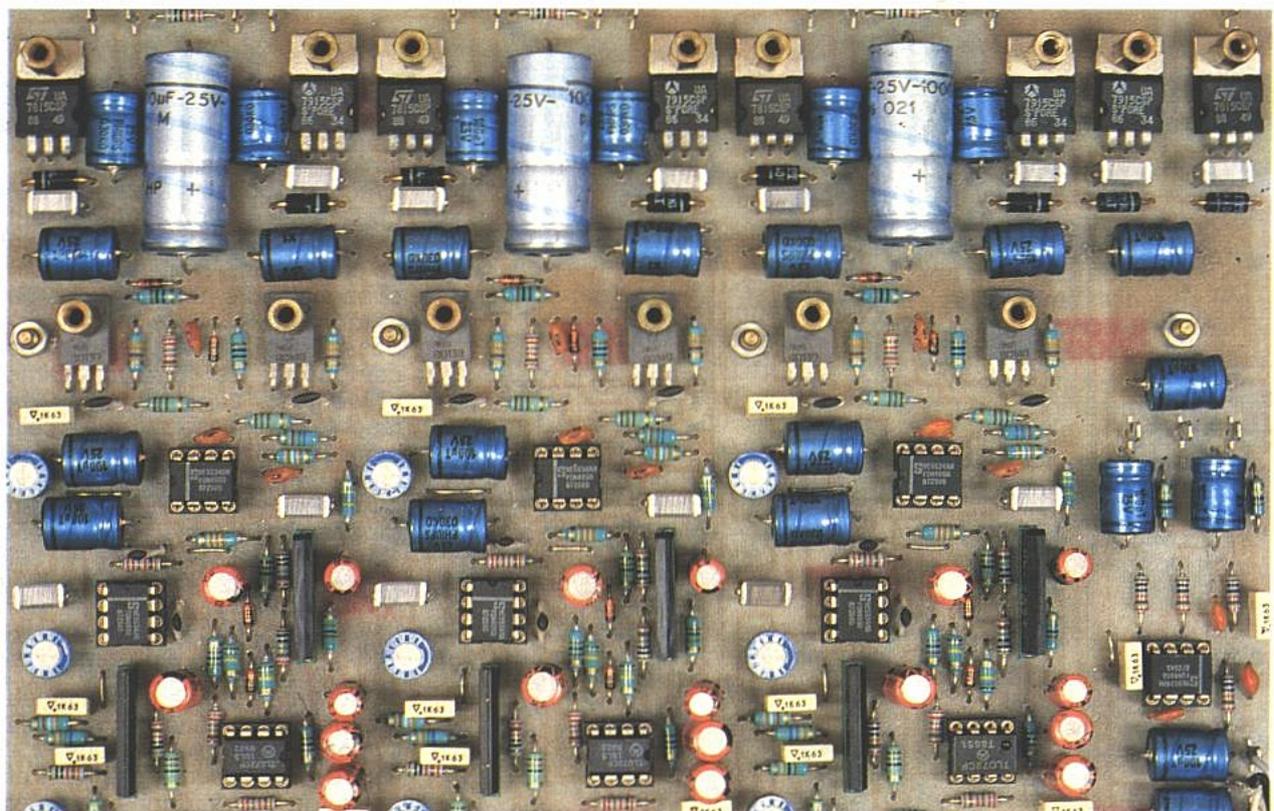
$$F = \frac{1 + \sqrt{2}}{2\pi \times R \times C}$$

Pour simplifier :

$$R \text{ en k}\Omega = \left(\frac{2414}{F \text{ en kHz}} \right) / (6,28 \times C \text{ en nF})$$

Fréquence	Condensateur	Résistance
100 Hz	220 nF	17,47 kΩ
110 Hz	-	15,88 kΩ
130 Hz	-	13,44 kΩ
160 Hz	-	10,92 kΩ
180 Hz	100 nF	21,35 kΩ
248 Hz	-	16,01 kΩ
310 Hz	-	12,39 kΩ
400 Hz	-	20,44 kΩ
510 Hz	-	16,03 kΩ
630 Hz	-	12,98 kΩ
840 Hz	-	20,8 kΩ
1 000 Hz	-	17,47 kΩ
1 100 Hz	-	15,88 kΩ
1 200 Hz	-	14,56 kΩ
1 300 Hz	-	13,44 kΩ
1 500 Hz	-	11,64 kΩ
1 800 Hz	-	21,35 kΩ
2 200 Hz	-	17,47 kΩ
2 600 Hz	-	14,78 kΩ
3 200 Hz	-	12,01 kΩ
4 300 Hz	-	19,02 kΩ
5 600 Hz	-	14,6 kΩ
6 200 Hz	-	13,18 kΩ
10 kHz	2,2 nF	17,47 kΩ
12 kHz	-	14,56 kΩ

Figure 4



BOOSTER LIMITER

Chaque sortie du filtre va passer par un limiteur suivi d'un ampli tampon adaptateur de niveau et abaisseur d'impédance. Comme les trois voies seront à équiper du même circuit, nous n'avons dessiné **figure 5** qu'une seule section.

Il n'y a ici aucune nouveauté par rapport aux schémas classiques que nous réutilisons souvent : on ne remplace pas inconsidérément des circuits qui ont fait le bonheur de tous pour le seul plaisir de "faire du nouveau à tout prix". Il n'est pas exclu que l'auteur propose prochainement d'autres montages, mais ce ne sera qu'après avoir essayé les platés, comme d'habitude.

Les seules différences que l'on pourra déceler sont essentiellement des simplifications. Des paramètres traditionnels (threshold, ratio, attack et release), seul le threshold est rendu variable par un ajustable monté sur la carte principale. En façade on ne trouvera que les potentiomètres P1, les LED indiquant que les VCAs sont commandés en réduction de gain et le potentiomètre P2 (voir schéma FILTRE) réglant le niveau d'entrée.

Si d'aventure vous souhaitez intervenir sur les trois paramètres fixes, rappelez-vous que R9/C9 déterminent le temps de retour (release), qu'une résistance placée entre les points A et B permettrait (avec C6) d'augmenter le temps d'attaque établi ici au plus court, et qu'un gain négatif pour IC5B réduirait le taux de compression.

Ne jamais donner de gain positif à IC5B, car si c'était le cas dès que le limiteur entrerait en action, le niveau serait alors inférieur à celui précédant la commande, ce qui est anormal.

Augmenter donc R10 éventuellement, sans toucher à R29.

L'ampli de sortie est également un grand classique. L'ajustable AJ2 autorisera une adaptation à n'importe quel type d'étage de puissance. Comme pour l'entrée, on pourra baisser de 6 dB le gain de l'étage en intervenant sur R35 (22 kΩ au lieu de 6,8 kΩ).

Augmenter le gain serait sans fondement : à supposer que l'on ne dispose en sortie de console que de 10 dB en-dessous de 775 mV, le gain de l'étage d'entrée permet de passer à + 2 dB et l'ampli de sortie proposant 12 dB autoriserait + 14 dB par rapport à 775 mV.

Il y a largement de quoi faire ! Les sorties sont asymétriques ce

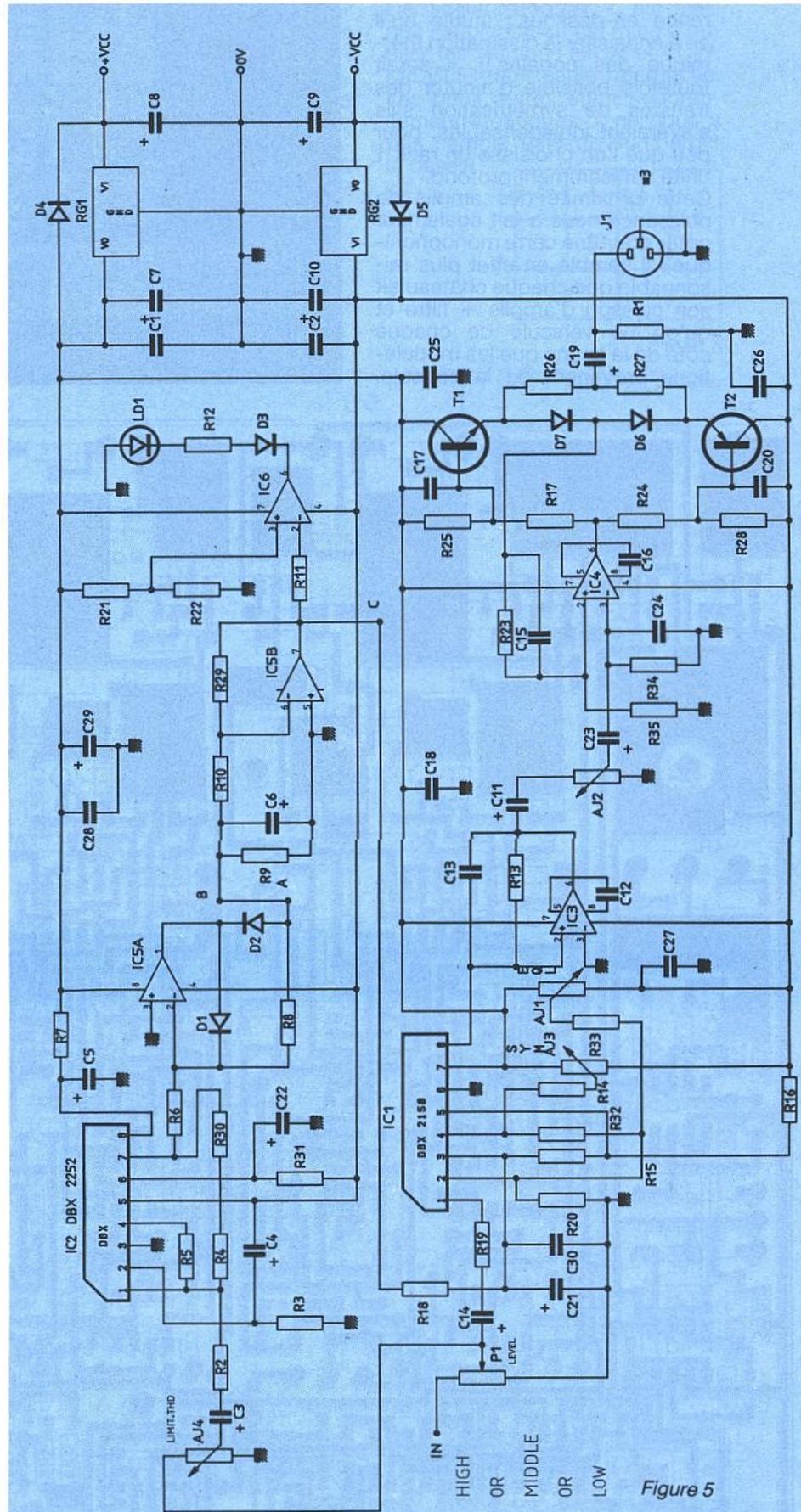


Figure 5

qui ne devrait gêner personne car en général le filtre est très proche de l'ampli de puissance qu'il alimente (le placer de préférence en-dessous : inutile qu'il ait à encaisser la dissipation thermique des copains !). Il serait toutefois possible d'ajouter des transfos de symétrisation s'ils s'avéraient indispensables, pour peu que l'on choisisse un rack 1 unité suffisamment profond. Cette proximité des amplis de puissance nous a fait également opter pour une carte monophonique : il semble en effet plus raisonnable que chaque château ait son caisson d'amplis + filtre et qu'on ne véhicule de chaque côté de la scène que les modulations provenant de la console.

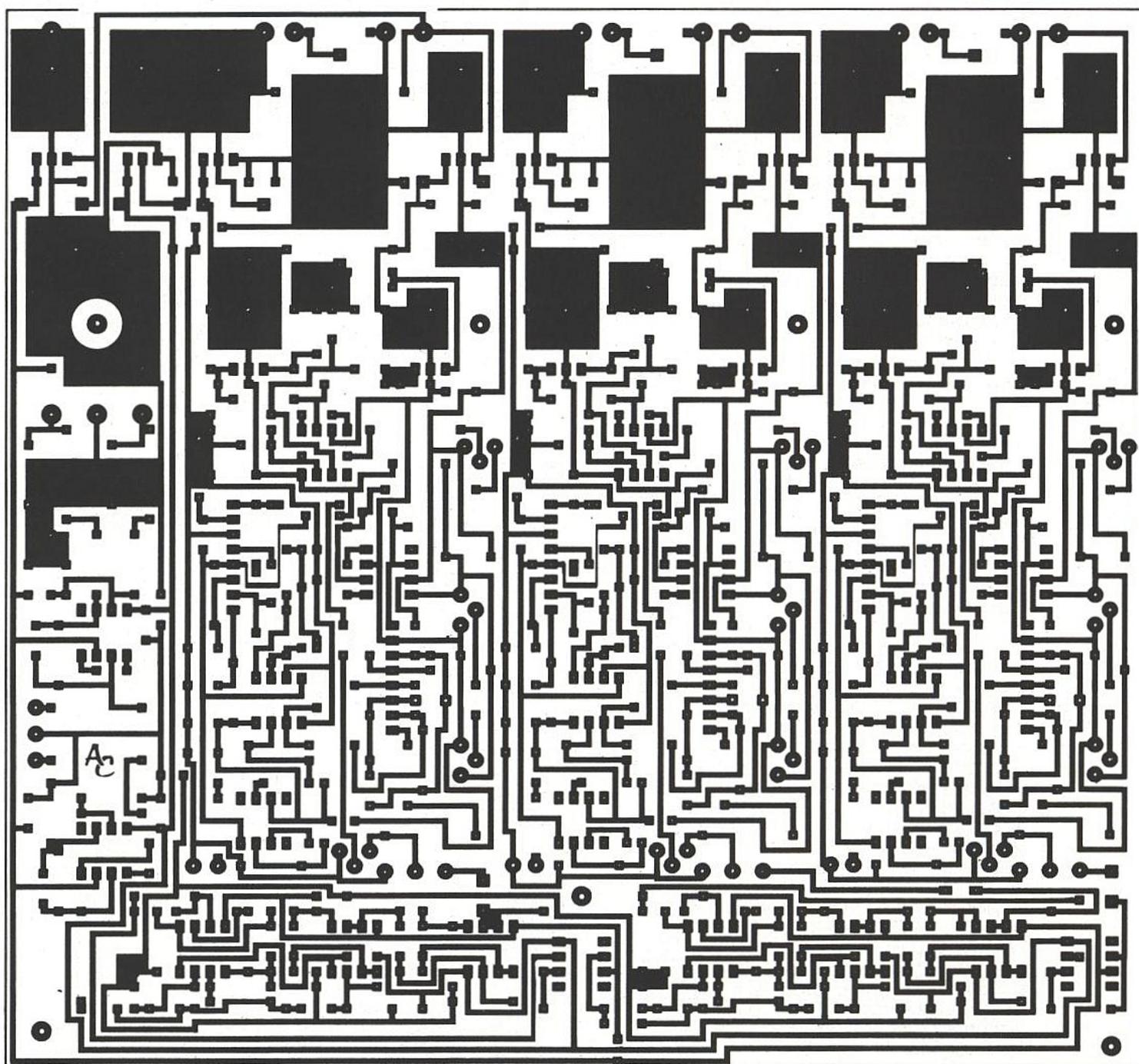
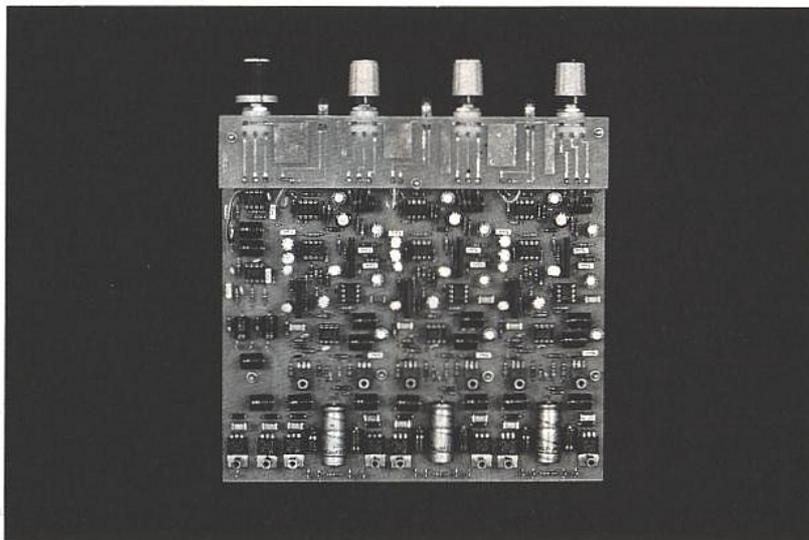


Figure 6 a

Mais chacun fera comme bon lui semble. Il faudra savoir pourtant que si on peut mettre deux cartes dans un rack 1 unité, il ne reste plus de place pour l'alim. "Quand on parle du loup..." Il ne sera pas donné le schéma d'alimentation car comme on a pu le constater, chaque élément est équipé de ses propres régulateurs. Il suffira donc d'amener deux tensions symétriques filtrées (18 à 22 V), sans autre forme de procès. Un transfo 2 x 15 V, 50 VA suivi d'un pont KBL04 ou 06 et deux condensateurs de 4 700 µF, 40 V conviendront parfaitement.

RÉALISATION

La carte principale est visible **figure 6**. Elle a été organisée par assemblage de quatre modules prédessinés : 1 - étage d'entrée, 2 - filtre, 3 - limiteur, 4 - booster. La **figure 7** permet de les situer par numéro et un peu d'attention autorisera des modifications importantes sans avoir à tout réimplanter : pour un filtre 2 voies retirer "4.3.2" situés à gauche du dessin ; pour éjecter limiteurs et boosters mettre "1" en parallèle avec la paire de "2", etc. Pour simplifier les nomenclatures sans toutefois créer de confu-

sion, nous avons choisi de repérer les filtres et l'étage d'entrée intégralement, mais seulement UN limiteur-booster. C'est ainsi que l'implantation fait mine d'oublier les sections HIGH et LOW, MIDDLE étant seule référencée. Les deux autres étant rigoureusement identiques, il ne nous a pas semblé utile de surcharger le dessin.

4	4	4	1
3	3	3	
2		2	

Figure 7

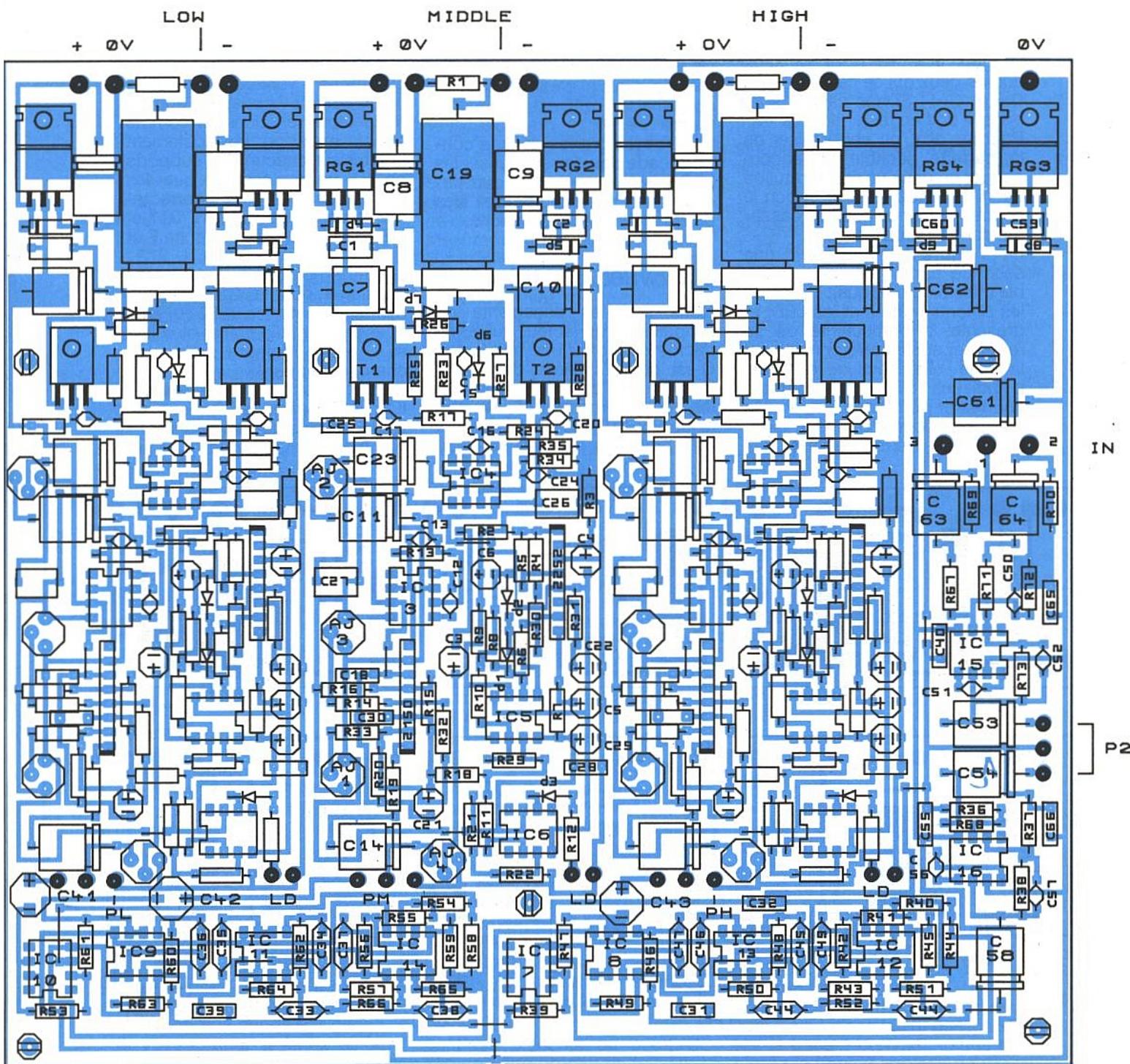


Figure 6 b

D'autre part, l'ensemble des composants est réparti en deux nomenclatures correspondant exactement aux schémas : "FILTER et BOOSTLIM". Aucune confusion ne devrait être possible car les repères se suivent. C'est la raison pour laquelle on commence par exemple par R₁ à R₃₅ pour BOOSTLIM et que l'on continue par R₃₆ à R₇₃ pour FILTER.

Le tri des références par valeur dans chaque nomenclature devrait faciliter l'approvisionnement.

La mise en place des composants devra être précédée des quelques straps qui ont permis de rester en simple face : commencer par ceux qui sont situés sous les supports de circuits intégrés (IC₄, 10, 11 et 13) sans oublier ceux qui se cachent (vers C₁₀ et C₁₁) ! Si nos calculs sont bons, il doit en rester encore 14. Pour les dbx, on peut utiliser de la barrette sécable ou encore couper en deux un support tulipe de 16 broches (le scier et non le couper à la pince car il se casserait dans le mauvais sens).

La figure 8 propose une seconde carte (pas indispensable mais bien pratique). Elle porte les potentiomètres et les LED, et présente la particularité de se retourner sur la carte principale à laquelle elle se fixe en trois points. Les 15 liaisons seront très courtes et pourront se faire avec du fil de câblage ordinaire (souple). En cas de maintenance des

filtres qu'elle recouvre, il suffira de dévisser les trois écrous et de relever la carte : aucun fil à des-souder.

Pour la mise en boîte, un coffret ESM convient parfaitement (il y en a d'ailleurs plusieurs dans la gamme qui pourraient recevoir carte + alim., autres que dans la série 19 pouces). La particularité des racks ESM 19" est d'avoir une contre façade en tôle galvanisée qui peut être mise de deux façons différentes : plaquée contre la face alu, elle sert de blindage et on peut équiper les potentiomètres de boutons, sans porte-à-faux. Retournée, il est possible de faire affleurer les axes courts des P₁₁ et de ne pas mettre de bouton, les réglages s'effectuant à l'aide d'un tournevis. Chacun fera comme bon lui semble, mais si c'est la seconde combinaison qui est retenue, il faudra penser à pratiquer des trous assez grands dans la contre-façade pour laisser passer les LED sans risquer de court-circuit. Au besoin, mettre des passe-fils en guise d'isolants.

MISE EN ROUTE ET RÉGLAGES

Nous sommes conscients de l'impatience du lecteur qui aurait décidé de s'offrir une telle carte. C'est pourquoi nous déconseillons de tout câbler et de fermer les yeux au moment de "mettre le jus", car 10 fois sur 10 il y aura un problème, bête souvent,

méchant parfois. Profitons qu'il est possible de suivre au pas à pas un tel montage pour lui donner vie petit à petit.

Nous vous proposons donc d'implanter l'étage d'entrée, les deux filtres et un seul booster-limiter (HIGH) c'est-à-dire celui placé juste à côté de l'étage d'entrée. Ne mettre aucun circuit intégré sur les supports et alimenter conformément à la phase 1 illustrée figure 9. Si on raccorde l'entrée à la sortie asymétrique d'un générateur, on liera la cosse 2 à la masse. Si on a construit MARC, on câblera directement XLR et exploitera la sortie symétrique offerte par ce générateur. Le niveau sera dans les deux cas de 775 mV à 1 000 Hz au départ.

La première vérification consiste bien entendu à constater que les régulateurs fonctionnent comme prévu, mais on ira également pointer sur chacun des supports de IC pour s'assurer que les futurs locataires seront correctement servis : pour les TL 071 et NE 5534 : + 15 V en broche 7 et - 15 V en 4, pour les TL 072 : + 15 V en broche 8, - 15 V toujours en 4, pour les 2150 : + en 7 et - en 5, enfin les 2252 : + en 8 et - en 5. Inutile d'aller plus loin si il y a le moindre problème : chercher l'erreur !

Si tout s'est bien passé, placer IC₁₅ et vérifier le respect du signal au plus de C₅₃. Tourner P₂ au maximum, mettre IC₁₆ et

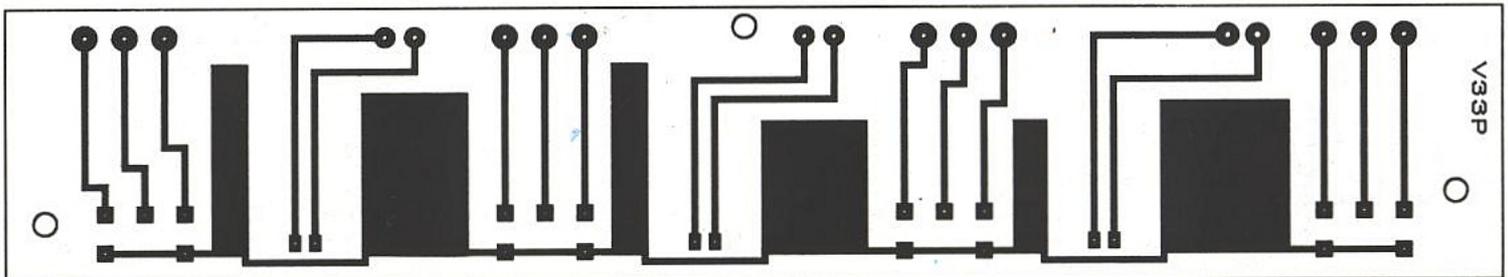
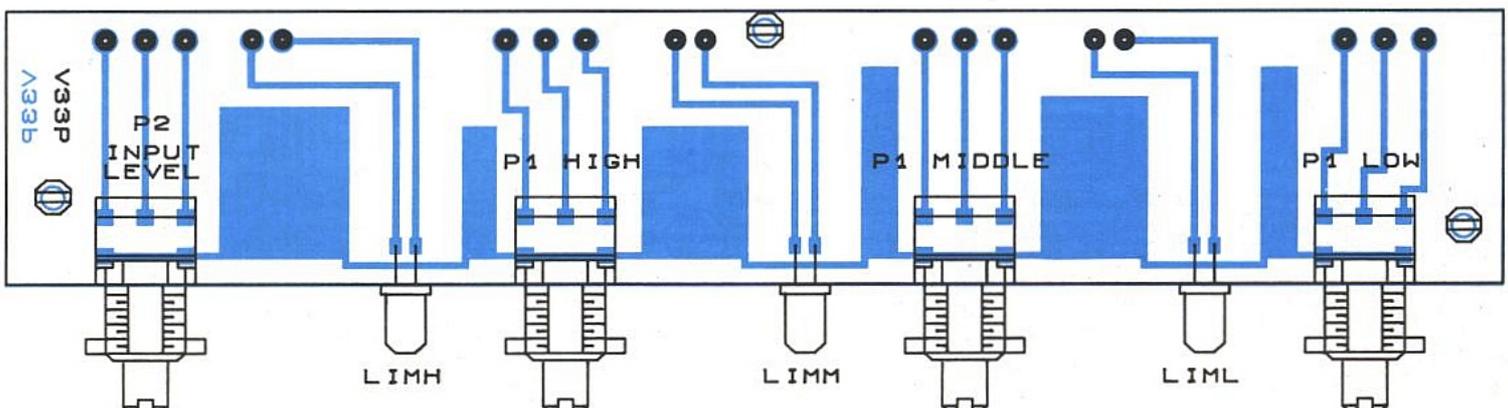


Figure 8



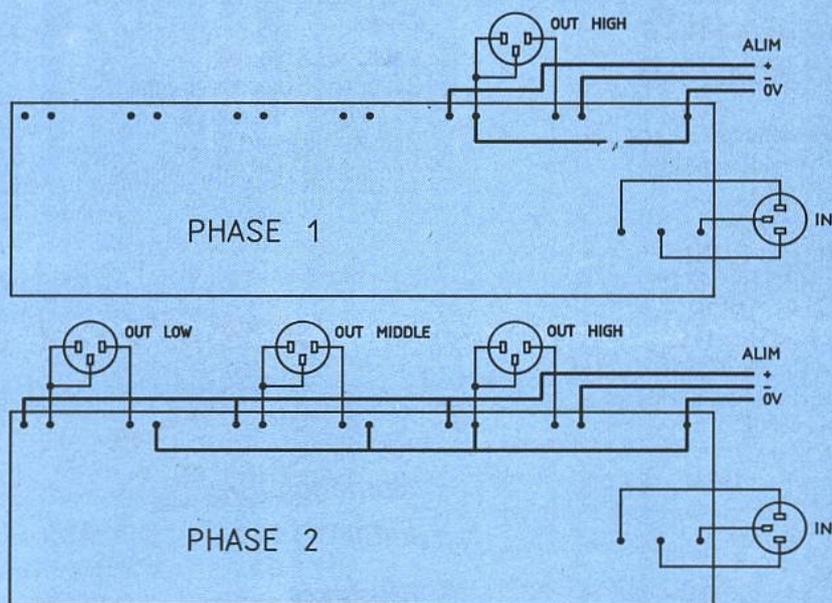


Figure 9

constater un gain de 12 dB au plus de C₅₈. Baisser P₂ afin de revenir à 775 mV sur C₅₈.

Engager maintenant IC₇, 8, 12 et 13 : filtre 1. Constater son bon fonctionnement en regardant sur la broche PH (ou encore sur sa correspondance P₁) : seules les fréquences hautes doivent passer et ce comme vous l'avez décidé au moment de câbler le FILTRE 1.

Observer ensuite la broche 6 de IC₇ : On doit trouver le complément, c'est-à-dire la bande basse + médium.

Ajouter ensuite IC₉, 10, 11 et 14. Les deux filtres sont en action et on peut observer le respect de la bande MIDDLE sur P₁ MIDDLE et la tranche basse sur P₁ LOW.

A ce stade tout doit fonctionner correctement car il n'y a aucun réglage à faire. Si il y a un problème, chercher le strap oublié, la soudure avare ou trop généreuse, le TL 071 mis à la place d'un 72 etc.

Mettre maintenant les ajustables AJ₁ et AJ₃ à mi-course, et AJ₂ et 4 au maximum, P₁ HIGH étant également à fond. Placer le 2150 (IC₁) et IC₃ et mettre le point C au 0 V par un fil volant.

Observer le signal sur le moins de C₁₁. Si vous disposez d'un distorsiomètre, faites le minimum au moyen de AJ₃. Si vous n'en avez pas, laissez AJ₃ à mi-course sans vous sentir diminué...

On doit avoir un signal correct sur C₁₁, pour peu que le générateur fournisse une fréquence située dans la bande désignée ! Si vous coupez à 4 kHz et que vous injectiez 1 000 Hz, vous

êtes deux octaves en-dessous de la fréquence de coupure et il ne doit plus rester grand monde. Mesurer et noter le niveau exact sur le plus de C₁₄ (il devrait être de 775 mV en milieu de bande si vous nous avez suivi).

Revenir sur le moins de C₁₁ et faire en sorte de retrouver la même valeur au moyen de AJ₁. Oubliez pour l'instant l'ampli de sortie et terminons le limiteur si vous le voulez bien ?

Retirer le fil volant qui portait le point C au 0 V. Placer IC₂ (2252). Tourner P₁ pour avoir 15 dB environ en-dessous de 775 mV (toujours dans la bande SVP), soit 137 mV. AJ₄ étant au maximum, on doit avoir une tension continue proche de 0 V sur la broche 7 de IC₂ (mesurer sur R₆ pour plus de facilité). La tension peut être positive ou négative, bouger doucement P₁ pour obtenir tant que faire se peut 0 V (la gamme du multimètre doit être 200 mV ou moins si c'est possible car l'écart maximum ne doit pas excéder +/- 20 mV).

Quand vous avez obtenu 0 V, mesurez le niveau sur le plus de C₁₄ : il vous indiquera le seuil de mise en route du VCA. Nous l'avons dit mille fois : il se situe entre 18 et 13 dB en-dessous de 775 mV au gré des dispersions des 2252. En fait nous sommes large car nous n'avons jamais rencontré plus de 4 dB de marge sur un grand nombre de pièces testées une à une à ce jour.

Placer IC₅ et mesurer la tension continue présente au point C. Elle doit être proche de 0 V. Pla-

cer IC₆ et monter P₁. Observer le point exact d'allumage de Ld1 et le comparer à la tension présente en C à cet instant : Elle ne doit pas être supérieure à + 6 mV. Si c'était le cas remplacer IC₆. L'auteur a trouvé 7 mV sur une pièce et après échange avec le premier venu, est tombé à 3 mV. En fait ce n'est pas catastrophique, mais ce que nous cherchons à faire est que l'indicateur s'allume dans le premier décibel de réduction du VCA (6 mV).

Mesurer maintenant sur le moins de C₁₁ et reprenez vos notes pour retrouver le niveau exact pour lequel le 2252 offrait 0 V en broche 7. Quelle que soit la position de P₁ supérieure à ce seuil, le niveau ne doit plus bouger à 2 dB près : le limiteur est en action.

Il ne reste plus à placer qu'IC₄ et vérifier le bon fonctionnement de l'ampli final. Pour cela le plus simple est de mettre AJ₄ à zéro (limiteur off) et d'envoyer 775 mV sur le plus de C₁₄. On doit trouver à la sortie de l'ampli 3 V environ si AJ₂ est à fond.

Tout est OK, mais on peut se faire plaisir : monter doucement AJ₄ jusqu'à ce que Ld1 s'allume. Tourner P₁ et constater que la sortie n'a pas dépassé 3,8 V : le limiteur est réglé pour le traditionnel 0 dB. Il vous reste à décider de ce que vous voulez faire pour le niveau de sortie. A notre avis + 6 dB est correct, mais tout dépend de vos amplificateurs.

Une fois la voie HIGH en parfait état de fonctionnement, il ne reste plus qu'à implanter les deux autres par comparaison et à alimenter comme l'indique cette fois la phase 2 de la **figure 9**.

On reprendra la procédure pour chacune des voies, sans impatience et soigneusement. Vous verrez qu'à la troisième vous aurez pris le coup !

Annexe

Quand tout sera terminé, vous pourrez faire une observation intéressante si vous disposez d'un oscilloscope double trace. Mettez la trace 1 sur le + de C₄₃ et la 2 sur la broche 6 de IC₇ (se prendre sur R₃₉), et observez le comportement des phases pour les fréquences proches de la coupure haute.

Maintenant faisons comme si les passe-tout n'existaient pas : laissez la trace 1 comme indiqué et placez la trace 2 sur le + de C₅₈.

Bien entendu on n'observe pas exactement dans les mêmes conditions (sur C₅₈ on a toute la bande alors que sur la broche 6 de IC₇ on n'a que le reste), mais les déphasages introduits à proximité de la fréquence de coupure sont expressifs.

Quand vous aurez déterminé exactement vos fréquences de coupure, il sera possible éventuellement de réduire la valeur des condensateurs de sorties C₁₉ pour HIGH et éventuellement MIDDLE. C'est techniquement logique, mais est-ce bien utile ? Il serait beaucoup plus intéressant (si les amplis de puissance en étaient pourvus) de modifier LEUR capa de sortie, mais ces amplis se font de plus en plus rares.

CONCLUSION

Nous avons apporté notre part, mais comme nous l'annoncions au début de ces pages, le plus délicat vous incombe : choisir les fréquences de coupure qui conviendront le mieux à vos haut-parleurs et régler les niveaux de chaque bande pour obtenir un ensemble linéaire, agréable à écouter.

Quand tout vous semblera correct, vous pourrez mettre les limiteurs en protection : si vos amplis sont équipés d'une LED de saturation, tournez AJ₄ pour qu'elle s'éteigne juste. Si ils sont aveugles, il vous faudra avoir de l'oreille pour deux... et sentir le seuil à ne jamais dépasser.

Dernier conseil avant de vous laisser travailler : si vous donnez du gain dans le filtre pour corriger un manque de niveau de la console, soyez très prudents ! Quand on est habitué à -10 dBu et que l'on passe à +6 ou plus, il y a une période d'acclimatation périlleuse...

Bon travail !

Jean ALARY

Nomenclature Boostlim (× 3)

Résistances

R₁, R₁₅ et R₃₃ : 10 kΩ
R₂ : 33 kΩ
R₃ : 470 kΩ
R₄ et R₃₀ : 10 MΩ
R₅, R₂₀ et R₃₂ : 18 Ω
R₆ et R₈ : 180 kΩ
R₇, R₉ et R₃₁ : 1 kΩ
R₁₀, R₁₃, R₁₉, R₂₃ et R₂₉ : 22 kΩ
R₁₁, R₁₂ et R₃₅ : 6,8 kΩ
R₁₄ : 68 kΩ
R₁₆ : 3,9 kΩ
R₁₇ et R₂₄ : 180 Ω
R₁₈ : 22 Ω
R₂₁ : 680 kΩ
R₂₂ : 47 Ω
R₂₅ et R₂₈ : 3,3 kΩ
R₂₆ et R₂₇ : 10 Ω
R₂₄ : 39 kΩ

Condensateurs

C₁, C₂, C₂₆ et C₂₇ : 0,1 μF MKT
C₃ : 47 μF 25 V vertical
C₄ et C₂₂ : 2,2 μF 25 V vertical
C₅, C₆ et C₂₉ : 10 μF vertical
C₇ à ₁₁, C₁₄, C₂₁ et C₂₂ : 2,2 μF 63 V vertical
C₁₂ et C₁₃ : 22 pF
C₁₄ et C₂₃ : 100 μF 25 V
C₁₅, C₁₆ et C₂₄ : 27 pF
C₁₇ et C₂₀ : 100 pF
C₁₈, C₂₅, C₂₈ et C₃₀ : 0,1 μF milfeuill
C₁₉ : 1 000 μF 25 V

Circuits intégrés

IC₁ : dbx 2150
IC₂ : dbx 2252
IC₃ et IC₄ : NE5534
IC₅ : TL072
IC₆ : TL071

Semiconducteurs

T₁ : BD 139
T₂ : BD 140
RG₁ : 7815
RG₂ : 7915
D₁ à D₃, D₆ à D₇ : 1N 4148
D₄ et D₅ : 1N 4004
Ld₁ : LED rouge (sur V33P)

Ajustables

AJ₁ à ₄ : 47 kΩ T7YA

Potentiomètre

P₁ : 47 kΩ log P11 (sur V33P)

Divers

4 supports 8 broches
2 supports 8 broches en ligne
ou 1 support 16 broches
9 cosses poignard
5 colonnettes MF3 10 + écrous

Nomenclature Filter

Résistances

R₃₆ et R₃₇ : 33 kΩ
R₃₇, R₆₇, R₆₈, R₇₁, R₇₂ et R₇₃ : 10 kΩ 1 %
R₃₉, R₄₀, R₄₄, R₄₇, R₅₃, R₅₄, R₅₈ et R₆₁ : 22 kΩ 1 %
R₆₉ et R₇₀ : 100 kΩ
R₄₁ à ₄₃, R₄₅ à ₄₆, R₄₈ à ₅₂ : filtre 1 (voir texte)
R₅₅ à ₅₇, R₅₉ à ₆₀, R₆₂ à ₆₆ : filtre 2 (voir texte)

Condensateurs

C₃₁, C₃₂, C₃₉, C₄₀, C₅₅, C₆₅ et C₆₆ : 0,1 μF milfeuill
C₃₃ à ₃₈ : filtre 2 (voir texte)
C₄₁ à ₄₃ : 10 μF tantale goutte
C₄₄ à ₄₉ : filtre 1 (voir texte)
C₅₀ à ₅₂, C₅₆ à ₅₇ : 39 pF
C₅₃ à ₅₄, C₅₈, C₆₁ à ₆₄ : 100 μF 25 V
C₅₉ et C₆₀ : 0,1 μF MKT

Circuits intégrés

IC₇ et IC₁₀ : TL071
IC₈, IC₉ et IC₁₁ à ₁₄ : TL072
IC₁₅ et IC₁₆ : NE5534

Semiconducteurs

D₈ et D₉ : 1N 4004
RG₃ : 7815
RG₄ : 7915

Potentiomètre

P₂ : 10 kΩ log P11 (sur carte V33P)

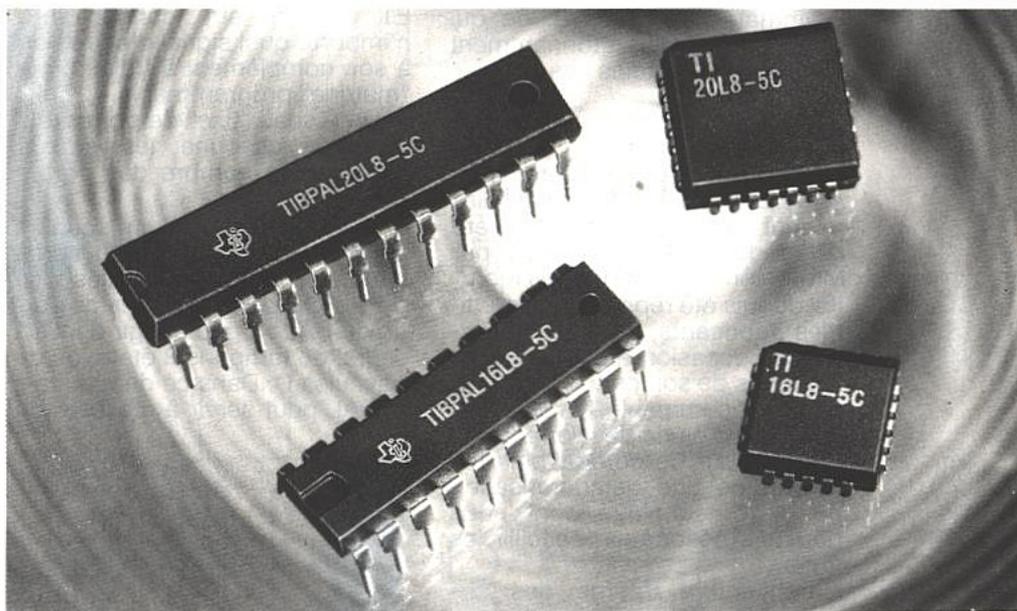
Divers

Colonnettes MF3 15 : 3
Colonnettes MF3 10 : 6 + écrous
Cosses poignard : 7
10 supports 8 broches

Les réseaux logiques programmables, "PAL"

Concevoir et fabriquer ses propres circuits intégrés spécifiques n'est plus un rêve pour le développeur isolé ou l'amateur : grâce à des outils de développement et de programmation utilisant l'omniprésent compatible PC, la technique des "réseaux logiques programmables" (PLD) devient accessible à peu de frais, et pratiquement aussi facile à maîtriser que le BASIC.

Parmi la multitude des composants programmables disponibles sur le marché, on pourra commencer par s'intéresser aux PAL : facilement disponibles et peu coûteux, la simplicité de leur mise en œuvre permet d'obtenir très vite des résultats tangibles.



LES COMPOSANTS PROGRAMMABLES :

Le concept de "composant programmable" n'est pas nouveau : chacun connaît ou utilise déjà les EPROM, voire les PROM, mémoires mortes dont le contenu peut être programmé ou même modifié par l'utilisateur grâce à un équipement simple et économique.

Les réseaux logiques programmables (Programmable Logic Devices ou PLD) exploitent des technologies similaires, mais dans des buts très différents.

A la base, un réseau logique programmable est un circuit intégré contenant un grand nombre de fonctions logiques de base (surtout des portes et des bascules), dont l'utilisateur peut **définir l'interconnexion à volonté**, tant au niveau du schéma interne réalisé qu'à celui de l'affectation des broches d'entrée-sortie.

Il est donc clair que cette technique permet la réalisation de circuits logiques hautement personnalisés.

Lorsque cette personnalisation se fait par masquage lors de la fabrication du circuit ("gate arrays"), le procédé n'est viable que pour des productions en grande série tandis que toute erreur ou modification coûte très cher. De plus, un long délai est à prévoir entre la fin de l'étude et la mise à disposition des premiers échantillons d'évaluation.

Il est infiniment plus confortable et plus souple que l'utilisateur puisse personnaliser lui-même ses réseaux logiques, à l'unité si nécessaire, à l'aide d'un équipement simple et peu coûteux comparable à un programmeur d'EPROM.

Et que demander de plus si le réseau logique ainsi programmé peut même être effacé aux UV ou électriquement, puis reprogrammé ?

Peut-être une protection contre la copie du circuit par un "bit de sécurité"...

Eh bien tout cela existe, de même que de puissants logiciels "tournant" sur compatibles PC et parfois gratuits, qui prennent en charge la programmation des réseaux en fonction de la description des fonctions logiques devant être obtenues, ainsi que leur vérification par "simulation logique".

Bref, il est aujourd'hui possible d'écrire ce qui ressemble à un "programme", puis d'en faire un circuit intégré spécifique en quelques étapes simples et rapides ! Bien que beaucoup de fabricants s'ingénient à décourager cette pratique, il est même possible de construire soi-même le programmeur nécessaire, ce qui peut se révéler étonnamment simple dans certains cas...

LES "PAL" :

Le concept PAL (Programmable Array Logic) n'est pas particulièrement récent puisqu'il a été défini dans les années 70 par MMI (Monolithic Memories Inc.). Il a depuis été repris par de multiples fabricants, chacun apportant à l'occasion quelques améliorations de son cru.

Assez récemment, l'avènement des systèmes de développement bâtis autour de compatibles PC a entraîné une démocratisation de cette technique dont nous pouvons désormais recueillir les fruits.

L'architecture interne des circuits PAL découle de la constatation selon laquelle toute fonction logique combinatoire peut se ramener à une "somme de produits" (rappelons que le terme "somme" désigne conventionnellement le OU logique, et le terme "produit" le ET logique). Des outils classiques tels que le théorème de DE MORGAN, la

méthode de QUINE Mc CLUSKEY ou les tableaux de KARNAUGH permettent d'extraire ces équations booléennes "minimisées" d'équations brutes ou de tables de vérité directement issues de l'étude du système logique à réaliser.

Un réseau PAL se compose donc des "couches" logiques suivantes :

- Un certain nombre de broches d'entrée, équipées chacune d'un inverseur permettant de disposer à la fois du signal d'entrée et de son complément.

- Un réseau "programmable" de portes ET à entrées multiples, chaque entrée de chaque porte ET pouvant être connectée à n'importe quel signal d'entrée ou à son complément à travers une "matrice" programmable.

- Un réseau "fixe" de portes OU recevant chacune les sorties d'un certain nombre des portes ET.

- Eventuellement, un certain nombre de circuits de sortie intercalés entre les sorties des portes OU et les broches de sortie du PAL : il peut s'agir d'inverseurs, de tampons 3 états, ou de bascules D. Dans ce dernier cas, le PAL peut servir à réaliser non

seulement des systèmes combinatoires mais aussi des systèmes séquentiels relativement complexes tels que compteurs et/ou registres.

- Généralement, un certain nombre de circuits de "rétroaction" réinjectant les niveaux de sortie dans la matrice programmable, afin qu'ils puissent être traités comme des signaux d'entrée.

La **figure 1** montre, sur un échantillon volontairement très limité, comment cette architecture est réalisée dans la pratique : chaque signal d'entrée ou de rétroaction ainsi que son complément est relié de façon permanente à une verticale de la matrice programmable : ce sont les "termes d'entrée".

Chaque porte ET possède autant d'entrées que la matrice compte de verticales (typiquement 32 mais parfois davantage), mais chaque entrée ne rejoint la verticale qui lui est affectée que par l'intermédiaire d'un "fusible". Initialement intact, celui-ci peut être détruit de l'extérieur en phase de programmation.

La **figure 2** montre pour sa part comment ces fusibles à destruction irréversible peuvent être

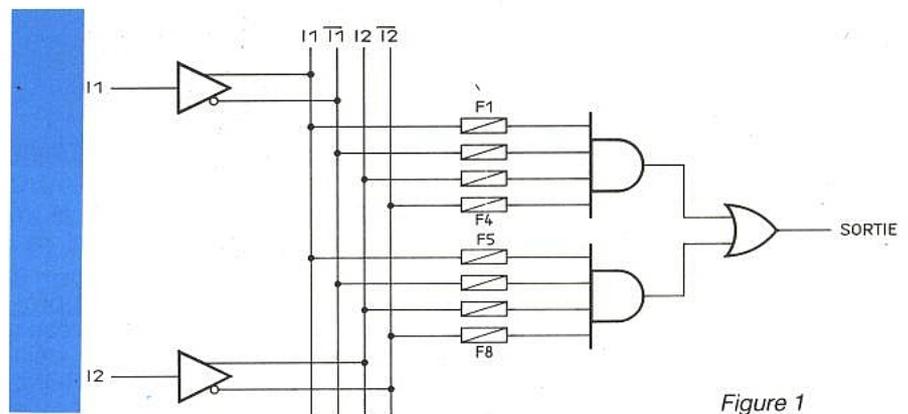


Figure 1

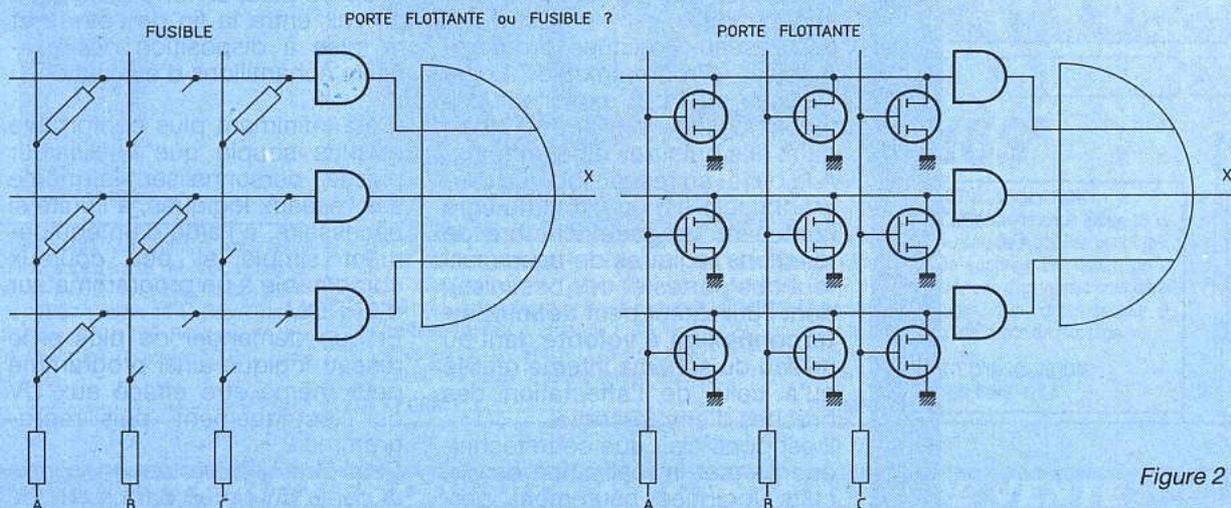


Figure 2

remplacés par des transistors MOS à effet de champ : au lieu de brûler physiquement un fusible, on place simplement une charge sur la porte flottante du transistor, exactement comme dans une EPROM. Bien que capable de subsister des années, cette charge peut être rapidement éliminée soit électriquement, soit par exposition aux UV si toutefois le PAL est présenté dans un boîtier à fenêtre : nous sommes alors en présence de PAL effaçables et reprogrammables, appartenant à la famille des "EPLD" (Erasable PLD). C'est l'idéal pour les tâches de développement qui nécessitent en général quelques tâtonnements !

Les sorties des portes ET se nomment "termes de produits" et sont regroupées (typiquement par huit) au niveau des portes OU attaquant les sorties du PAL : c'est là que s'effectue la "somme de produits" finale.

Un PAL simple comporte couramment huit portes OU à huit entrées, soit soixante quatre "termes de produits" issus de soixante quatre portes ET à trente deux entrées chacune, sans oublier les huit inverseurs d'entrée et les huit circuits de sortie (inverseurs, tampons, bascules, etc.).

Les schémas internes de tels composants seraient évidemment inextricables si on ne leur appliquait une notation particulière dont la **figure 3** donne la clef :

On représente l'ensemble des entrées d'une porte ET par une seule ligne horizontale de la matrice programmable, qui coupe bien sûr la totalité des lignes verticales correspondant aux termes d'entrée ou de rétroaction, directs et complémentés.

Chaque entrée reliée à un terme d'entrée (autrement dit chaque fusible intact) est matérialisée par une croix ou un point à l'intersection de l'horizontale et de la verticale concernées.

La **figure 4** reproduit selon cette convention notre schéma simplifié de la **figure 1**, qui serait en fait celui d'un PAL vierge à deux entrées et une sortie, tandis que la **figure 5** décrit la fonction logique équivalente ainsi réalisée.

Dans la pratique, les PAL les plus simples disposent couramment de huit entrées et huit sorties, capacité déjà intéressante permettant l'utilisation d'un boîtier à vingt broches (PAL dits de la "série 20", la plus courante

avant la "série 24" à vingt-quatre broches autorisant davantage d'entrées et de sorties). La complexité du schéma augmente vite avec le nombre d'entrées et de sorties : la **figu-**

re 6 montre ce que serait la matrice d'un PAL à quatre entrées, quatre sorties, et seize termes de produits, mais nous n'allons pas nous limiter à cela !

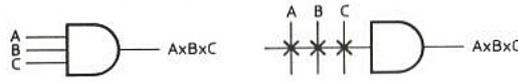


Figure 3

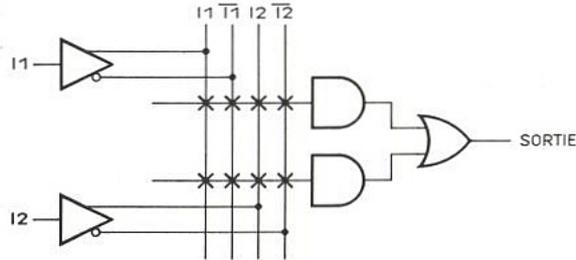


Figure 4

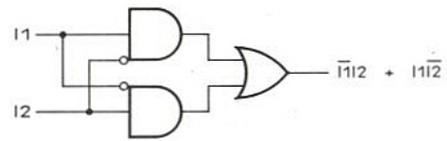


Figure 5

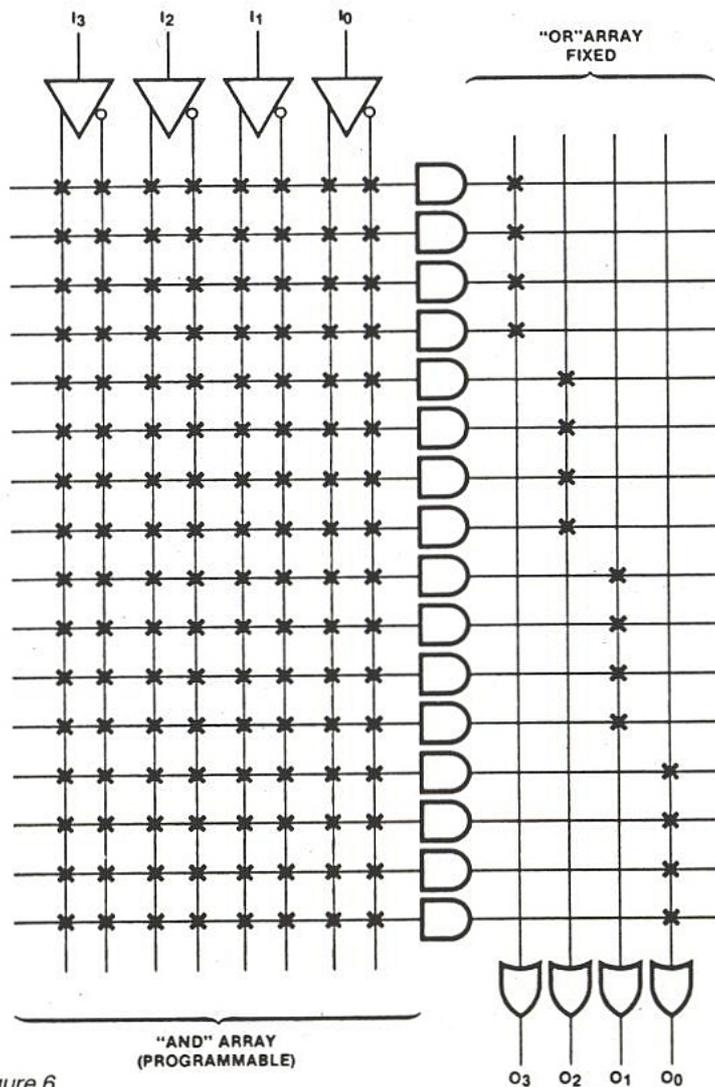


Figure 6

LES PAL LES PLUS POPULAIRES :

L'architecture que nous venons de définir admet évidemment de multiples variantes. C'est heureux, car il ne faudrait pas imaginer que n'importe quel PAL permettrait de résoudre n'importe quel problème de logique : lorsque l'on a besoin de nombreuses entrées et sorties, il est bien entendu possible d'associer plusieurs boîtiers PAL, tout en conservant un gain de quatre ou cinq fois par rapport à l'emploi de circuits logiques standards. Une limite de complexité est cependant introduite par le nombre fini de termes de produits disponibles à l'entrée de chaque porte OU.

Par rapport aux PAL, les "FPLA" (Field Programmable Logic Arrays) offrent plus de souplesse, puisqu'ils possèdent une seconde matrice programmable entre les portes ET et les portes OU, au prix il est vrai d'une complexité accrue au niveau du développement des applications. On arrive à obtenir une souplesse voisine avec les PAL en multipliant les versions de base, chacune offrant une variante différente de l'architecture commune. La référence de chaque PAL, outre des informations d'intérêt secondaire, contient une "racine" capable de renseigner sur l'organisation interne du composant : Le PAL 16L8, par exemple, dispose d'une matrice à seize entrées (soit trente deux verticales avec les compléments), et de huit sorties actives à l'état bas (active Low).

Même capacité en ce qui concerne le PAL 16R8, à ceci près que les sorties sont équipées de bascules (Registered). Des configurations intermédiaires sont disponibles, qui panaient les sorties munies de tampons et de bascules : le PAL 16R4, par exemple, ne possède que quatre bascules tandis que le PAL 16R6 en offre six, et donc seulement deux tampons. La lettre H identifie les sorties combinatoires actives au niveau haut (active High), le X celles munies d'une sortie OU exclusif), le P celles à polarité de sortie Programmable.

Encore mieux, les PAL "V" comme Variable ou "G" comme Générique peuvent être programmés pour "émuler" plusieurs références courantes. Pour ce faire, une "macrocellule" elle-même programmable remplace le circuit de sortie habituel.

Pour commencer à expérimenter avec les PAL, il nous semble préférable de se limiter aux PAL 16L8 et PAL 16R8, références les plus représentatives et sans doute les plus pédagogiques. Elles sont aussi les plus faciles à se procurer et les moins coûteuses, ce qui ne gêne rien...

Le PAL 16L8 :

La **figure 7** reproduit l'intégralité du schéma interne du PAL 16L8 (sans distinction de marque), en respectant les conventions de notation définies à la **figure 3**. Toutefois, pour des raisons de commodité, les croix correspondant aux fusibles intacts n'ont pas été portées : en effet, la fonction logique réalisée étant définie par les fusibles que l'on laisse intacts, il est plus pratique d'ajouter des croix que d'en effacer !

Ce PAL possède dix broches d'entrée (1 à 9 plus 11), la n° 11 servant souvent d'entrée de validation des tampons de sortie bien que ce ne soit nullement une obligation.

A ces dix entrées correspondent donc vingt verticales de la matrice programmable sur les trente deux disponibles (0, 1, 2, 3, 4, 5, 8, 9, 12, 13, 16, 17, 20, 21, 24, 25, 28, 29, 30, 31).

Les douze restantes reçoivent en "rétroaction" les signaux de six des huit sorties et leurs compléments.

Les huit sorties (broche 12 à 19) étant équipées de tampon "3 états", il est possible de les placer individuellement en état "haute impédance" soit de façon permanente, soit en fonction de certains états d'entrée. A ce moment, six d'entre elles (broche 13 à 18) peuvent être utilisées comme entrées supplémentaires, ce qui porte à seize le nombre maximum d'entrées pouvant être exploitées à la fois (avec deux sorties seulement bien sûr). Chacune des huit portes OU pilotant les sorties possède sept entrées, et peut donc combiner sept termes de produits issus de cinquante six portes ET à trente-deux entrées. Il reste donc huit termes de produit sur les soixante-quatre disponibles (les 0, 8, 16, 24, 32, 40, 48 et 56). Ceux-ci sont affectés à la commande séparée des huit tampons de sortie "3 états", qui bénéficie ainsi du maximum de souplesse possible.

A ce niveau de notre découverte des PAL, il est temps de noter deux règles fondamentales :

- Toute combinaison d'un signal et de son complément dans un terme de produit met celui-ci dans un **état-bas** permanent (cas qui se produit notamment si tous les fusibles d'une ligne sont intacts, en particulier lorsque le PAL n'est pas programmé).

- Si tous les fusibles d'une ligne sont détruits, le terme de produit correspondant reste en permanence dans l'**état-haut**.

Pour positionner un tampon de sortie en permanence dans le mode "haute impédance", il suffit donc de laisser intacts tous les fusibles de la ligne pilotant son entrée de validation. Par contre, pour transformer ce tampon en simple inverseur de façon permanente, il faut détruire tous les fusibles de cette même ligne de validation.

Le PAL 16R8 :

La **figure 8** reproduit le schéma interne du PAL 16R8, avec les mêmes conventions que précédemment.

On remarque la présence de huit entrées seulement, et de huit sorties équipées chacune d'une bascule "D" suivie d'un tampon "3 états".

Contrairement au PAL 16L8, les huit tampons sont commandés par une ligne de validation commune rejoignant la broche n° 11, tandis que les sorties ne sont pas renvoyées en rétroaction : on ne pourra donc pas les utiliser en tant qu'entrées supplémentaires.

Par contre, les états de sortie des huit bascules sont, eux, renvoyés en rétroaction avec leurs compléments, portant bien à trente-deux le nombre des verticales de la matrice programmable.

Sachant qu'il est possible de transformer une bascule D en bascule T, RS, ou même JK en la faisant simplement précéder d'un circuit combinatoire approprié, la configuration du PAL 16R8 permet de réaliser toutes sortes de compteurs ou registres à décalage nécessitant jusqu'à huit bascules !

Les entrées d'horloge des huit bascules étant reliées ensemble sur une ligne rejoignant la broche n° 1, on devra essentiellement se limiter à des systèmes séquentiels de nature synchrone.

MISE EN ŒUVRE DES PAL :

Il doit désormais être bien clair que même les PAL de "bas de gamme" que nous venons de présenter permettent de réaliser

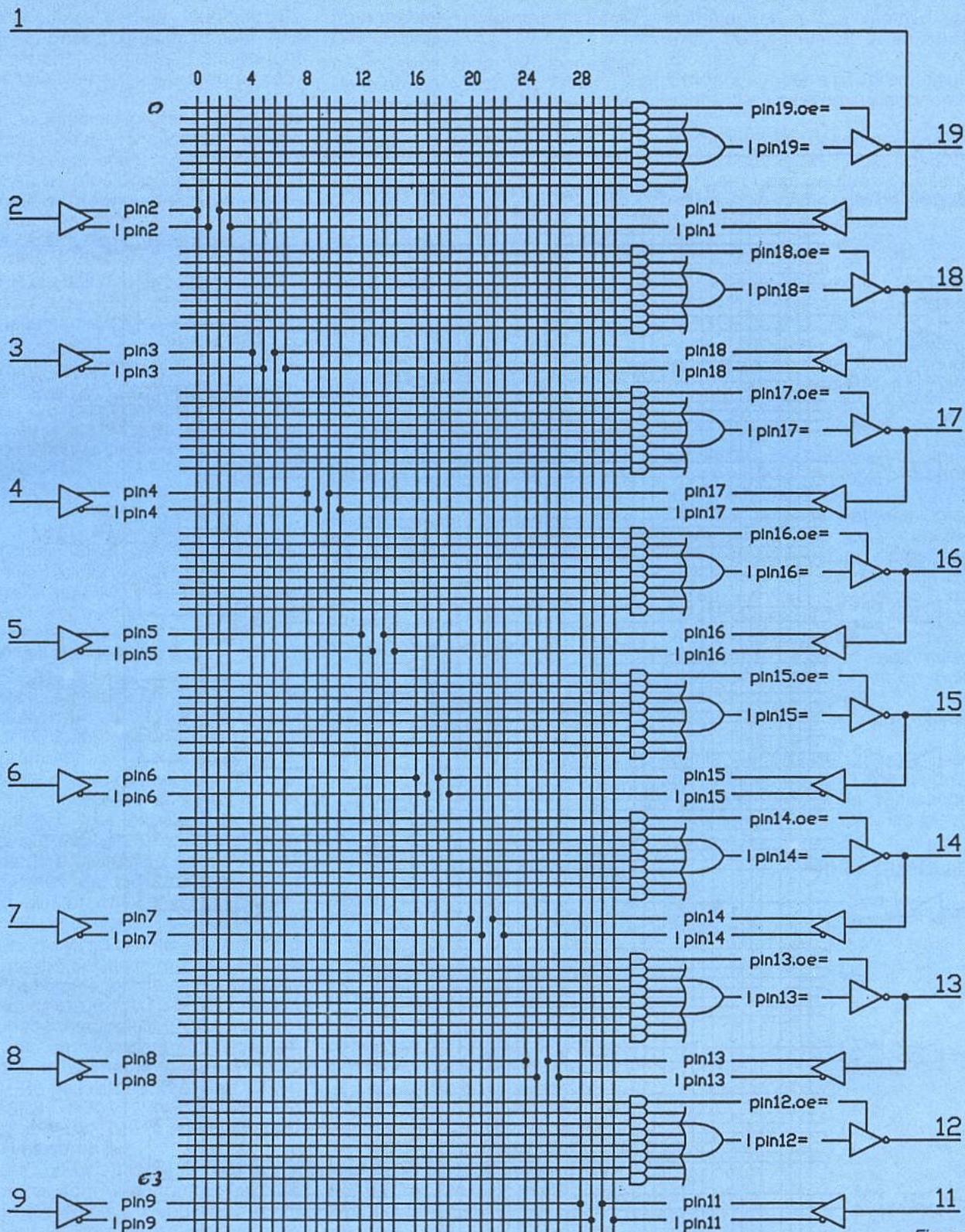


Figure 7

des fonctions logiques relativement évoluées (combinatoires et/ou séquentielles) dans un très petit nombre de boîtiers, souvent même un seul.

Le développeur habitué à la création de systèmes logiques pourrait évidemment définir la programmation de la matrice d'un PAL en portant des liaisons sur une photocopie d'un des schémas vierges des **figure 7** et **8**.

Souvent, il serait cependant moins fastidieux de construire une table de vérité ou un diagramme d'états, ou simplement d'écrire une série d'équations booléennes.

C'est là qu'interviennent les logiciels de développement dits "compilateurs logiques", généralement destinés à "tourner" sur compatible PC.

Les plus connues sont PALASM (le plus ancien, de chez AMD/

MMI), ABEL (de DATA I/O), CUPL (de ASSISTED TECHNOLOGY), PLAN (de NATIONAL SEMICONDUCTOR), et PROLOGIC (de INLAB, distribué par TEXAS INSTRUMENTS).

En général, les compilateurs capables de supporter les PAL de la plupart des marques et même de choisir un type en fonction de l'application coûtent cher : typiquement quinze mille francs et plus.

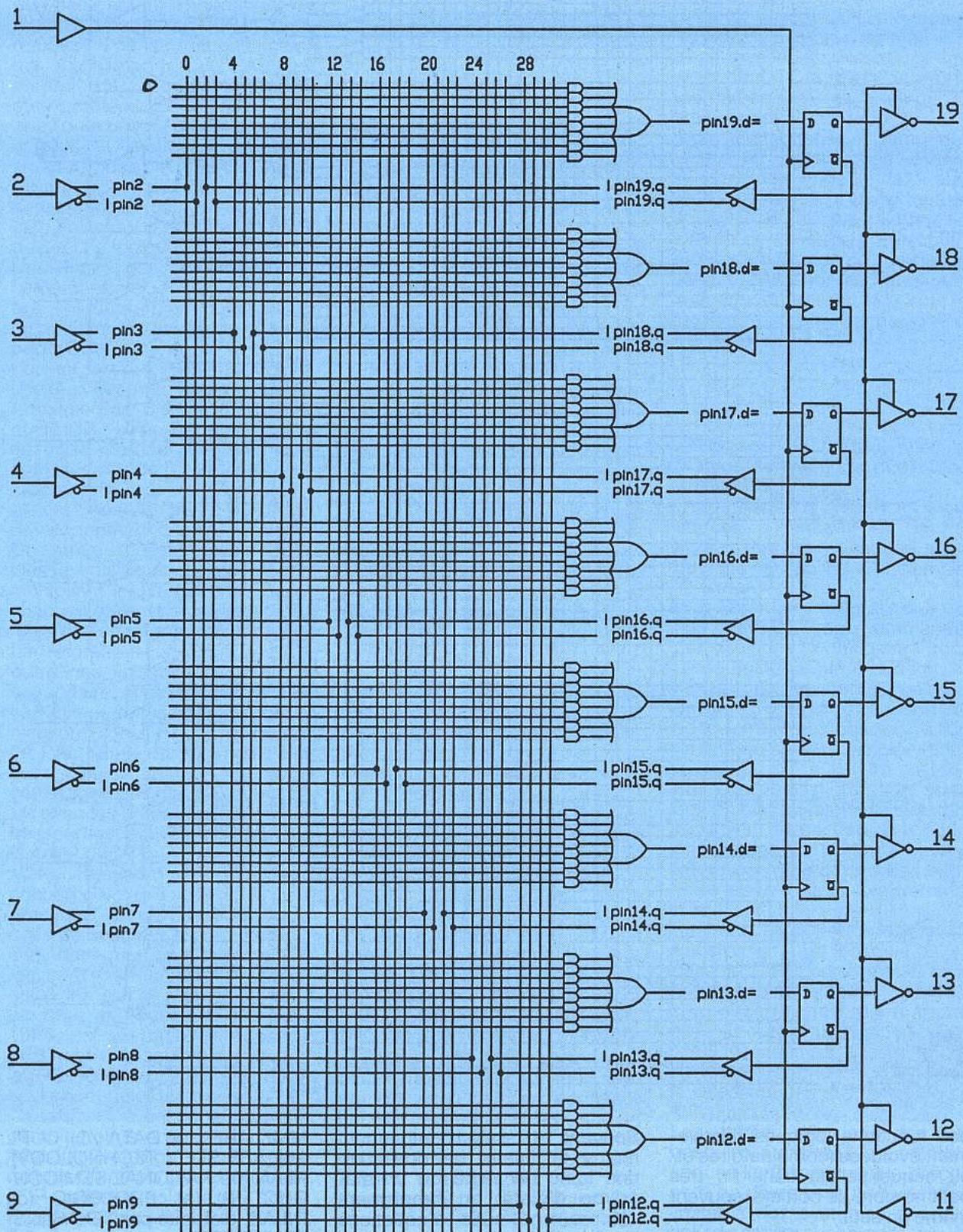


Figure 8

Par contre, certains fabricants de PAL offrent gracieusement des versions limitées supportant exclusivement leurs propres produits.

Ces logiciels gratuits, d'un très bon niveau, fonctionnent en fait au moins sur les références de PAL les plus populaires, communes à pratiquement toutes les marques : rien ne s'oppose ainsi à ce que l'on programme un PAL 16R8 CYPRESS avec le logiciel PROLOGIC offert par TEXAS pour ses TIBPAL 16R8, fonctionnellement équivalents !

Le rôle du compilateur logique consiste à traduire des équations booléennes, des tables de vérité, ou des diagrammes d'état (voire même des schémas logiques) en un "fichier JEDEC", liste codée sous une forme normalisée des fusibles à détruire.

Qu'il soit construit manuellement ou issu d'un compilateur, un fichier JEDEC peut être exploité par n'importe quel programmeur de PAL pour programmer un composant vierge et, généralement, vérifier le résultat de l'opération.

Si tous les PAL de même architecture interne sont compatibles entre eux au niveau du fichier JEDEC, les "algorithmes de programmation" varient énormément d'une marque à l'autre.

Par "algorithme de programmation", il faut entendre le détail des opérations à exécuter pour détruire un fusible donné : quels niveaux de tension appliquer à quelles broches et pendant combien de temps.

On ne programme évidemment pas du tout de la même façon un PAL bipolaire à fusibles métalliques, et un PAL CMOS utilisant une technologie "EPROM".

Mais on ne programme pas non plus de la même façon un PALC 16R8 de CYPRESS et un TICPAL 16R8 TEXAS INSTRUMENTS, tous deux CMOS, sous peine de vives surprises !

Les programmeurs du commerce sont donc fournis avec de gros logiciels (souvent écrits pour PC) organisés en "base de données" capables de configurer le programmeur pour chaque type de PAL pouvant être programmé.

Les plus simples supportent une dizaine de références et coûtent quelques milliers de francs, tandis que les plus complets reconnaissent des milliers de références et coûtent des dizaines de milliers de francs. Bien entendu, des mises à jour logicielles périodiques permettent de prendre en compte les composants pro-

grammables récemment introduits.

Il est cependant indispensable de disposer de l'algorithme de programmation détaillé des PAL que ledit programmeur devra supporter.

C'est à ce niveau que l'on se heurte à de prodigieuses réticences de la part des fabricants : presque tous répondent que, "pour des raisons de fiabilité", ils préconisent l'usage exclusif de programmeurs du commerce agréés par leur soins, et qu'en conséquence ils ne fournissent pas ce genre d'information.

On arrive à retrouver les algorithmes de programmation des PAL bipolaires dans des documentations "hors d'âge" de MMI ou NS, mais beaucoup plus difficilement dans les éditions actuelles.

De toute façon, ce genre de PAL ineffaçable ne convient pas à l'usage "de développement" qui nous intéresse.

Chez TEXAS INSTRUMENTS, on fait preuve d'une extrême courtoisie mais en même temps d'une force d'inertie à toute épreuve : après avoir lourdement insisté plus de cinq fois, nous avons finalement renoncé à obtenir l'algorithme de programmation des "TICPAL", PAL CMOS effaçables. Un jour, peut-être...

En fait, ce n'est que chez CYPRESS que nous avons trouvé ces précieuses données tout simplement reproduites dans le "data book" de la marque. Elles suffisent largement pour concevoir un programmeur-vérificateur extrêmement simple pour les PAL 16L8, 16R8, 16R6 et 16R4 de cette marque distribuée par NEWTEK.

La plupart du temps, ces programmeurs du commerce peuvent aussi programmer les EPROM, PROM, FPLA, et autres PLD ou EPLD. Un bon exemple est le programmeur SPRINT EXPERT commercialisé en France par NEWTEK.

Ce genre d'équipement est évidemment presque indispensable à qui souhaite tirer le maximum de la technique des composants programmables, c'est-à-dire utiliser pour chaque projet le ou les PAL répondant de façon optimale au problème posé. Mais un compilateur logique de très haut de gamme sera son complément quasiment indissociable...

Un tel investissement est à l'évidence hors de portée de l'utilisateur occasionnel, ou du développeur souhaitant simplement

commencer à "se mettre aux PAL" tranquillement et en toute liberté.

On peut songer à l'approche suivante, particulièrement économique :

- choisir quelques références de PAL courants, faciles à approvisionner et peu coûteux ; s'y tenir même si leur efficacité ne semble pas optimale pour tous les projets

- acquérir quelques pièces en technologie effaçable afin de pouvoir manipuler par essais successifs

- se procurer un compilateur logique gratuit, ou commencer par développer ses PAL à la main
- construire par soi-même un programmeur simplifié

Présentés en boîtier céramique à fenêtre (effaçable) ou plastique (OTP ineffaçable), ces PAL CMOS consomment sensiblement moins que leurs concurrents, ce qui est un "plus" de taille : en effet, compte tenu du grand nombre de portes que contiennent les PAL, un montage réalisé avec cette technique consomme souvent nettement plus que son équivalent en logique standard.

CYPRESS semble bien avoir résolu ce problème !

Inutile de préciser que le programmeur dont nous vous proposerons bientôt la réalisation sera destiné aux PAL de cette marque !

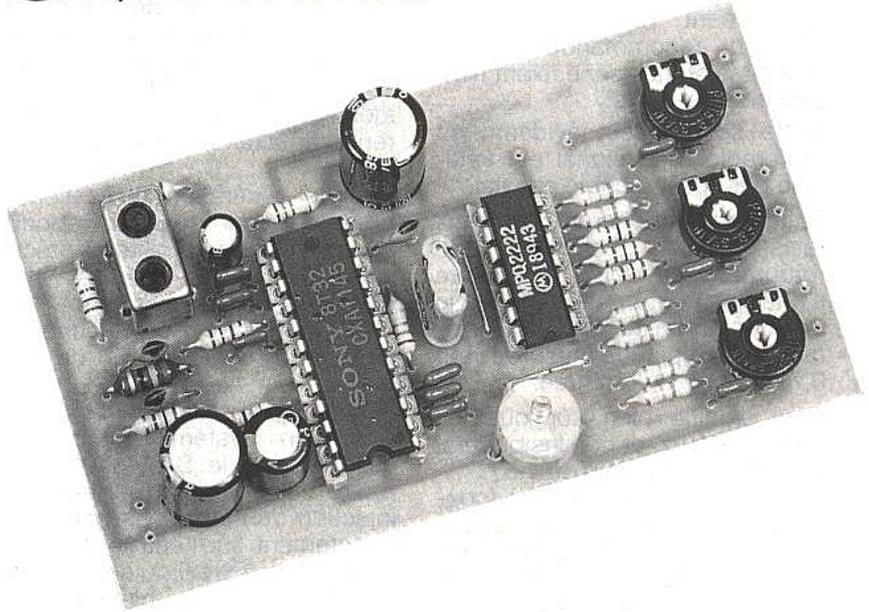
Patrick GUEULLE



Le codeur PAL Sony CXA 1145

Le circuit Sony CXA 1145 est une alternative intéressante à l'emploi du MC 1377 Motorola bien connu.

Cette présentation nous a été inspirée par un lecteur, qui après lecture de l'article consacré à une mire SVHS — ERP n° 510 — nous signale que les résultats obtenus avec le circuit CXA 1145 Sony semblent légèrement supérieurs à ceux obtenus avec le circuit Motorola.



Après divers essais et comparaisons on peut admettre que les résultats sont effectivement légèrement supérieurs mais les différences difficiles à mettre en évidence.

Quoi qu'il en soit le CXA 1145 est intéressant car c'est une seconde source du MC 1377. Il n'y a évidemment aucune compatibilité broche à broche comme nous allons le découvrir.

CODEUR PAL SONY CXA 1145

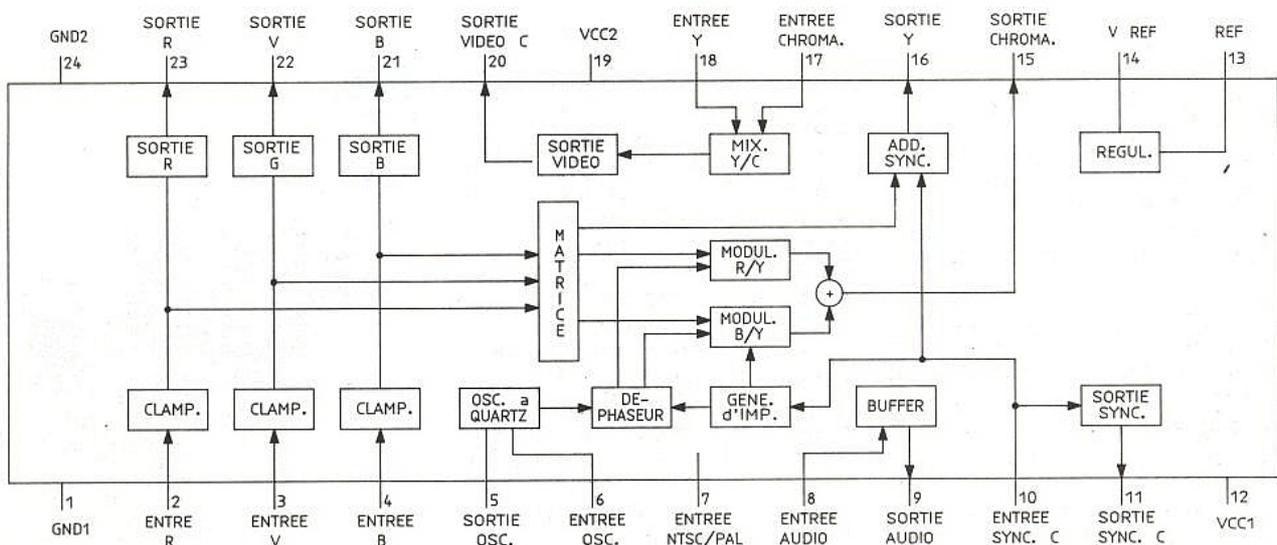
Le schéma synoptique interne du codeur PAL Sony est représenté à la figure 1. Ce synoptique ne

présente pas vraiment de particularités ni d'originalité. Pour réaliser un codage PAL il n'y a vraiment aucune innovation, il suffit de s'en tenir strictement à la définition du procédé.

Les signaux primaires R, V, B sont envoyés via un couplage capacitif aux entrées correspondantes, broches 2, 3 et 4 du circuit.

Qui dit couplage capacitif dit obligatoirement réalignement. Pour que le clamp s'effectue correctement, l'impédance de source devra être aussi faible que possible, avec une impédance de source nulle la valeur

Figure 1



de ces condensateurs vaut $0,1 \mu\text{F}$.

Pour une mire de barres à 100 %, l'amplitude des signaux primaires R, V, B vaut 1 volt crête à crête.

Trois buffers internes permettent une réutilisation des signaux primaires R, V, B. Bien que ces buffers puissent être chargés directement par 75 ohms, le fabricant recommande l'emploi d'une résistance série fixant l'impédance de sortie.

Cette solution est évidemment préférable si le signal est véhiculé par un long câble coaxial.

Si la sortie est chargée par deux résistances de 75 ohms en série retournant au zéro, la mesure s'effectuant entre le zéro et le point commun de ces deux résistances, l'amplitude mesurée vaut 0,77 V pour 1 V d'entrée.

Ceci signifie bien sûr que les amplificateurs, et non les buffers, de sortie ont un gain de 1,5.

Après le réalignement on rencontre classiquement les opérations de matricage. A partir des signaux primaires R, V, B on élabore trois nouveaux signaux : le signal de luminance et les signaux différence de couleur.

Ces trois nouveaux signaux étant des combinaisons linéaires des signaux primaires, le matricage, en principe, ne doit pas poser de difficultés.

Le signal de synchronisation composite est injecté à la broche 10 du circuit. Cette entrée, d'un point de vue des seuils, est une entrée TTL, niveau bas pour une tension comprise entre 0 et 0,8 V et niveau haut pour une tension supérieure à 2 V.

Le signal de synchronisation composite est purement et simplement additionné au signal Y et l'on dispose à la broche 16 du circuit du signal vidéocomposite noir et blanc.

Ce signal n'est par principe, pas limité en fréquence. Dans la pratique il est seulement limité par la bande passante des circuits de matricage.

Ceci signifie qu'un filtre passe-bas externe devra être situé immédiatement derrière la sortie du signal, à la broche 16, avant l'addition du signal de chrominance.

Pour un signal à 100 %, l'amplitude du signal disponible à la sortie 16 vaut environ 1,4 V du fond des tops de synchro au niveau du blanc.

Notons au passage que la synchronisation peut être réutilisée, la sortie — broche 11 — pouvant être chargée par 75 ohms.

Dans le cas d'une sortie sur diviseur, 2×75 ohms analogues aux sorties R, V, B vues précédemment l'amplitude du signal de synchronisation est trop faible pour attaquer directement un moniteur : 0,3 V crête à crête.

Revenons aux circuits de matricage qui délivrent donc Y et les signaux différence de couleur.

En PAL nous savons que les signaux différence de couleur modulent en amplitude deux sous-porteuses, de fréquence identique mais de phase différente et alternée une ligne sur deux.

Pour la génération de la sous-porteuse, seul le quartz répond aux critères de stabilité et précision requis par le système.

Le quartz à la fréquence de 4,443361874 MHz sera connecté entre les broches 5 et 6 du circuit.

Notons qu'il est possible d'élaborer un système totalement asservi avec le SAA 1101 verrouillé sur une sous-porteuse et injection de cette sous-porteuse directement sur l'entrée de l'oscillateur : broche 6 du circuit.

Bien entendu le couplage est du type capacitif et le niveau d'oscillation compris entre 0,4 et 1 volt crête à crête.

L'élaboration des deux porteuses déphasées est obtenue grâce à un réseau interne. Ces deux porteuses sont envoyées vers les modulateurs.

Le signal de synchronisation composite est utilisé non seulement pour inverser la phase une ligne sur deux mais aussi pour fournir le burst d'identification.

La position du burst, ou salve, est relative au front montant du signal de synchronisation ligne et la durée calibrée de manière interne.

Contrairement au circuit Motorola MC 1377 on ne peut agir ni sur la position, ni sur la durée de la salve.

Le signal de chrominance regroupe finalement les deux sous-porteuses modulées par les signaux différence de couleur et la salve d'identification.

Ce signal ne peut être utilisé directement et est donc envoyé vers la broche 15 au circuit pour un traitement externe.

Sans charge l'amplitude du signal de chrominance vaut environ 600 mV crête à crête.

Le signal noir et blanc — luminance + synchronisation est limité par un filtre passe-bas externe et envoyé vers la broche 18 du circuit. Le signal de chrominance est filtré par un passe-bande externe et envoyé à la broche 17 du circuit.

Ces signaux sont additionnés pour constituer le signal composite PAL disponible à la broche 20 du circuit CXA 1145. A la broche 20 l'impédance de sortie est faible, on place en série avec la charge une résistance de 75 Ω fixant l'impédance de sortie.

On en terminera avec la description du circuit en signalant la présence d'un buffer audio entre les broches 8 et 9 du circuit.

D'un point de vue alimentation et consommation il n'y a aucune remarque particulière, l'alimentation + 5 V est appliquée aux broches 12 et 19 et la consommation nominale atteint environ 30 mA.

APPLICATION

Avec la mire SVHS publiée dans le numéro 510 d'Electronique Radio Plans nous disposons soit de sorties R, V, B, synchro soit d'une sortie SVHS.

Bien sûr il est possible moyennant l'adjonction d'une capacité de liaison d'effectuer la sommation et de disposer, non plus du signal SVHS, mais d'un signal Y + C et donc un signal PAL.

Nous avons donc conçu autour du CXA 1145 un module supplémentaire qui est tout simplement un codeur RVB synchro vers PAL.

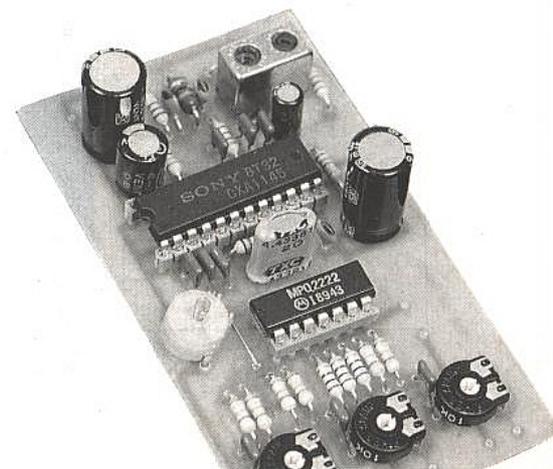
Ce module peut être considéré comme une adjonction n'entraînant aucune modification du circuit imprimé du numéro 510.

Le schéma de principe de ce module est représenté à la **figure 2**.

Ce schéma est sans surprise, la résistance R_3 de 27 k Ω est une résistance de polarisation définissant le potentiel de base de miroirs de courant internes.

Cette résistance fixe le courant pour tous les sous-ensembles internes.

Les signaux R, V, B via trois diviseurs potentiométriques R_8 ,



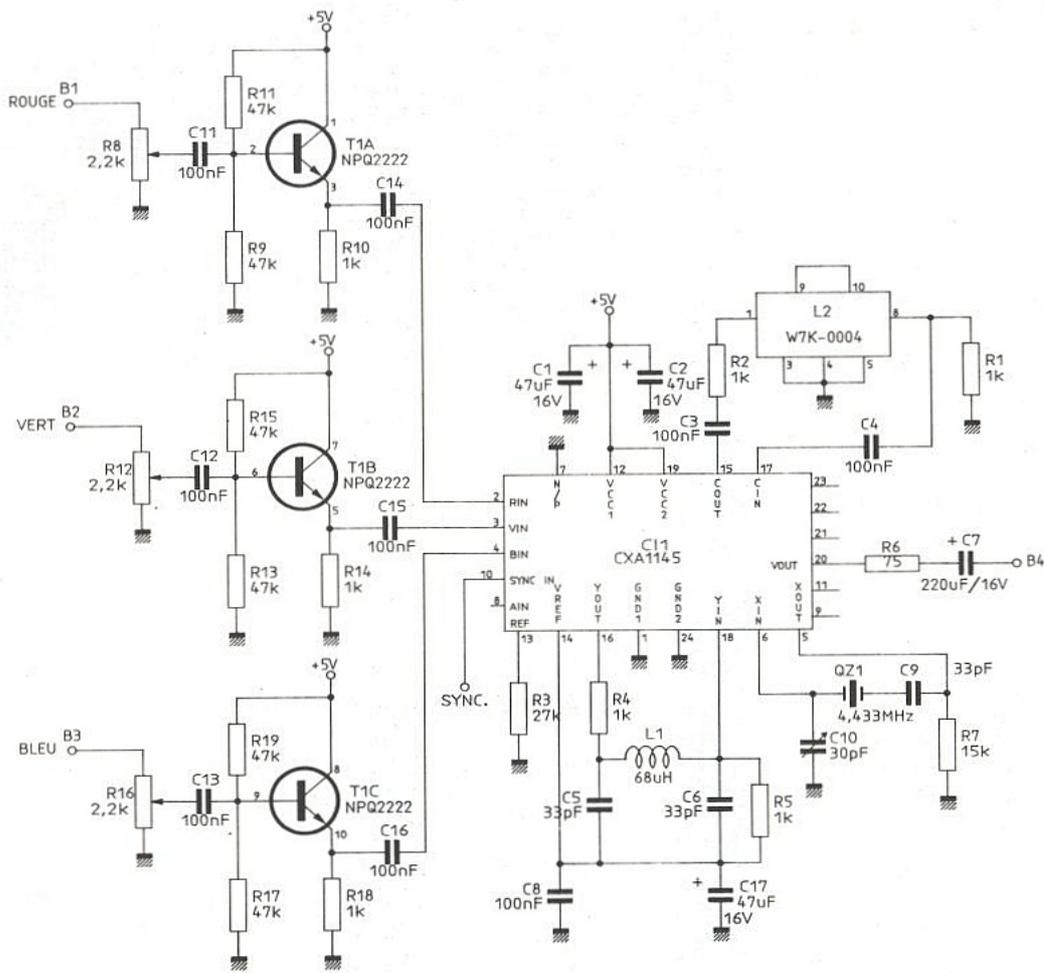


Figure 2

R12 et R16 et trois étages tampon T1a, T1b et T1c sont envoyés vers les entrées correspondantes du circuit CXA 1145.

Les étages tampon donnent une faible impédance de sortie garantissant un bon fonctionnement des circuits de réaligement.

Le signal de luminance plus synchronisation est filtré pour un filtre externe L1, C5 et C6. Ce filtre est adapté pour 1 kΩ, R4 et R5 étant égales à 1 kΩ et la réponse du type butterworth.

La fréquence de coupure à - 3 dB vaut environ 4,69 MHz.

Pour le filtrage de la chrominance on fait appel à un filtre TOKO.

Notons que nous avons déjà eu l'occasion de rencontrer ce filtre dans un transcodeur PAL-SÉCAM, Electronique Radio Plans n° 506.

La sortie vidéo composite PAL est finalement disponible sur le pôle négatif du condensateur C7.

RÉALISATION PRATIQUE

Pour un circuit si simple on fait appel à une carte imprimée simple face de faibles dimensions dont le tracé des pistes est donné à la **figure 4** et l'implantation des composants à la **figure 5**.

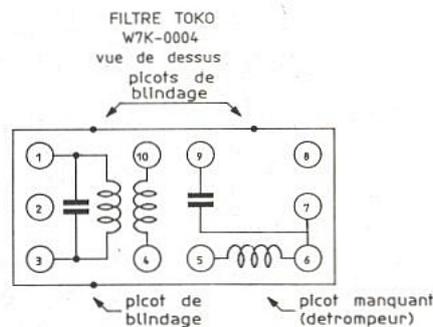


Figure 3

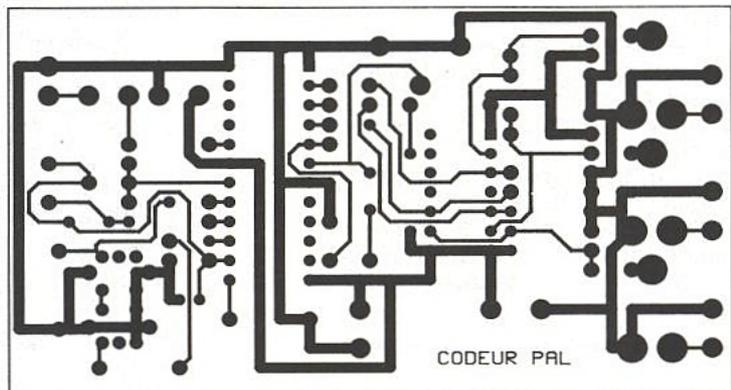


Figure 4

Pour éviter tout risque d'erreur le schéma de la **figure 3** représente le brochage du filtre passe-bande chrominance W7K - 0004 TOKO.

Une fois de plus on a fait appel à un réseau de transistors dans un boîtier DIL 14 broches, éventuellement ce réseau peut être remplacé par trois transistors.

Le circuit est alimenté en 5 V et la consommation inférieure à 50 mA. On règle les trois potentiomètres d'entrée pour avoir 1 V crête à crête aux entrées 2, 3 et 4 du circuit intégré.

On vérifie la présence du signal noir et blanc plus synchro aux broches 16 et 18 du circuit et la présence du signal de chrominance aux broches 17 et 15.

Le réglage de C₁₀ et L₂ peut se faire à vue, la sortie connectée sur un TV capable d'interpréter un signal PAL.

Une absence totale de couleur est en général signe d'un décalage de l'oscillateur de sous-porteuse, L₂ n'intervenant pas.

L₂ peut être ajustée pour obtenir les meilleures transitions sur une mire de barres.

Remarques complémentaires

Comme son concurrent MC 1377, le CXA 1145 peut délivrer un signal NTSC mais ceci ne présente pas un véritable intérêt de ce côté de l'Atlantique. A réserver aux fanatiques de Galavision, transmis en NTSC sur Panamsat et à ceux désireux de réaliser une chaîne de décodage NTSC.

La commutation s'effectue par le niveau de tension appliqué à la broche 7.

Si l'on élimine le mélange noir et blanc et chrominance on dispose évidemment d'un générateur Y/C 4,43 — donc SVHS — peut on obtenir un fonctionnement pour du Y/C 6,85 ou Y/C 9,24 ? Ça, c'est une autre histoire qui sort vraiment du cadre de notre revue.

En résumé le CXA 1145 Sony est un alternative intéressante pour un codage PAL intégré facile à mettre en œuvre.

L'avenir de ce circuit dans le grand public sera évidemment lié à sa disponibilité, sa distribution et son coût.

C'est finalement un concurrent direct du MC 1377 qui équipe l'ensemble des décodeurs D2 MAC...

François de Dieuleveult

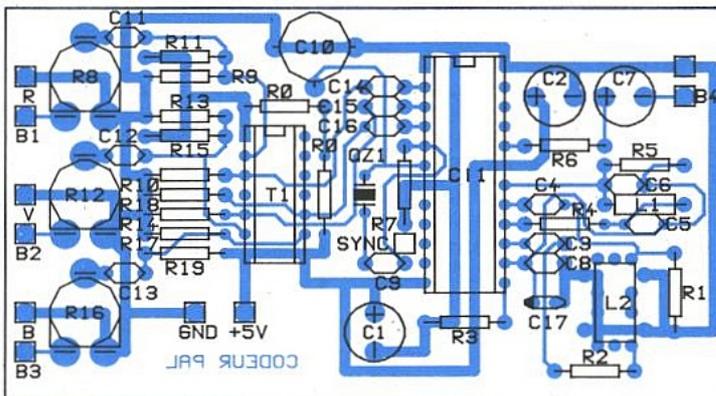


Figure 5

Nomenclature

Résistances

- R₁, R₂, R₄ et R₅ : 1 kΩ
- R₃ : 27 kΩ
- R₆ : 75 Ω
- R₇ : 15 kΩ
- R₈ : 2,2 kΩ pot
- R₉ : 47 kΩ
- R₁₀ : 1 kΩ
- R₁₁ : 47 kΩ
- R₁₂ : 2,2 kΩ pot
- R₁₃ : 47 kΩ
- R₁₄ : 1 kΩ
- R₁₅ : 47 kΩ
- R₁₆ : 2,2 kΩ pot
- R₁₇ : 47 kΩ
- R₁₈ : 1 kΩ
- R₁₉ : 47 kΩ

Condensateurs

- C₁ : 47 μF/16 V
- C₂ : 47 μF/16 V
- C₃ : 100 nF
- C₄ : 100 nF
- C₅ : 33 pF
- C₆ : 33 pF
- C₇ : 220 μF/16 V
- C₈ : 100 nF
- C₉ : 33 pF
- C₁₀ : 30 pF, ajustable
- C₁₁ à C₁₆ : 100 nF
- C₁₇ : 47 μF/16 V

Inductances

- L₁ : 68 μH
- L₂ : W7k - 0004 TOKO

Semi-conducteurs

- T_{1a}
- T_{1b} : MPQ 2222
- T_{1c}
- U₁ : CXA 1145 SONY



TEKO
ENCLOSURES