

LOISIRS ELECTRONIQUES D'AUJOURD'HUI

N°122

# Lead

COURS N°10 : L'ELECTRONIQUE NUMERIQUE

LES MEMOIRES MORTES

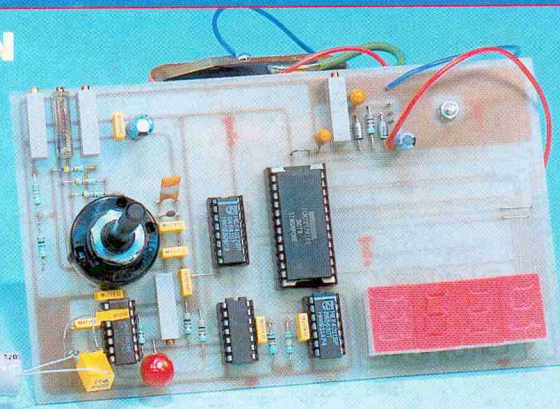
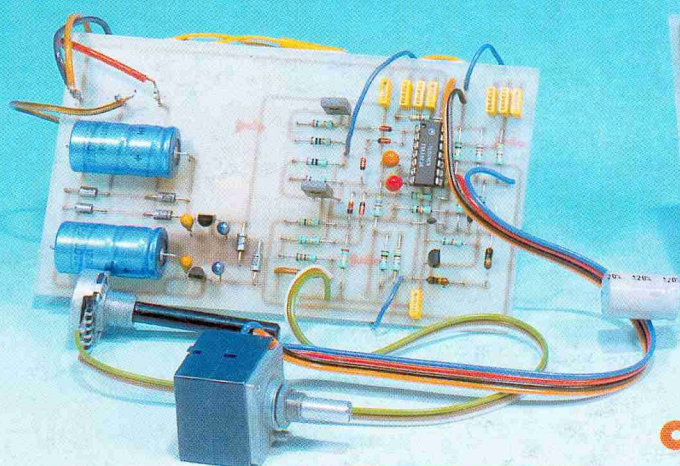
CAPACIMETRE NUMERIQUE 10 pF A 9999  $\mu$ F

CARTE DE DEVELOPPEMENT A 6805

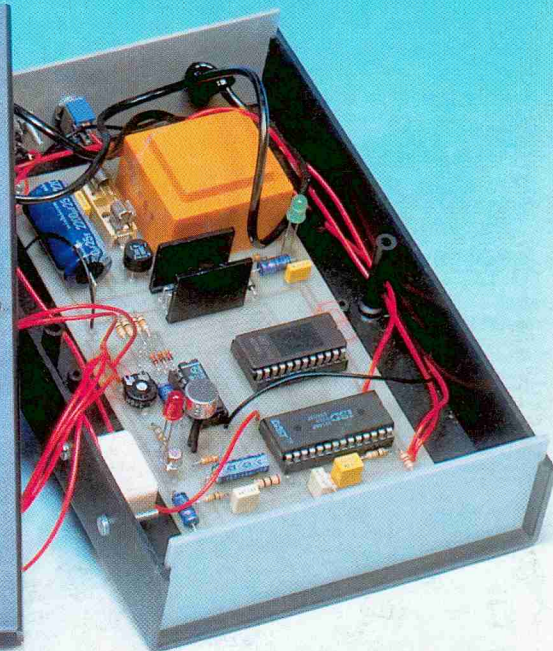
TELECOMMANDE SECTEUR : L'EMETTEUR

PORTIER DE BUREAU AVEC L'ISD1016

**GENERATEUR TRES FAIBLE DISTORSION**



**CAPACIMETRE 10pF A 9999  $\mu$ F**



**VOTRE VOIX SYNTHETISEE PAR L'ISD 1016**

M 1226 - 122 - 28,00 F



MENSUEL SEPTEMBRE 1994 / BELGIQUE 204 F.B / CANADA \$ 4,95



# Led

## 4

### L'ELECTRONIQUE NUMERIQUE (COURS N° 10 : LES MEMOIRES MORTES

Voyons ce que nous offre la technologie d'aujourd'hui en matière de mémoires qui conservent indéfiniment les données enregistrées, sans consommer d'énergie électrique.

de vos circuits imprimés, Technologie Step Circuits vous propose le film positif des implantations publiées dans ce n° 122 de Led.

### SERVICE CIRCUITS IMPRIMES

Ce service permet aux lecteurs de Led d'obtenir les circuits imprimés gravés, percés ou non.

Tous les circuits imprimés proposés dans nos précédents numéros sont toujours disponibles.

peu de composants, ce capacimètre mesurera avec une très grande précision vos condensateurs de quelques picofarads à 9 999  $\mu$ F et ce en 3 gammes. Une lecture sur 4 afficheurs 7 segments procure une grande souplesse d'utilisation de cet appareil indispensable pour le tri et l'appariage de condensateurs dans le cadre de la mise au point d'un filtre actif par exemple.

## 14

### PORTIER DE BUREAU

Ce portier de bureau à synthèse vocale n'est que l'une des multiples applications possibles du circuit intégré ISD 1016.

Ainsi avec l'apparition récente des circuits synthétiseurs ISD, le développement d'applications nécessitant la numération, la mémorisation et la restitution d'un signal audio devient à la portée de l'électronicien amateur.

Outre le caractère pédagogique et pratique du présent montage, les lecteurs qui s'aventureront pour la première fois sur le terrain de la synthèse vocale seront étonnés d'entendre la reproduction de leur voix en sachant que cette dernière est stockée sur une puce au silicium de quelques mm<sup>2</sup> !

## 24

### GENERATEUR TRES FAIBLE DISTORSION

Si l'on souhaite accéder à des performances très poussées en distorsion, un générateur BF au taux de distorsion de l'ordre de 0,01 % ne suffit plus. Le lecteur trouvera ici largement de quoi le combler. Il s'agit de la réalisation d'un générateur BF à très faible taux de distorsion, bien que faisant appel à un schéma simple et facile à mettre au point. En termes de distorsion, on atteint ici des valeurs extrêmement basses. A 1 kHz, le taux de distorsion est inférieur à 0,0005 % (0,0003 % valeur typique).

Le balayage en fréquence s'étend de 15 Hz à 50 kHz en 3 gammes.

## 38

### TELECOMMANDE SECTEUR

Le principe, très simple, consiste à superposer à la fréquence secteur 50 Hz une haute fréquence de l'ordre de 100 kHz qui véhicule l'information, donc uniquement support et ne perturbe pas le fonctionnement de tous les appareils connectés sur la ligne. L'idée est simple et séduisante.

## 44

### CARTE DE DEVELOPPEMENT A 6805 E2

Cette carte est basée sur le microcontrôleur 6805 E2. Elle est constituée de son horloge système de 4 MHz, d'une mémoire morte pouvant contenir 4 ko. de programme, de 2 ko. de mémoire vive (RAM), de deux ports, d'une entrée Timer et d'une broche d'interruption.

## 21

### SERVICE FILMS POSITIFS

Pour vous aider dans la gravure

## 30

### CAPACIMETRE NUMERIQUE

Bien que ne nécessitant que

### DROITS D'AUTEUR

Les circuits, dessins, procédés et techniques publiés par les auteurs dans Led sont et restent leur propriété. L'exploitation commerciale ou industrielle de tout ou partie de ceux-ci, la reproduction des circuits ou la formation de kits partiels ou complets, voire de produits montés, nécessitent leur accord écrit et sont soumis aux droits d'auteur. Les contrevenants s'exposent à des poursuites judiciaires avec dommages-intérêts.

Société éditrice :  
Editions Périodes

Siège social :  
1, bd Ney, 75018 Paris

SARL au capital de 51 000 F  
Directeur de la publication :  
Bernard Duval

#### LED

Mensuel : 28 F  
Commission paritaire : 64949

Locataire-gérant des  
Editions Fréquences

Tous droits de reproduction réservés  
textes et photos pour tous pays  
LED est une marque déposée  
ISSN 0753-7409

#### Services Rédaction-

#### Abonnements :

(1) 44.65.80.88 poste 7314  
1 bd Ney, 75018 Paris  
(Ouvert de 9 h à 12 h 30  
et de 13 h 30 à 18 h  
Vendredi : 17 h)

Directeur technique  
Réalisation-Fabrication  
Thierry Pasquier

#### Rédaction

Ont collaboré à ce numéro :  
Georges Matoré,  
Gérard Guiheneuf  
Jean Hiraga  
Bernard Duval,  
Jean-Pierre Lemoine  
Laurent Prévost

#### Abonnements

10 numéros par an  
France : 210 F  
Etranger : 290 F  
(voir encart au centre  
de la revue)

#### Petites annonces gratuites

Les petites annonces sont  
publiées sous la responsabilité de  
l'annonceur et ne peuvent se  
référer qu'aux cas suivants :

- offres et demandes d'emplois
- offres, demandes et échanges  
de matériels uniquement  
d'occasion
- offres de service

#### Composition

Edi'Systèmes

#### Photogravure

Sociétés PRS/PSC - Paris

#### Impression

Berger-Levrault - Toul

#### Photo de couverture

Jean Hiraga



## L'électronique numérique

Voyons ce que nous offre la technologie d'aujourd'hui en matière de mémoires qui conservent indéfiniment les données enregistrées, sans consommer d'énergie électrique.

**R**appelons, pour commencer, les caractéristiques essentielles qui différencient les MEMOIRES VIVES et les MEMOIRES MORTES, définies lors de notre précédent entretien.

Les mémoires vives se prêtent à la double fonction d'écriture (enregistrement) de données et de lecture (restitution) de ces données, qu'elles perdent lorsque leur alimentation en énergie électrique est coupée.

Les mémoires mortes se prêtent à la seule lecture de données enregistrées, qu'elles conservent lorsque leur alimentation en énergie électrique est coupée.

Les unes et les autres sont de type RAM, à accès aléatoire, c'est-à-dire que l'adressage permet d'accéder exclusivement à une quelconque de leurs cellules unitaires.

Prenons l'exemple d'un dictionnaire électronique bilingue, voire multilingue, qui se glisse dans la poche... Nous le consultons en composant le mot à traduire, pressant les touches d'un mini-clavier.

Derrière l'écran du petit appareil se cache une mémoire ineffaçable, laquelle conserve indéfiniment les mots enregistrés, lorsque nous coupons l'alimentation.

Nous pouvons uniquement lire les mots conservés en mémoire chez le dictionnaire en question, mais nous ne pouvons en ajouter de nouveaux. En pareil cas, nous sommes bel et bien en présence d'une Mémoire Morte, dans la plus pure acception de l'expression conventionnelle, cette mémoire ne se prête qu'à la seule lecture de données enregistrées, elle est une ROM, Read Only

Memory, Mémoire à la seule (only) lecture (read)...

Sans plus attendre, nous vous proposons de réaliser une mémoire morte !

### PROJET

Il nous est demandé de visualiser, d'écrire, par le jeu d'un afficheur électroluminescent, la position occupée par une décade 4017, dont nous avons fait la connaissance lors du sixième entretien de cette série (Led n° 116).

Les dix sorties de la 4017, indexées Q0 à Q9, passent au niveau 1, une par une et l'une après l'autre, avec l'avancement du comptage des impulsions à l'entrée.

Il existe sur le marché des transcodeurs BCD/7 segments, à l'exemple du 74 LS 247 (septième entretien, Led n° 117), qui activent classiquement un afficheur à 7 segments, lui faisant écrire en clair le nombre présent sur les quatre sorties indexées Qb, Qc, Qd et Qa d'un compteur BCD.

Nous ne disposons pas de transcodeur intégré qui visualise le rang de la sortie située au niveau 1 d'une 4017, expression du nombre d'impulsions comptabilisées par la décade.

Il nous faut construire le dispositif nécessaire...

Considérons le schéma du montage que nous présente la figure 1.

L'entrée de la porte logique inverseuse P se trouve placée au niveau 0, par la résistance interposée R1.

La sortie de la même porte est forcée à 1, avec pour effet d'activer, par sa base, le transistor NPN T, dont le collecteur est chargé par une diode électroluminescente.



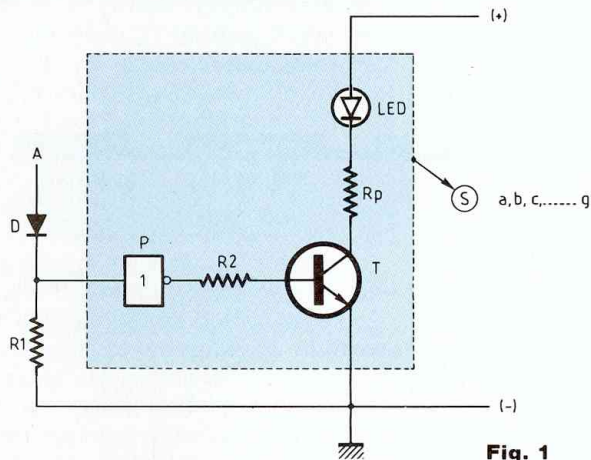


Fig. 1

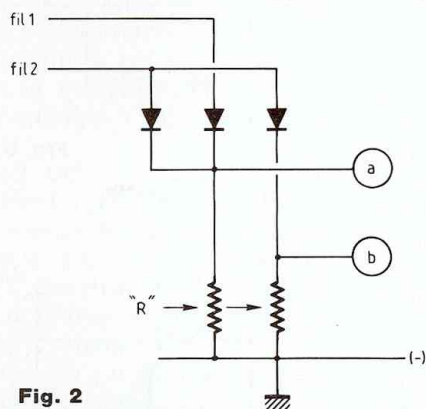


Fig. 2

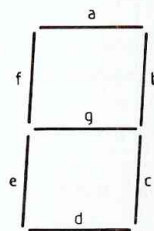


Fig. 3

| CHIFFRE | AFFICHAGE | SEGMENTS |   |   |   |   |   |   |
|---------|-----------|----------|---|---|---|---|---|---|
|         |           | a        | b | c | d | e | f | g |
| 0       | 0         | 1        | 1 | 1 | 1 | 1 | 1 | 0 |
| 1       | 1         | 0        | 1 | 1 | 0 | 0 | 0 | 0 |
| 2       | 2         | 1        | 1 | 0 | 1 | 1 | 0 | 1 |
| 3       | 3         | 1        | 1 | 1 | 1 | 0 | 0 | 1 |
| 4       | 4         | 0        | 1 | 1 | 0 | 0 | 1 | 1 |
| 5       | 5         | 1        | 0 | 1 | 1 | 0 | 1 | 1 |
| 6       | 6         | 1        | 0 | 1 | 1 | 1 | 1 | 1 |
| 7       | 7         | 1        | 1 | 1 | 0 | 0 | 0 | 0 |
| 8       | 8         | 1        | 1 | 1 | 1 | 1 | 1 | 1 |
| 9       | 9         | 1        | 1 | 1 | 1 | 0 | 1 | 1 |

Cette DEL s'illumine, dont le courant d'activation voit son intensité limitée au-dessous de la valeur dangereuse par la résistance de protection  $R_p$ .

Si nous portons au niveau 1 l'anode de la diode D du petit montage, ce niveau 1 est répercuté sur l'entrée de la porte inverseuse P, en raison de la présence de la résistance  $R_1$ . La sortie de cette même porte est ainsi forcée à 0, avec pour effet le blocage du transistor T, dont le courant de collecteur s'annule, la DEL s'éteint...

Pour la simplification des schémas, nous convenons de figurer la partie encadrée en pointillé, par le cercle dans lequel est écrite la lettre S (pour

segment), vous allez voir pourquoi dans un instant !

Le montage schématisé par la figure 2 réagit différemment, selon que son fil 1, ou son fil 2 est porté au niveau 1.

Au repos, tout comme chez le montage de la figure 1, les DEL des sous-ensembles "S", désignés ici par a et b, sont éclairées.

Un niveau 1 appliqué sur le fil 1 fait s'éteindre la DEL a, cependant qu'un niveau 1 appliqué sur le fil 2 fait s'éteindre à la fois les DEL a et b, êtes-vous d'accord avec nous ?

Vous notez qu'un niveau 1 appliqué sur l'un des deux fils n'est pas répercuté sur l'autre, les diodes s'y opposent. Un niveau 1 sur l'un des fils est

sans effet sur l'autre...

Etendons le principe aux dix sorties Q0 à Q9 d'une décade 4017 !

Lorsque la sortie de rang n passera à 1, expression de l'arrivée du comptage au nombre n d'impulsions à l'entrée, nous ferons s'éteindre les segments "inutiles" d'un afficheur électroluminescent, pour conserver illuminés les seuls segments (parmi les 7) de l'afficheur qui forment le nombre n.

Commençons par établir la table de vérité du système d'affichage, à la figure 3.

Dans le cas de l'écriture du chiffre 0, nous voyons que le segment g de l'afficheur doit être éteint et les six autres, a à f, doivent être allumés,



# L'électronique numérique

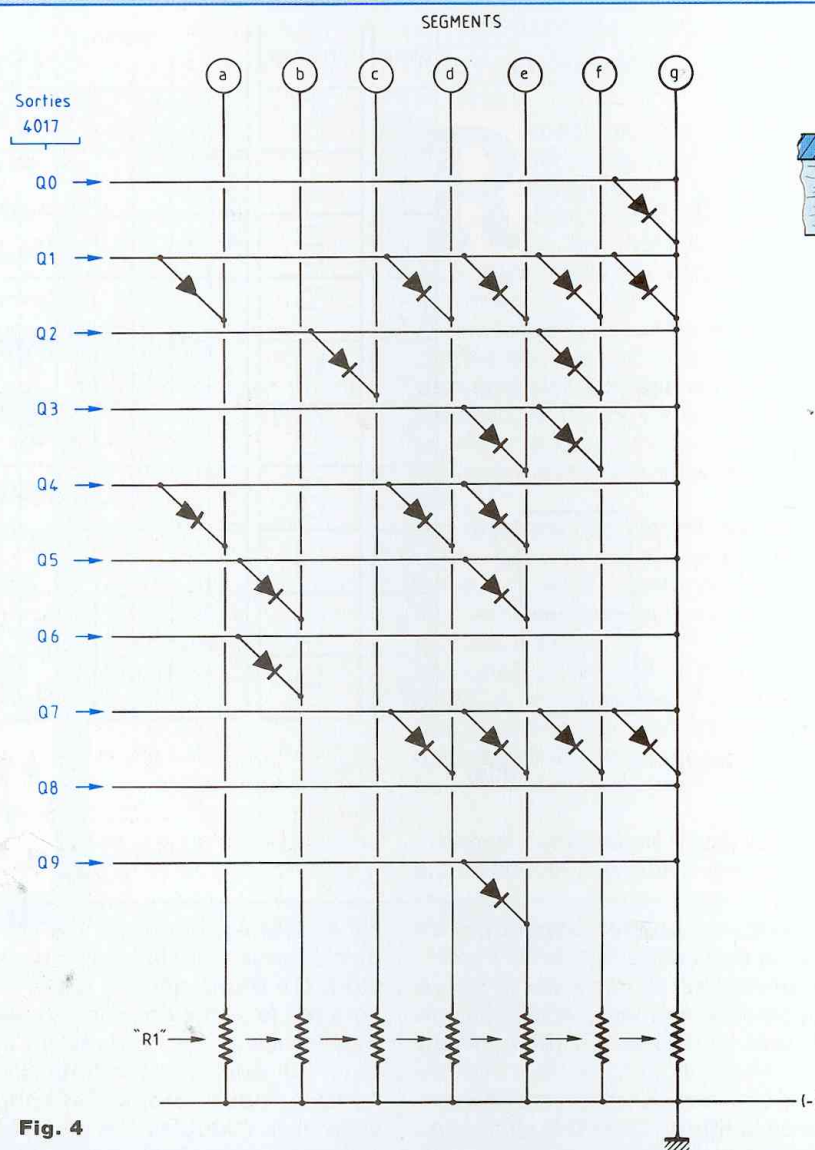


Fig. 4

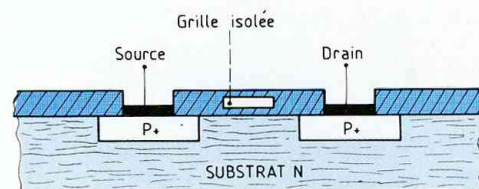


Fig. 7

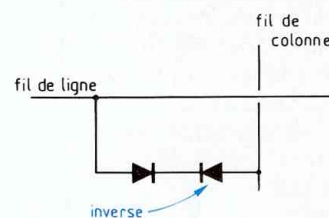


Fig. 6

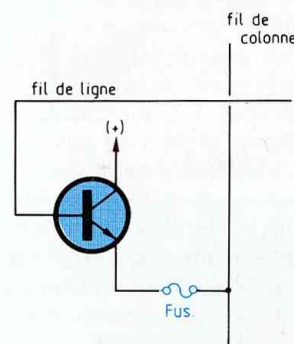


Fig. 5

sinon nous aurions un 8, avec sept segments éclairés !

La sortie Q0 de la 4017 est à 1 lorsque le compteur accuse l'impulsion de rang 0.

Le fil connecté à la sortie Q0 doit donc aboutir uniquement à l'anode de la diode D du sous-ensemble "S" affecté au segment g pour faire s'éteindre le seul segment g...

Pour écrire un 7, les segments d à g doivent être éteints, alors que les segments a, b et c doivent être activés. Le fil partant de la sortie Q7 de la 4017 aboutit donc aux anodes des diodes de commutation des dispositifs d, e, f et g...

A la figure 4, nous avons dessiné la matrice du système complet de commutation par diodes, pour les dix

sorties, Q0 à Q9, de la décade 4017.

Le système conduit à l'obtention de l'affichage du rang de la seule sortie active, occupant le niveau 1.

Le nombre d'impulsions comptabilisées par la décade sera ainsi parfaitement visualisé, écrit en clair par l'afficheur électroluminescent.

Confectionnons-nous un montage



câblé sur circuit imprimé double face, avec ses 21 diodes, 7 résistances "R1", 7 portes inverseuses P, 7 transistors NPN, 7 résistances Rp et 1· afficheur électroluminescent de type à anode commune...

Nous disposons maintenant d'une mémoire morte, qu'une coupure d'alimentation ne saurait effacer, vous êtes bien d'accord avec nous. Partant du même principe se réalisent des panneaux d'affichage.

Les segments composant chiffres, lettres et autres signes sont constitués de lames légères métalliques, ou en matière plastique, que font apparaître, dans des fenêtres, des dispositifs électromécaniques.

Vous conviendrez qu'une modification dans la structure du système une fois construit n'est pas du tout évidente !

Nous nous trouvons en présence d'une mémoire morte, une ROM, laquelle ne se prête qu'à la seule lecture, selon un conditionnement voulu à la construction. Elle lit en effet les données enregistrées, sur ordre entré dans son sélecteur d'adresses, elle ne se modifie pas, elle ne s'efface pas...

## CONVENTIONS D'EXPRESSION

### PROM

Une mémoire PROM, Programmable Read Only Memory, Mémoire programmable à lecture seule, est par définition une mémoire morte programmable, c'est-à-dire adaptable à des besoins spécifiques exprimés par un utilisateur potentiel.

Il est deux sortes de PROM, celles qui sont programmables à la fabrication et celles qui sont programmables par l'utilisateur.

Les ROM programmables par MASQUE, c'est une technique de production, ne peuvent être confectionnées qu'à la fabrication du circuit intégré,

selon le principe du masquage à la gravure.

Le procédé consiste à "copier" un circuit, même complexe, en utilisant des masques fonctionnant (en simple !) comme des trace-lettres, ou encore des pochoirs...

Pour ces évidentes raisons, les PROM obtenues par masque ne sont produites qu'en grande série, jamais moins de plusieurs milliers à la fois, ce qui justifie leur prix.

Une fois programmée, une PROM n'est plus qu'une ROM, à la seule lecture, qui conserve les données enregistrées, mais elle ne peut être modifiée, ni effacée, ni réécrite.

### PLD

Un PLD, Programmable Logic Device, est un "circuit logique" programmable par l'utilisateur, à la condition qu'il dispose du matériel nécessaire...

Le transcodeur que nous avons étudié tout à l'heure, pour afficher la situation d'une décade 4017 en mode comptage, est en fait un circuit logique élaboré, programmé par nos soins.

Les microcontrôleurs sont des circuits logiques programmables.

Celui d'un lave-linge, c'est l'exemple qui vient immédiatement à l'esprit, commande les divers organes de cet appareil électroménager, selon les séquences variables définies dans un programme choisi par la personne l'utilisant.

Les microcontrôleurs pourraient être classés avec les PROM, pour la raison toute simple qu'ils renferment une PROM...

Ils ont conquis la robotique.

Leur utilisation, leur "programmation" est aujourd'hui devenue accessible à l'amateur averti, leur prix le devient...

Voyons maintenant quelles sont les familles de PROM rencontrées actuellement, qui sont réellement

programmables par les utilisateurs, à leur convenance !

### PROM A FUSIBLES

Elles sont normalement désignées par FEPROM, pour F(use) PROM.

F vient en effet de Fuse, qui veut dire fusible...

Mentionnons que les PROM du début étaient également désignées par FEPROM, qui signifiait alors Field Programmable Only Memory, Mémoire à seule lecture, programmable sur site (field).

Au carrefour d'une ligne et d'une colonne d'une matrice d'une PROM A FUSIBLES est installé un transistor NPN, dans le circuit d'émetteur duquel est disposé un fusible polycristallin (figure 5).

Ce fusible "tient" sous les intensités usuelles développées en fonctionnement normal, disons de l'ordre du milliampère, pour fixer l'idée.

Si nous lui faisons transiter un courant d'intensité de quelque 25 à 30 mA, durant un espace temps dûment contrôlé, conformément aux prescriptions énoncées par le fabricant du circuit intégré mis en œuvre, ce fusible "claque" et isole électriquement la ligne et la colonne.

Un 0 est ainsi écrit, enregistré dans la cellule unitaire de mémoire concernée, d'une façon définitive, irrémédiablement...

Le fusible en question peut être aussi réalisé avec la participation de deux jonctions semi-conductrices P-N, deux diodes, si vous préférez, disposées en série, mais en opposition (figure 6).

Un courant d'intensité dûment contrôlée, émis pendant un espace de temps dûment contrôlé, fait "claquer" la jonction se présentant en sens inverse de sa conduction.

Au passage, notez l'importance de la précision requise en matière d'intensités développées, c'est certain, mais encore dans la durée de maintien de ces intensités. Les opéra-



# L'électronique numérique

tions se dérouleront selon des séquences rigoureusement orchestrées dans le temps, sous l'autorité de "processeurs" dotés d'horloges pilotées quartz !

## OTPROM

Nous devons ici mentionner la One Time PROM, encore désignée par OTP, un type de mémoire programmable une seule (One) fois (Time), comme le sont les PROM à fusibles.

L'OTP diffère des précédentes par la façon dont l'impossibilité d'effacement est technologiquement assurée chez elle, mais elle devient également une ROM, une fois programmée...

## EPROM

Erasable Programmable Read Only Memory, ou EPROM (en raccourci !), une Mémoire morte effaçable (erasable) et reprogrammable à volonté, voilà bien l'objet de rêve de tout praticien...

Grâce aux chercheurs, la technologie met aujourd'hui à notre disposition deux sortes de mémoires EPROM, les unes effaçables par rayonnement ultraviolet (UV), les autres électriquement.

Disons tout de suite que le traitement des EPROM exige un matériel particulier, utilisable même par un amateur averti disposé à investir.

## UVPROM

Vous avez immédiatement deviné qu'il s'agit d'EPROM effaçables sous flux UV.

C'est un transistor MOS très particulier, le FAMOS, qui a conduit à l'obtention de résultats exceptionnels (figure 7).

Un phénomène d'avalanche contrôlée, analogue à celui qui est exploité chez la diode stabilisatrice de tension, diode de Zener, est provoqué chez le transistor en question, voyons comment !

La source est portée au potentiel de la masse, celui du (-) alimentation,

cependant qu'une tension franchement plus négative est appliquée au drain.

Le claquage inverse se produit, des électrons atteignent la grille, y restent emprisonnés. Leur présence, aux effets "négatifs", provoque la formation d'un canal de nature positive au sein du substrat et le FAMOS devient perméable, passant.

Si le phénomène est maintenu, entretenu (et contrôlé !) pendant une trentaine de secondes, le transistor en question conserve l'état passant pendant des années, c'est confirmé, pendant des siècles, c'est vraisemblable...

Pour "effacer" la conductibilité artificiellement donnée au FAMOS et lui rendre à nouveau, en d'autres termes pour reprogrammer la cellule de mémoire construite autour de lui, il convient de chasser les charges négatives fixées dans la grille, en les dotant de l'énergie qui leur fait défaut.

Pour ce faire, le moyen le plus sûr, le plus accessible, est de soumettre la grille au flux émis par une source de rayonnement ultraviolet (UV).

Il convient de préciser que la banale lampe à bronzer ne convient pas, c'est une question d'actinisme, de longueur d'onde de rayonnement agissant efficacement.

L'action UV doit être soutenue pendant une vingtaine de minutes, sous les conditions d'un niveau d'éclairement convenablement dosé s'entend.

L'accès du rayonnement est rendu possible par la présence d'une fenêtre ménagée dans la paroi supérieure du circuit intégré et porteuse d'une lamelle de quartz, qui protège la "puce".

La puce est la micropastille, âme de la mémoire intégrée, elle est visible à l'œil, par la fenêtre.

Il faut savoir que si le rayonnement émis par des tubes électroluminescents (néon, sodium, mercure, etc.)

n'est pas particulièrement dégradateur, il est certain que la lumière solaire, surtout en altitude, est très riche en UV actiniques.

Il est par conséquent tout indiqué d'occulter la fenêtre du circuit intégré, une fois terminé l'effacement, à l'aide d'un morceau d'adhésif opaque, c'est à savoir.

Les mémoires UVPROM intégrées nous sont couramment offertes sur le marché par les fabricants.

Le modèle M 27 16 est très connu, qui contient  $2^{16}$ , soit 16 384 cellules de mémoire. Ces cellules sont organisées en 2 kilomots de 8 bits, ce qui représente 2 kilooctets.

Le K, kilobit, vaut  $2^{10}$  bits, c'est un nombre écrit avec 1 024 bits, grandeurs 0 ou 1, qui peuvent être fixées par 1 024 cellules de mémoire unitaires, capables chacune d'enregistrer un bit (notre précédent entretien).

Des mémoires intégrées ont des capacités nettement plus importantes que celle de la 27 16, par exemple la 27 C 1001, avec ses 128 kilooctets...

## E(E)PROM ou E2PROM

Electrical Erasable PROM, PROM effaçable électriquement, sans besoin de source UV, voilà qui est séduisant, laissant à penser que l'effacement sera effectué avec des moyens beaucoup plus simples et au demeurant moins onéreux que ceux exigés par les UVPROM...

Si vous rencontrez beaucoup d'équipements existants réalisés avec des UVPROM, dites-vous bien qu'il ne viendrait pas à l'esprit de renouveler ces équipements, pour le plaisir, par de nouveaux, construits avec des E(E)PROM. Précisons que le matériel utilisé à l'effacement des UVPROM sert au traitement des EPLD, dont nous ferons très bientôt la connaissance...

Un composant, un matériel, un procédé sont démodés avant d'être



usés, parfois même avant d'être exploités, le progrès dépasse le progrès...

L'électronicien est très attentif à l'évolution qu'il subit, il se surprend à penser presque exclusivement E(E)PROM, car le prix de revient de fabrication de ces merveilles de technologie, encore relativement élevé, baissera, qui deviendra même acceptable pour son usage personnel !

Nous reviendrons tout à l'heure sur la programmation des E(E)PROM.

#### FLASH EPROM

L'apparition de ces mémoires était accueillie à grands bravos et cependant...

Le terme FLASH faisait supposer des durées d'opération de programmation extrêmement brèves, les espoirs ne devaient pas être déçus ! Malheureusement s'il est possible, chez une E(E)PROM classique, d'effacer un seul octet, si bon nous semble, il n'en est pas de même chez la FLASH EPROM, laquelle n'admet que l'effacement complet de toutes les données enregistrées, comme une UVPROM.

#### PAL

Programmable Array Logic : Réseau logique programmable.

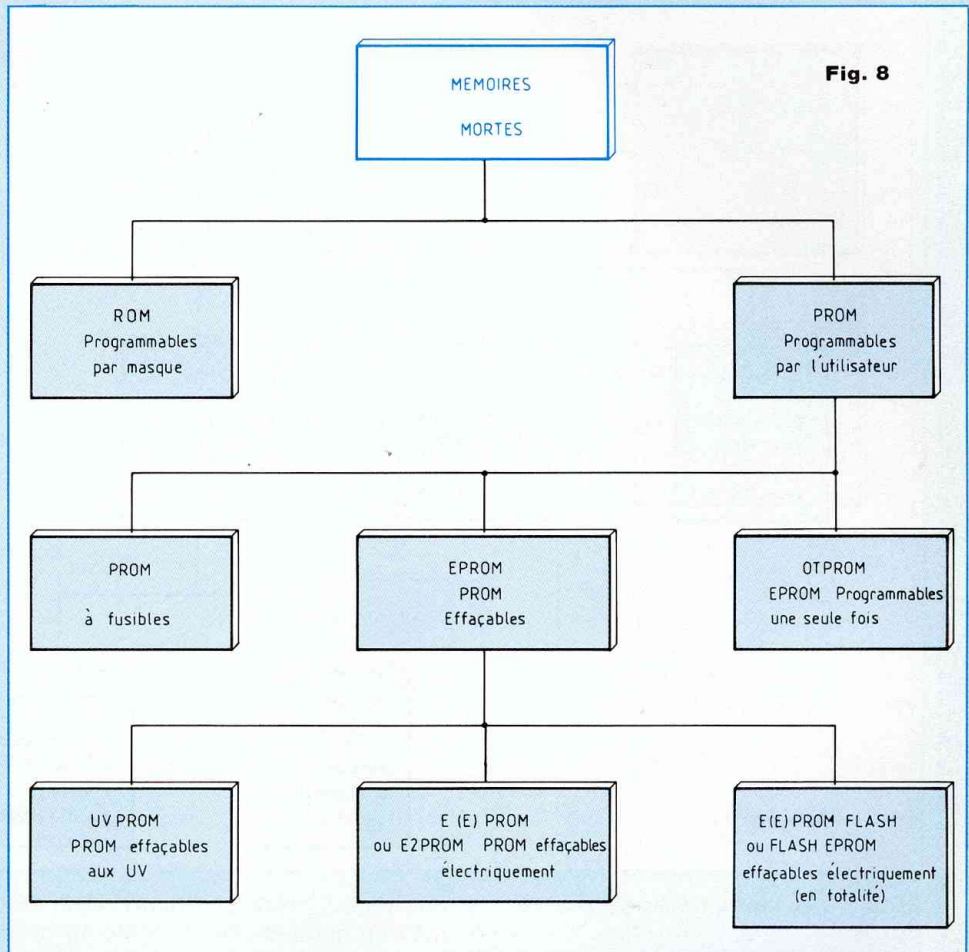
Il eut été mieux assurément de qualifier ces systèmes de Réseaux de portes logiques programmables par FPGA, pour Field Programmable Gate Array, Réseaux logiques programmables sur site.

Certains PAL sont dotés de registres et sont alors des FPLS, pour Field Programmable Logic Sequencer, Séquenceur logique programmable sur site.

Les registres permettent de gouverner leur fonctionnement séquentiellement dans le temps.

Les PAL sont programmables par fusibles, donc une seule fois, comme les F(use)PROM, dont il a été question tout à l'heure.

Voilà qui constitue un handicap.



#### EPLD

Erasable Programmable Logic Device : Circuit logique programmable et effaçable !

Les EPLD sont électriquement programmables, leur effacement s'opère sous flux UV, tout comme celui des UVPROM.

#### GAL

Generic Array Logic : Réseaux logiques génériques, expression bizarre pour désigner des systèmes programmables et effaçables électriquement.

Il est intéressant de préciser que PAL et GAL étaient des marques déposées par Lattice Semiconductor.

Au passage, pour la curiosité,

permettez-nous d'indiquer que Lattice signifie trame, grillage, treillis, qui évoque bien la structure quadrillée des matrices des mémoires !

Les grands ténors de la fabrication de composants semi-conducteurs devaient réagir, qui nous présentaient leurs produits désignés par PAL CMOS et GAL CMOS...

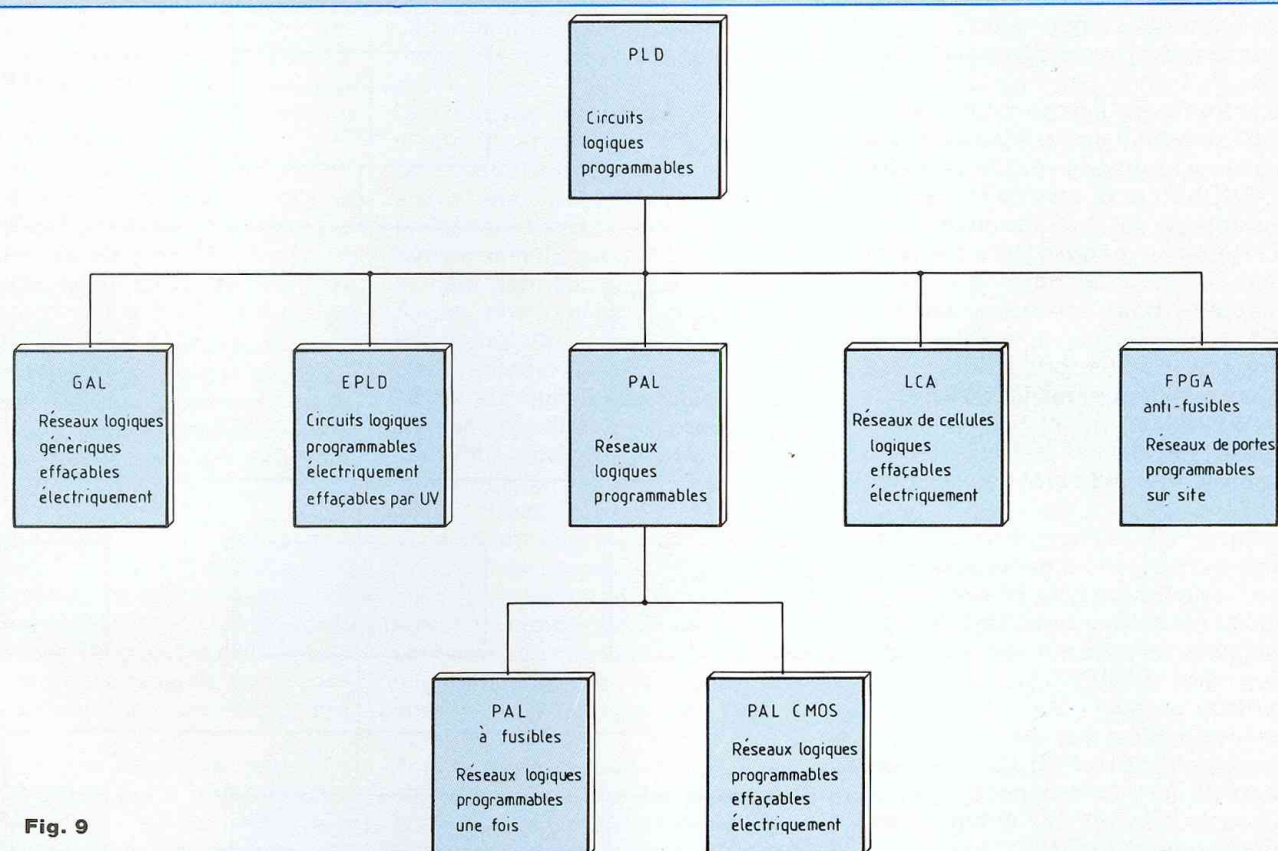
#### LCA

Logic Cell Array : Réseau de cellules logique, voici un système récemment apparu sur le marché.

Il contient un nombre impressionnant de portes, près de 20 000 est déjà classique, organisées en ensembles que l'utilisateur peut interconnecter à son gré, pour assu-



# L'électronique numérique



mer la fonction logique souhaitée.

## FPGA

Field Programmable Gate Array : Réseau de portes programmables sur site.

Ce dernier né de la technologie présente des analogies avec le LCA, quant aux services qu'il peut rendre. Mais sa programmation ne sera possible qu'une fois, reposant sur le principe de la programmation par fusibles.

Nous venons de passer en revue les principaux types de mémoires mortes, nous avons résumé l'essentiel sous forme des deux tableaux repris par les figures 8 et 9.

## QUELQUES PRECISIONS

Les fabricants ont convenu de don-

ner à leurs produits "mémoires" les mêmes dimensions et le même brochage, à capacité égale de cellules unitaires.

A nombre égal de cellules, UV PROM et E(E) PROM présentent les mêmes dimensions et le même brochage, mais l'interchangeabilité n'est pas possible, évidemment !

Chez la mémoire UV PROM, la commande de positionnement en mode programmation est désignée par PGM, elle correspond à la commande WE (Write Enable, validation d'écriture) chez l'E(E) PROM.

Une UV PROM TMS 27 64 est un produit de la Texas Instruments (TMS), elle est conditionnée pour le traitement de 64 kilobits, ce qui correspond à 8 kilomots de 8 bits, 8 kilomots d'un octet.

Une Am 27 256 est une UV PROM de AMD, conditionnée pour le traitement de 256 kilobits, soit 32 kilomots de 1 octet.

Une E(E) PROM 28 64 a une capacité de 64 kilobits, elle traite 8 kilomots de 8 bits.

Les durées de rétention, de conservation des informations enregistrées, sont équivalentes chez les UV PROM et chez les E(E) PROM.

Nous pouvons tabler sur une rétention des données fixées de l'ordre de dix ans, si les mémoires sont maintenues sous les conditions "climatiques" recommandées par les fabricants, une température ambiante n'excédant pas 70°C, une atmosphère sèche est à préférer à telle autre saturée d'humidité !



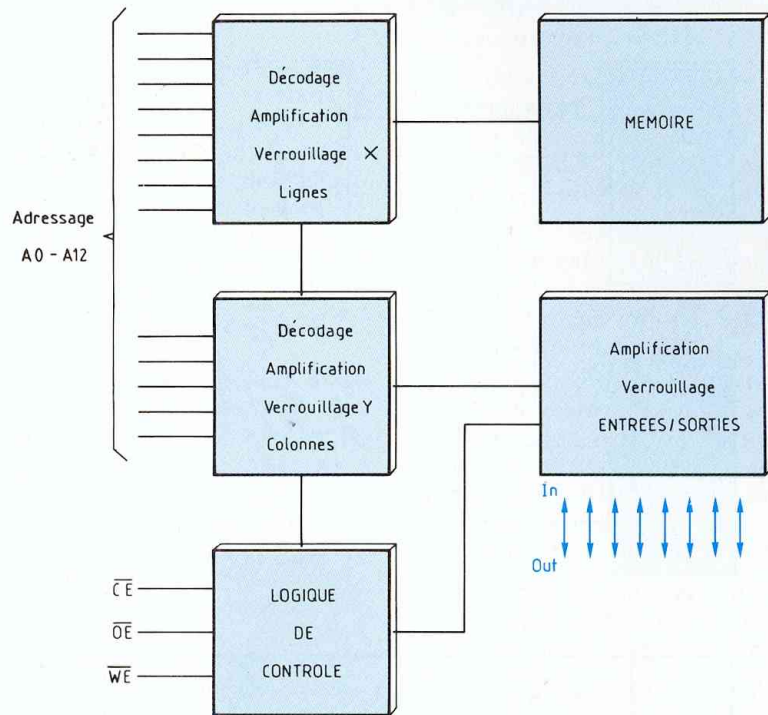
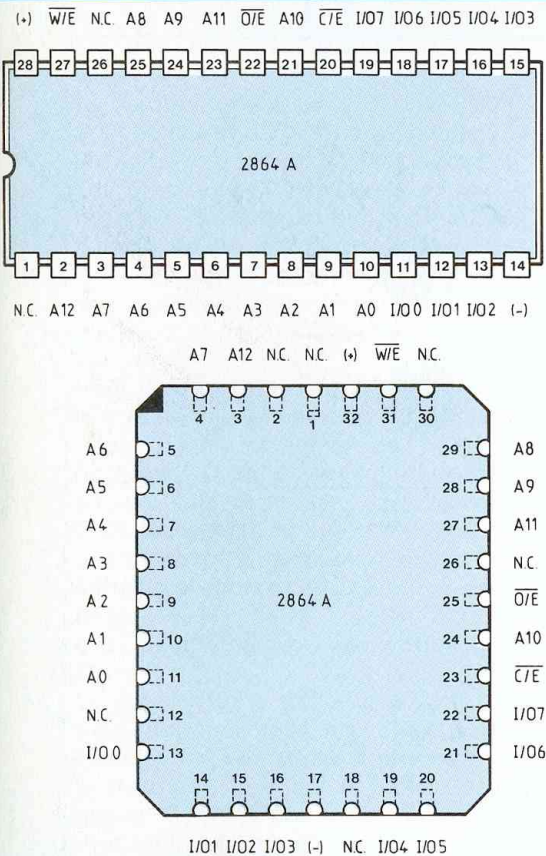


Fig. 10

## PROGRAMMATION

Quelle que soit la famille d'appartenance d'une PROM, il convient d'observer scrupuleusement les recommandations de son fabricant, précisées dans la notice d'accompagnement !

Dans tous les domaines, de la physique, de la chimie, un phénomène exige un certain espace temps pour s'accomplir pleinement...

L'accès à une cellule interne de mémoire, par l'adressage, exige un certain délai.

L'écriture, l'enregistrement d'une donnée à mémoriser exige un certain délai.

La lecture, la restitution d'une donnée mémorisée exige un certain délai.

L'effacement d'une mémoire n'est pas instantané, qui exige un certain délai.

Le fabricant d'une mémoire intégrée procure à l'utilisateur son chronogramme, ce graphique séquentiel qui visualise les durées des diverses phases requises pour la programmation de la mémoire en question.

Chez l'UVPROM, mémoire effaçable sous rayonnement ultraviolet, nous le rappelons, la broche indexée PGM est celle d'accès à la commande de mise en mode de programmation, par application d'un niveau 0.

Chez l'E(E)PROM, mémoire effaçable électriquement, c'est par application d'un niveau 0 sur la broche indexée  $\overline{WE}$ , pour Write Enable (validation d'écriture), que l'E(E)PROM

est placée en mode de programmation.

Nous avons reproduit, à la figure 10, le brochage d'une E(E)PROM 28 64 A, de capacité 64 kilobits. Les 8 broches I/O, indexées de 0 à 7 (ce qui fait bien 8 broches en tout !) sont communes à l'écriture et à la lecture, avec 1 pour In (entrée) et 0 pour Out (sortie).

Le mot traité par cette mémoire comporte 8 bits (8 broches I/O), il s'écrit avec 8 nombres 0 et 1.

Les 13 broches indexées A0 à A12 (13 broches au total) sont celles du système d'adressage.

Huit de ces broches sont affectées à l'adressage "lignes", les cinq autres à l'adressage "colonnes".

Si vous notez que  $8 + 5 = 13$ , que  $2^8 = 256$  lignes et  $2^5 = 32$  colonnes,



# L'électronique numérique

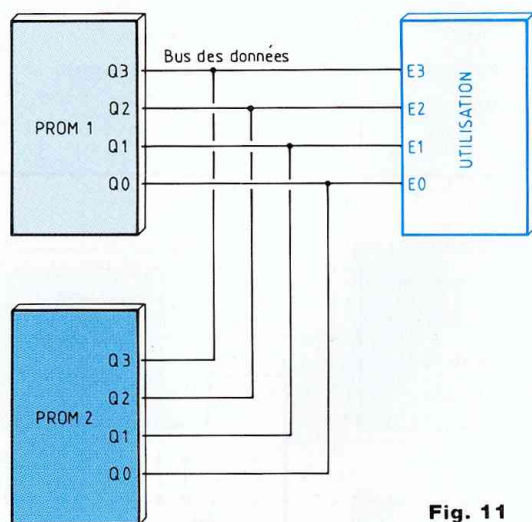


Fig. 11

| $\overline{CE}$ | $\overline{OE}$ | $\overline{WE}$ | MODE                                | I/O                | ETAT  |
|-----------------|-----------------|-----------------|-------------------------------------|--------------------|-------|
| 0               | 0               | 1               | LECTURE                             | Data Out<br>SORTIE | ACTIF |
| 0               | 1               | 0               | ECRITURE                            | Data In<br>ENTREE  | ACTIF |
| 1               | X               | X               | REPOS ET INTERDICTION<br>D'ECRITURE | HAUTE<br>IMPEDANCE | REPOS |
| X               | 0               | X               | INTERDICTION D'ECRITURE             | —                  | —     |
| X               | X               | 1               | INTERDICTION D'ECRITURE             | —                  | —     |

Fig. 14

le produit de  $(256 \times 32)$  indique 8 192 cellules de mémoire.

Etant donné que ces cellules sont organisées pour le traitement, chacune, de 8 bits, c'est-à-dire d'un octet, la capacité de la mémoire 28 64 A est par conséquent de  $8\,192 \times 8 = 65\,536$  bits.

Cette capacité se répartit en 8 kilomots d'un octet, le kilomot valant 1 024 mots.

La commande  $\overline{CE}$  de toute mémoire

E(E)PROM est celle de validation, de mise en état opérationnel, en appliquant un niveau 0 sur sa broche d'accès.

CE signifie Chip Enable, c'est la validation (enable) du "chip".

Chip veut dire éclat, copeau, écaille, lamelle, c'est la micropastille qui constitue l'âme du circuit intégré et que les Français désignent par "puce".

Un niveau 1 appliqué sur la broche

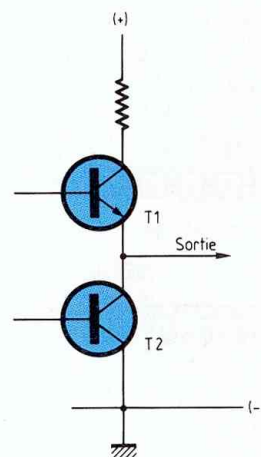


Fig. 12

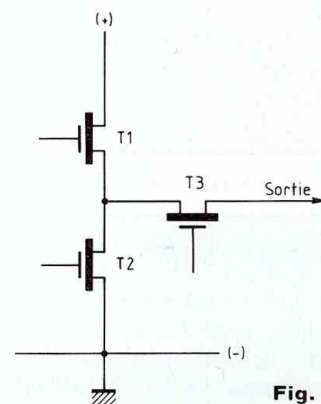


Fig. 13

$\overline{CE}$  isole électriquement la mémoire du montage auquel elle participe.

Au lieu de  $\overline{CE}$  (Chip Enable), vous pouvez très bien rencontrer  $\overline{CS}$ , pour Chip Select, c'est la même chose...

Le dispositif de mise en état opérationnel de la mémoire est particulièrement intéressant, qui permet de connecter plusieurs circuits intégrés sur un même faisceau de lignes véhiculant les données, appelées "bus" (figure 11).



Un bus est un car, entre "localités"...

La commande  $\overline{CE}$  (ou  $\overline{CS}$ ) devra être activée comme il le faudra et quand il le faudra, avec grande précision !

Les broches I/O, elles sont au nombre de 8. ont une double destination. Elles se voient présenter les données à enregistrer, à entrer en mémoire (In = entrée) et elles présentent ces mêmes données à la lecture (Out = sortie).

Pour éviter toute interaction entre les fils de liaison, les bus, qui véhiculeraient des données de niveaux opposés, 0 et 1, se rendant aux entrées ou provenant des sorties (I/O), il importe de mettre en œuvre des dispositifs particuliers qui feront éviter les courts-circuits entre données.

Ces dispositifs sont les portes à 3 états...

La sortie d'une porte classique ne peut occuper que les deux seuls états 0 et 1. La sortie d'une porte à 3 états peut prendre le niveau 1, le niveau 0, mais encore l'état appelé "haute impédance".

Cet état consiste en l'isolement électrique par impédance de valeur extrêmement élevée, en quelque sorte la déconnexion de la sortie d'une porte avec le reste du montage auquel participe cette porte.

Pour se faire une idée du mécanisme du dispositif, reportons-nous, si vous le voulez bien, au schéma du montage que nous avons reproduit à la figure 12.

Nous y voyons deux transistors NPN, T1 et T2, l'émetteur de T1 est

en liaison directe avec le collecteur de T2.

Cette organisation "en hauteur" des deux transistors se retrouve dans la structure des sorties des portes logiques intégrées de technologie TTL (Transistor Transistor Logic), elle a reçu l'appellation fort amusante de Totem Pole, poteau fétiche indien... Lorsque T1 est forcé à l'état conducteur et T2 à l'état bloqué, la sortie de la porte prend alors le niveau 1, c'est l'état 1.

Lorsque T1 et T2 sont forcés, tous les deux, à l'état conducteur, la sortie de la porte prend le niveau 0, c'est l'état 2.

Mais lorsque T1 et T2 sont bloqués, tous les deux, le totem pole est inhibé, l'impédance sortie de la porte prend une valeur extrêmement élevée, c'est l'état 3, d'isolement par rapport à l'extérieur.

En version MOS, 3 transistors, T1, T2 et T3, sont organisés de la façon que nous indique le schéma reproduit par la figure 13.

C'est T3 qui assure l'état haute impédance, voici comment :

T1 étant passant, T2 bloqué et T3 passant, la sortie prend le niveau 1, c'est l'état 1.

T1 étant bloqué, T2 passant et T3 également passant, la sortie prend le niveau 0, c'est l'état 2.

Quel que soit l'état occupé par T1 et T2, passant ou bloqué, avec T3 bloqué, la sortie est électriquement isolée, c'est l'état haute impédance, l'état 3.

Le principe est étendu à n'importe quel type de porte logique, ET, ET-

NON, OU, OU-NON, aux portes inverseuses, non inverseuses...

Nous avons encore à préciser que la broche indexée OE, pour Out Enable, est celle de la commande de validation de "sortie" des données enregistrées.

Un niveau 0 appliqué sur la broche  $\overline{OE}$  place la mémoire en mode lecture, les données mémorisées sont alors disponibles sur les 8 broches I/O, pour être exploitées.

La broche indexée  $\overline{WE}$ , pour Write Enable, est celle de la commande de mise en mode écriture (write), par application d'un niveau 0 sur cette broche, cependant qu'un niveau 1 sur la même broche a pour effet de placer la mémoire en mode lecture...

Nous avons résumé, dans le tableau reproduit par la figure 13, les différents positionnements de l'E(E)PROM.

Nous terminerons cet entretien en attirant votre attention sur le dispositif que nous appelons logique de contrôle, à la figure 14.

Il est bien évident que c'est à un système électronique organisé, complexe, que nous allons confier le soin d'orchestrer le déroulement des phases successives de la programmation d'une mémoire, de son exploitation, quelle que soit la famille d'appartenance de cette mémoire.

Un tel système est un processeur...

**Georges Matoré**

#### SERVICE PHOTOCOPIES

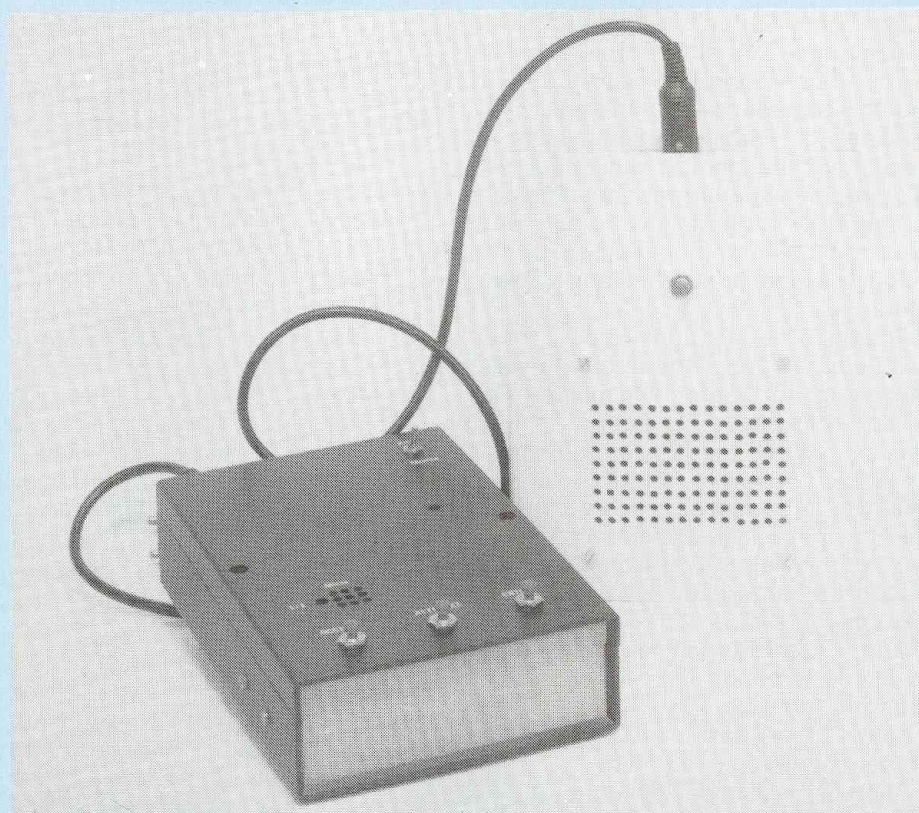
Uniquement pour les numéros épuisés.

#### Sur votre commande, précisez bien :

- Le nom exact de l'article dans le numéro épuisé ;
  - votre nom et votre adresse complète ;
  - joindre un chèque libellé à Editions Périodes
- Forfait : 35 F (port inclus) par article.



# PORTIER DE BUREAU A SYNTHESE VOCALE



Dans le domaine de l'électronique, l'augmentation du taux d'intégration des circuits intégrés est synonyme d'évolution technologique. Ainsi, avec l'apparition récente des circuits synthétiseurs ISD, le développement d'applications nécessitant la numérisation, la mémorisation et la restitution d'un signal audio devient à la portée de l'électronicien amateur.

**A** titre d'exemple, il vous est proposé l'étude et la réalisation d'un portier de bureau à synthèse vocale construit autour du circuit ISD 1016 : portier qui conditionnera l'accès à un bureau par la reproduction de l'un des trois messages suivants : "je suis occupé...", "veuillez attendre quelques instants, SVP..." et "vous pouvez entrer...".

## LE CIRCUIT INTEGRE ISD 1016

Produit en 1991 par la société Information Storage Data, le circuit ISD 1016 appartient à la série qui comporte désormais sept boîtiers différents (voir figure 1) : ISD 1012, ISD 1016, ISD 1020, ISD 2545, ISD 2560, ISD 2575 et ISD 2590 (les deux derniers chiffres de chaque

référence renseignent sur la durée d'enregistrement de chaque circuit.

## NUMERISATION D'UN SIGNAL AUDIO

Comme le montre la figure 2, la numérisation d'un signal analogique consiste à fractionner ce dernier et à en convertir chaque échantillon sous la forme d'un mot de 8 bits (octet). Le stockage de chaque octet dans une mémoire effaçable et programmable (EEPROM) traduit la mémorisation du signal audio. Enfin, l'opération de conversion numérique/analogique assure la restitution d'un signal s'identifiant au signal d'origine.

## STRUCTURE DU CIRCUIT

### ISD 1016 (voir figure 3)

Le circuit ISD 1016 respecte par sa structure le principe de numérisation d'un signal décrit au paragraphe précédent. Cependant, en utilisant une technique de stockage dite "multiniveaux", le signal analogique d'entrée est échantillonné et directement stocké dans une mémoire analogique. Cette solution technique permet l'économie des deux convertisseurs A/N et N/A décrits dans la figure 2.

### BROCHAGE DU CIRCUIT ISD 1016

Le circuit intégré ISD 1016 se présente sous l'aspect d'un boîtier DIL (Dual In Line) de 28 broches (voir figure 4) :

- 1 à 6 : Entrées adresses A0 à A5,
- 9 et 10 : entrées adresses A6 et A7 : lorsque les entrées A6 et A7 sont à l'état bas, le mot constitué des bits A0-A7 traduit l'adresse de début du message (à sauvegarder ou à restituer). Quand les entrées A6 et A7 sont à l'état haut, l'état logique respectif des entrées A0 à A5 configure l'exploitation du circuit.
- 7, 8 et 12 : Broches non connectées.
- 11 : Entrée auxiliaire raccordée à la broche SP+ du circuit précédent dans le cas d'une mise en cascade de plusieurs circuits ISD 1016.
- 12 : VSSD : Potentiel le plus "négatif" de l'alimentation (digitale).



# L'ISD 1016, VOTRE VOIX SYNTHETISEE

| MODELE  | DUREE | ECHANTILLONNAGE | BANDE PASSANTE |
|---------|-------|-----------------|----------------|
| ISD1012 | 12s   | 10,6 kHz        | 4,5 kHz        |
| ISD1016 | 16s   | 8 kHz           | 3,4 kHz        |
| ISD1020 | 20s   | 6,4 kHz         | 2,7 kHz        |
| ISD2545 | 45s   | 10,6 kHz        | 4,5 kHz        |
| ISD2560 | 60s   | 8 kHz           | 3,4 kHz        |
| ISD2575 | 75s   | 6,4 kHz         | 2,7 kHz        |
| ISD2590 | 90s   | 5,33 kHz        | 2,3 kHz        |

Fig. 1

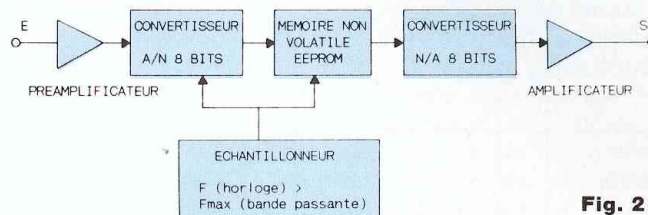
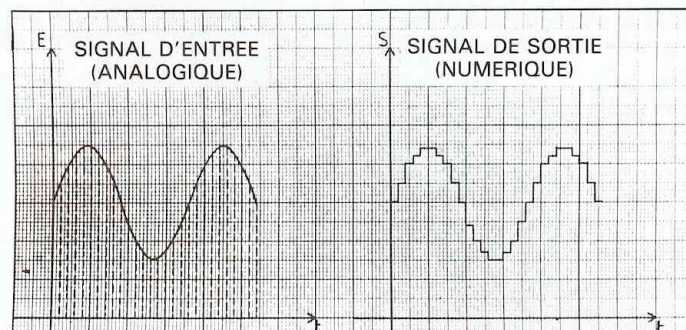


Fig. 2

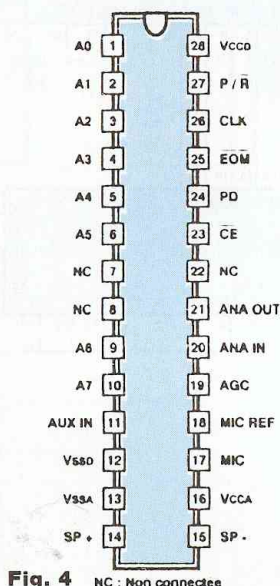


Fig. 4 NC : Non connectée

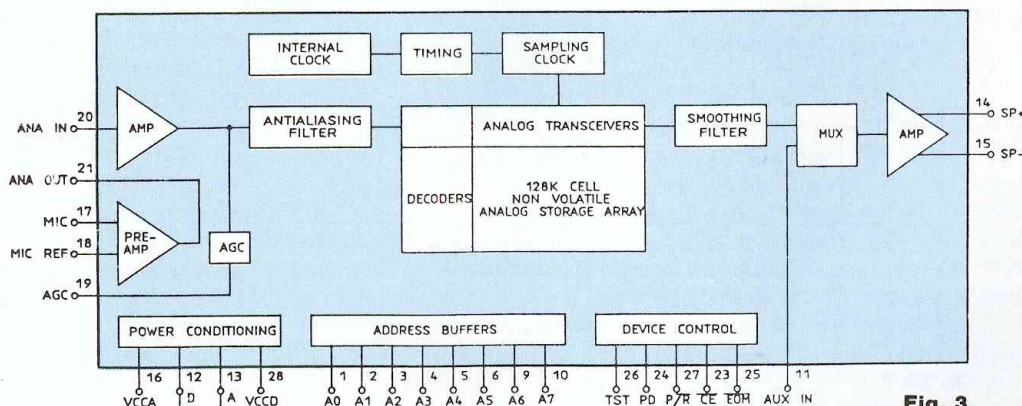


Fig. 3

— 13 : VSSA : Potentiel le plus "négatif" de l'alimentation (analogique).

— 14 et 15 : SP+ et SP- (speaker) : Raccordement d'un haut-parleur d'une impédance de 16  $\Omega$ .

— 16 : VCCA : Potentiel le plus "positif" de l'alimentation (analogique).

— 17 : MIC : Par l'intermédiaire d'un condensateur de couplage, cette broche est prévue pour le raccordement d'un microphone de type Electret.

— 18 : MIC-REF : Référence micro : raccordée au 0 V de l'alimentation,

cette entrée réduit le bruit lors d'une séquence d'enregistrement.

— 19 : AGC : Contrôle automatique du gain : par l'intermédiaire d'une résistance externe montée en parallèle avec un condensateur, l'entrée AGC conditionne le gain de l'amplificateur d'entrée interne au circuit. Pour un potentiel inférieur à 1,5 V sur la broche ACG, le gain de l'amplificateur est maximal et avoisine 24 dB.

— 20 : ANA IN : Entrée analogique : entrée de l'amplificateur interne.

— 21 : ANA OUT : Sortie analogique : sortie du préamplificateur du

micro généralement raccordée à l'entrée ANA IN de l'amplificateur par l'intermédiaire d'un condensateur dont la valeur détermine la bande passante de l'amplificateur.

— 23 :  $\overline{CE}$  (Chip Enable) : Entrée de commande dont le niveau logique bas ordonne une séquence d'enregistrement ou de reproduction d'un message. Les états logiques des entrées A0 à A7 et de l'entrée P/R sont pris en compte sur le front descendant du signal  $\overline{CE}$ .

— 24 : PD (Power Down) : Commande de veille : en dehors d'une séquence d'enregistrement ou de



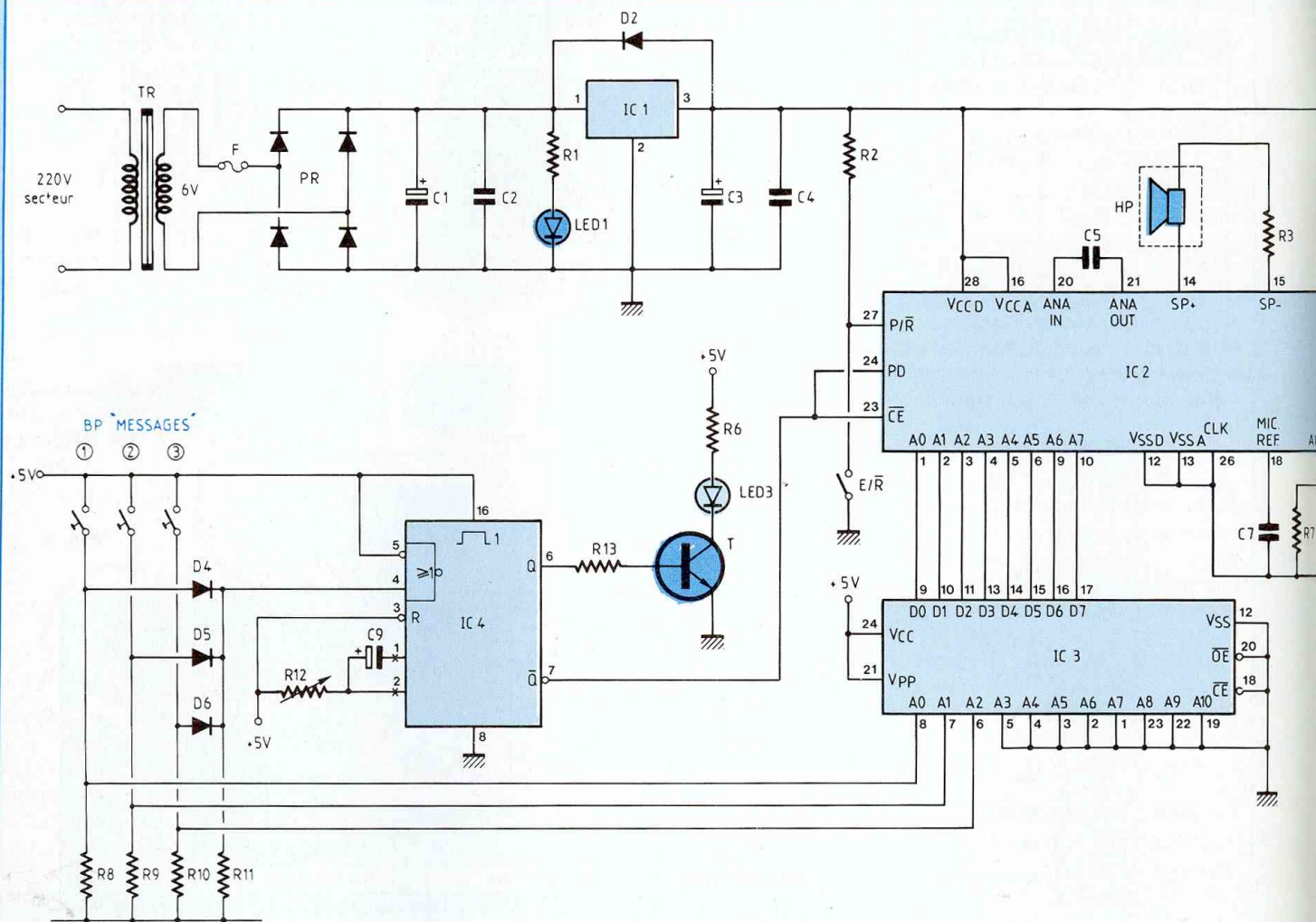


Fig. 5

reproduction d'un message, un niveau logique haut appliqué sur cette broche configure le circuit ISD 1016 en consommation réduite. Cette même entrée PD permet l'initialisation (sur niveau logique haut) du circuit : remise à 0 de l'adressage A0-A7.

- 25 :  $\overline{\text{EOM}}$  (End Output Message) : Fin de message : la sortie  $\overline{\text{EOM}}$  présente un niveau logique bas :
  - à la fin d'un message (en enregistrement et en reproduction),

- en cas de tension d'alimentation trop faible ( $< 3,5 \text{ V}$ ).
  - 26 : CLK (Clock) : Entrée qui autorise le raccordement d'une horloge externe quand on souhaite mettre en œuvre une fréquence d'échantillonnage précise.
  - 27 :  $\text{P}/\overline{\text{R}}$  (Play-back/Recording) : Lecture/Enregistrement : sur le front descendant du signal de commande  $\overline{\text{CE}}$ , le niveau logique affecté à l'entrée  $\text{P}/\overline{\text{R}}$  est pris en compte et conditionne le fonctionnement du circuit :

- $\text{P}/\overline{\text{R}} = 0$  : configuration du circuit en enregistrement,
- $\text{P}/\overline{\text{R}} = 1$  : configuration du circuit en lecture.
- 28 : VCCD : Potentiel le plus "positif" de l'alimentation (digitale).

## ANALYSE FONCTIONNELLE DU MONTAGE

La figure 5 montre le schéma structural du montage. Celui-ci sera alimenté à partir du secteur par l'intermédiaire d'un transformateur



# C L'ISD1016, VOTRE VOIX SYNTHETISEE

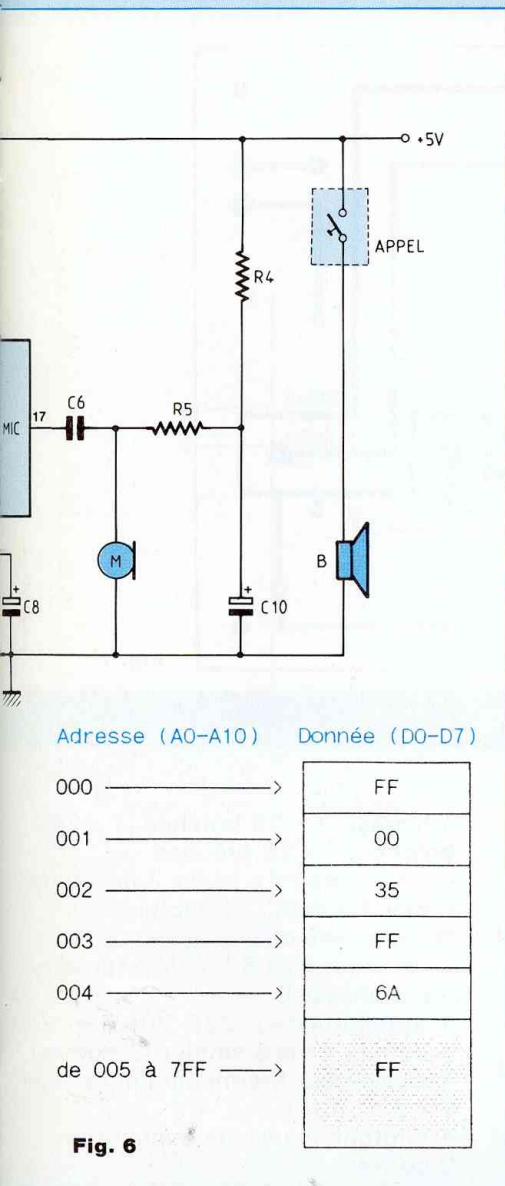


Fig. 6

220 V/6 V. L'ISD 1016 nécessitant une tension continue de 5 V pour son alimentation, un simple régulateur 7805 (CI1) précédé d'un pont redresseur et de condensateurs fournira la tension requise.

## ANALYSE D'UNE SEQUENCE D'ENREGISTREMENT D'UN MESSAGE

Pour configurer le circuit ISD 1016 en mode "enregistrement", il convient au préalable de manœuvrer l'interrupteur E/R afin d'appliquer un niveau logique 0 sur la broche 27.

Initialement, le circuit monostable 4538 (CI4) positionne un niveau logique haut sur la broche 24 pour réduire la consommation du circuit ISD 1016. Pour que ce dernier puisse sauvegarder un message d'une durée maximale de 16 secondes, sa mémoire interne EEPROM est partagée en 160 segments de 0,1 s adressés par les bits A0 à A7. Ainsi, le segment de début (segment 0) est adressé  $(00000000)_2$  en base 2 soit  $(00)_{16}$  en base hexadécimale. De même, le segment de fin de message (segment 159) est adressé  $(10011111)_2 = (9F)_{16} = (159)_{10}$ .

Dans la présente application, il est envisagé de sauvegarder 3 messages d'une durée de 5,3 s chacun afin de ne pas dépasser la capacité maximale d'enregistrement du circuit ISD 1016. C'est pourquoi, la mémoire EPROM 2716 (CI3) associée au circuit d'enregistrement contiendra les 3 adresses des 3 segments de début des 3 messages (voir figure 6) :

- message 1 : "je suis occupé..." : début au segment 0 : adresse  $(00000000)_2 = \text{adresse } (00)_{16}$ ,
- message 2 : "veuillez attendre quelques instants SVP..." : début au segment 53 : adresse  $(00110101)_2 = (35)_{16}$ ,
- message 3 : "vous pouvez entrer..." : début au segment 106 : adresse  $(01101010)_2 = (6A)_{16}$ .

Les trois informations précédentes seront stockées aux adresses 01, 02 et 04 de la mémoire EPROM 2716 (CI3).

Ainsi, quand on exerce par exemple une impulsion brève sur le bouton poussoir (3), il en résulte :

- la sélection de l'adresse 04 de la mémoire EPROM renseignant par le mot D0-D7 le circuit CI2 de l'adresse de début du message 3 (en l'occurrence l'adresse 6A (segment 106)),
- une désactivation de 5,3 s de la sortie complémentaire du circuit monostable 4538 (CI4) qui, raccorder à l'entrée de commande CÉ de CI2, provoque le démarrage de la séquence d'enregistrement,

- une signalisation de la procédure en cours par l'allumage de la diode électroluminescente D3.

La procédure est analogue pour l'enregistrement des messages 1 et 2.

## ANALYSE D'UNE SEQUENCE DE REPRODUCTION DE MESSAGE

A l'inverse de la séquence précédente, il convient de ne pas actionner l'interrupteur E/R pour que la broche 27 du circuit CI2 reliée au + 5 V par l'intermédiaire de la résistance R2, configure le circuit en mode "reproduction". Ensuite, l'action sur l'un des trois boutons poussoirs valide la restitution d'un message pendant une durée de 5,3 s (activation du monostable CI4) à partir de l'adresse de début de message fournie par la mémoire EPROM 2716 (CI3).

## REALISATION PRATIQUE

### LE CIRCUIT IMPRIME

Le montage prendra place sur un support en époxy de dimensions  $155 \times 80$ . La figure 7 montre le tracé du circuit imprimé simple face et prouve qu'il sera nécessaire de reproduire celui-ci au moyen d'un procédé photographique ou d'avoir recours à la fourniture des films positifs des circuits imprimés du présent numéro (se reporter au bon de commande à l'intérieur de la revue).

A l'issue de la gravure du circuit imprimé au perchlore de fer et de son éventuel étamage, il sera procédé au perçage des différentes pastilles

- percer toutes les pastilles à un diamètre 0,8 mm,
- agrandir à un diamètre de 1 mm les pastilles des composants C1 et P,
- agrandir à un diamètre de 1,3 mm les pastilles des composants : F, CI1, R12 et le bornier à souder.

### IMPLANTATION DES COMPOSANTS

(figure 8)

Opération ordinaire qui consistera à souder les composants dans l'ordre



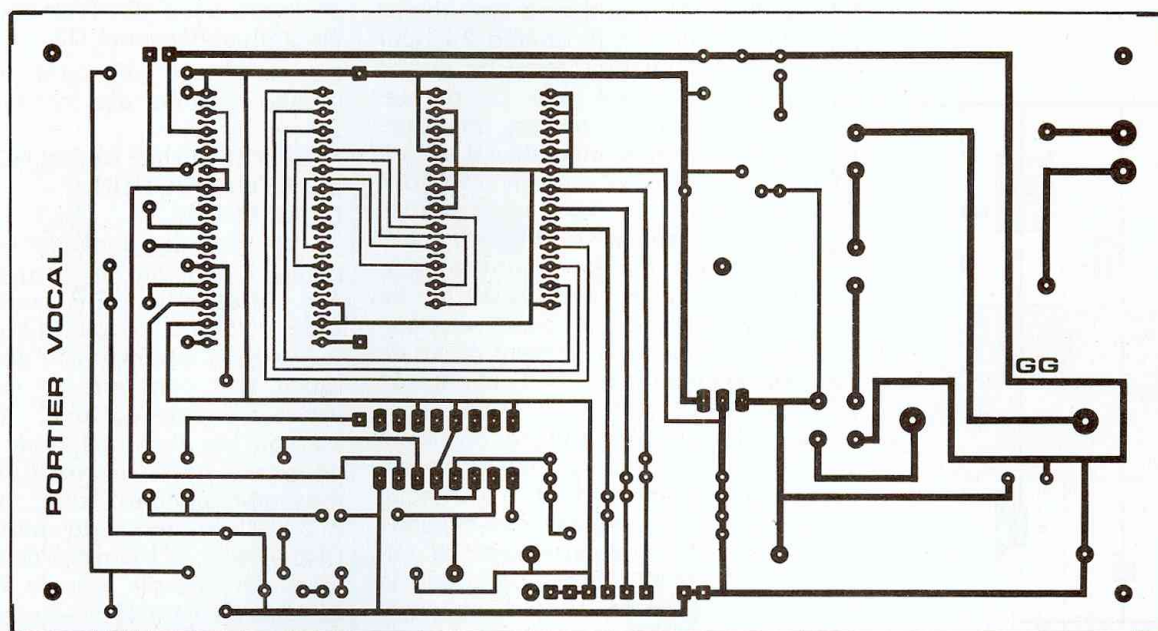


Fig. 7

## NOMENCLATURE DES COMPOSANTS

### • Résistances $\pm 5\%$

R1 - 330  $\Omega$  - 1/4 W  
 R2, R5, R8, R9, R10, R11 - 10 k $\Omega$  - 1/4 W  
 R3 - 10  $\Omega$  - 1/2 W  
 R4 - 2,2 k $\Omega$  - 1/4 W  
 R6 - 180  $\Omega$  - 1/4 W  
 R7 - 470 k $\Omega$  - 1/4 W  
 R12 - ajustable horizontal 470 k $\Omega$   
 R13 - 22 k $\Omega$  - 1/4 W

### • Condensateurs

C1 - chimique axial 2 200  $\mu$ F/25 V  
 C2 - plastique 100 nF/63 V  
 C3 - chimique axial 1  $\mu$ F/63 V  
 C4 - plastique 10 nF/63 V  
 C5 - plastique 1  $\mu$ F/63 V  
 C6, C7 - plastique 470 nF/63 V  
 C8 - chimique axial 47  $\mu$ F/25 V  
 C9, C10 - chimique axial 22  $\mu$ F/25 V

### • Semiconducteurs

D1 - DEL verte 5 mm  
 D2 - 1N 4007  
 D3 - DEL rouge 5 mm  
 D4, D5, D6 : 1N 4148  
 P - pont redresseur 1 A  
 T - transistor 2N 2222  
 C11 - régulateur de tension 7805 (boîtier TO 220)  
 C12 - circuit synthétiseur ISD 1016  
 C13 - EPROM 2716  
 C14 - HEF 4538

### • Divers

F - fusible 1 A + porte-fusible à souder pour C.I.  
 M - microphone Electret  
 HP - haut-parleur 8  $\Omega$  - 1 W  
 B - buzzer 5 V -  
 3 supports à souder pour circuits

intégrés : 1  $\times$  16 broches, 1  $\times$  24 broches, 1  $\times$  28 broches  
 2 interrupteurs à levier 2 positions ("marche/arrêt" et "lecture/enregistrement")  
 2 embases DIN 5 broches femelles (pour châssis)  
 1 transformateur 220 V/6 V -3 VA  
 1 bornier à vis à souder (2 bornes)  
 1 dissipateur thermique pour boîtier TO 220 (C11)  
 4 boutons poussoirs miniatures  
 2 coffrets :  
 — coffret principal : coffret plastique CIF-D30  
 — boîtier HP : coffret plastique TFP-C20  
 Câble 4 conducteurs  
 Accessoires divers : fil de câblage, visserie, entretoises, etc.

croissant de leurs dimensions. Ainsi, on implantera successivement les résistances, les diodes, les supports des circuits intégrés, la résistance ajustable, les condensateurs plastiques, le pont redresseur, les conden-

sateurs chimiques, le transistor, le porte-fusible, le régulateur de tension et le transformateur. On terminera cette opération par la soudage des diodes électroluminescentes et du microphone volontairement suré-

levés afin de venir affleurer la partie supérieure du boîtier (aspect esthétique et fonctionnel).

### MISE EN BOITIERS

En fait, le montage met en œuvre deux boîtiers différents. Le premier



# L'ISD1016, VOTRE VOIX SYNTHETISEE

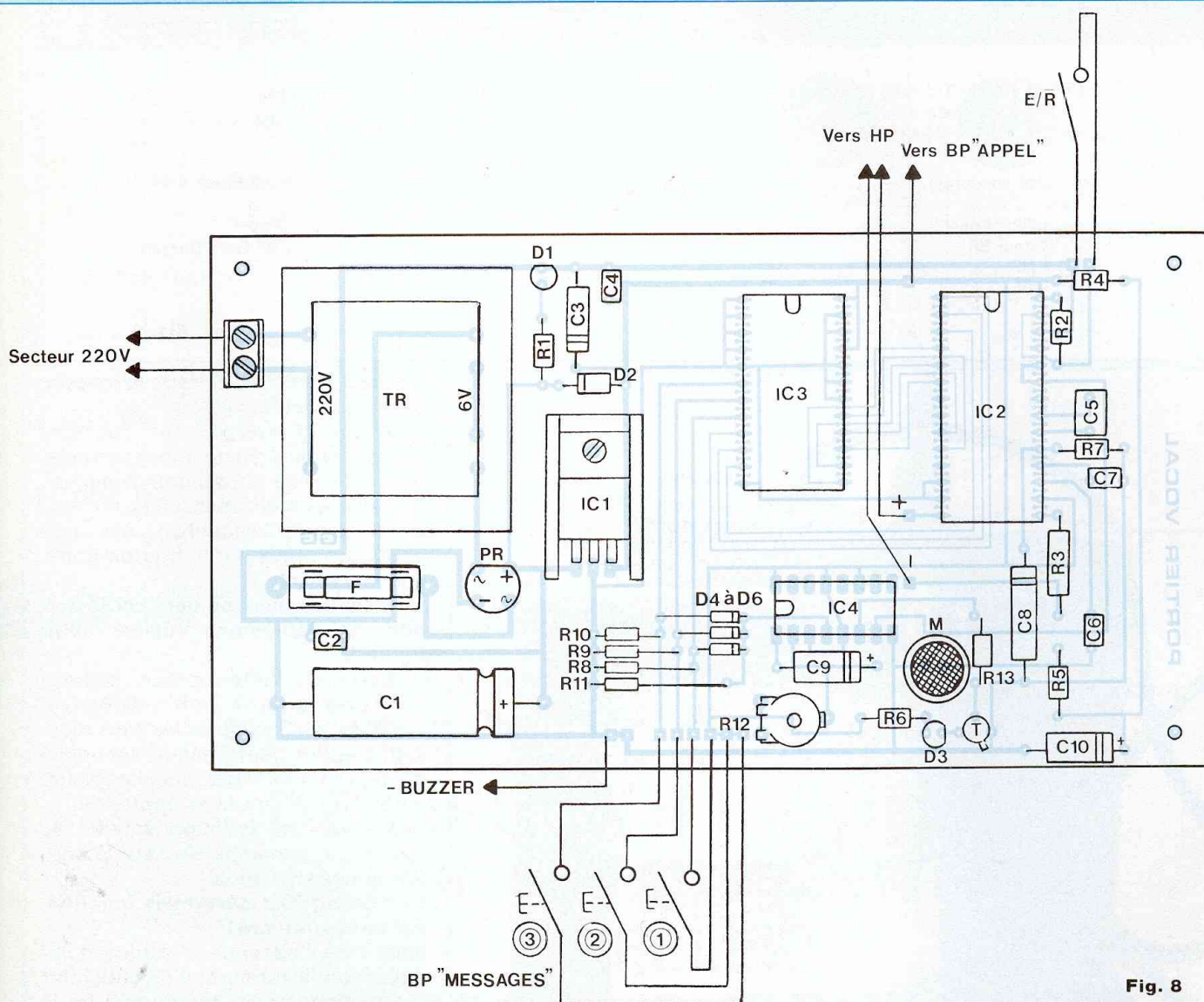


Fig. 8

boîtier, qui prendra place sur un bureau, contiendra le circuit imprimé, un buzzer d'appel, deux interrupteurs (marche/arrêt et lecture/enregistrement), une prise DIN 5 broches et les trois boutons poussoirs relatifs aux trois messages. L'organisation des différents éléments pourra s'inspirer de celle retenue par l'auteur (se reporter aux différentes photos).

Le deuxième boîtier, prévu pour être situé à l'entrée du bureau, contiendra le bouton poussoir d'appel et le

haut-parleur pour l'écoute des messages.

## ESSAIS

— Aucun circuit intégré n'étant inséré dans son support, placer le fusible F puis manœuvrer l'interrupteur d'alimentation : la diode électroluminescente verte D1 témoigne de la tension +5 V fournie par le régulateur 7805 (C11).

— Hors tension : insérer le circuit intégré 4538 (C14) dans son support

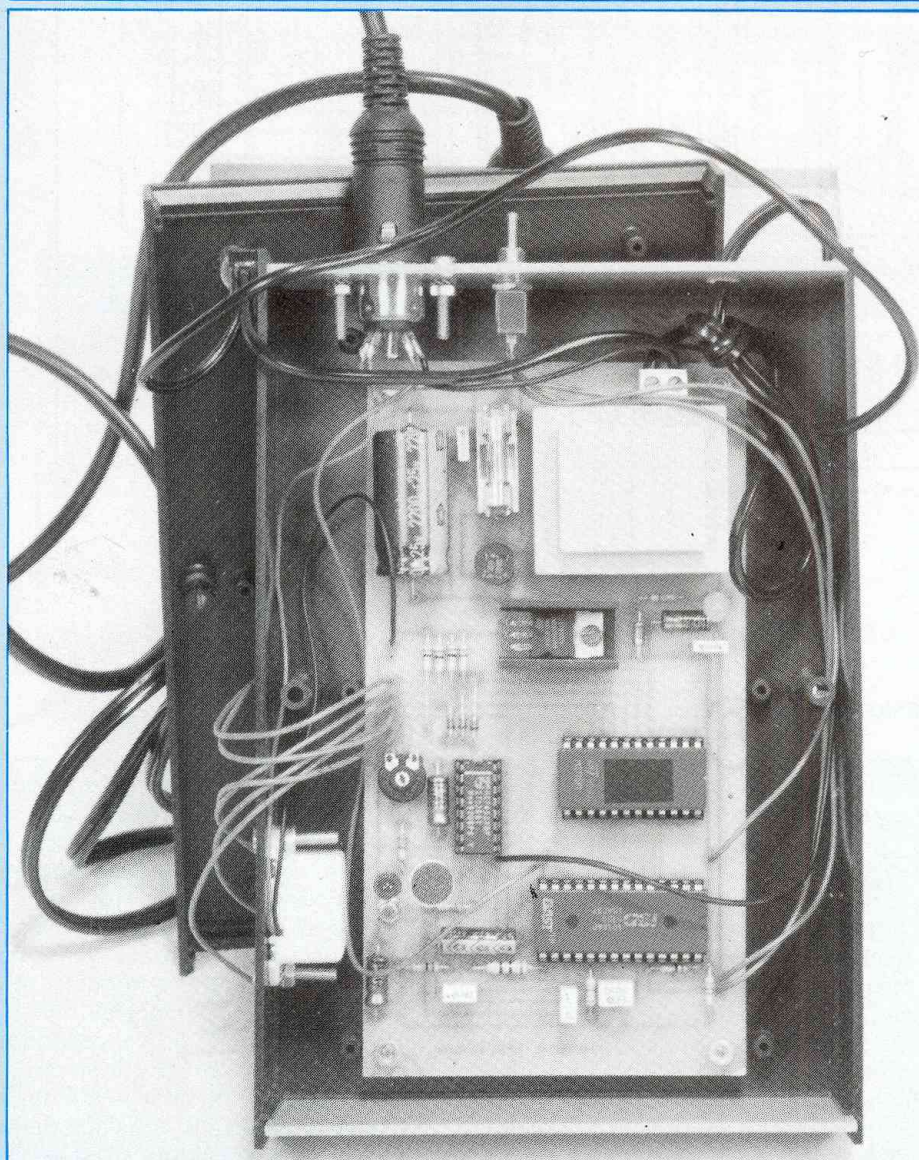
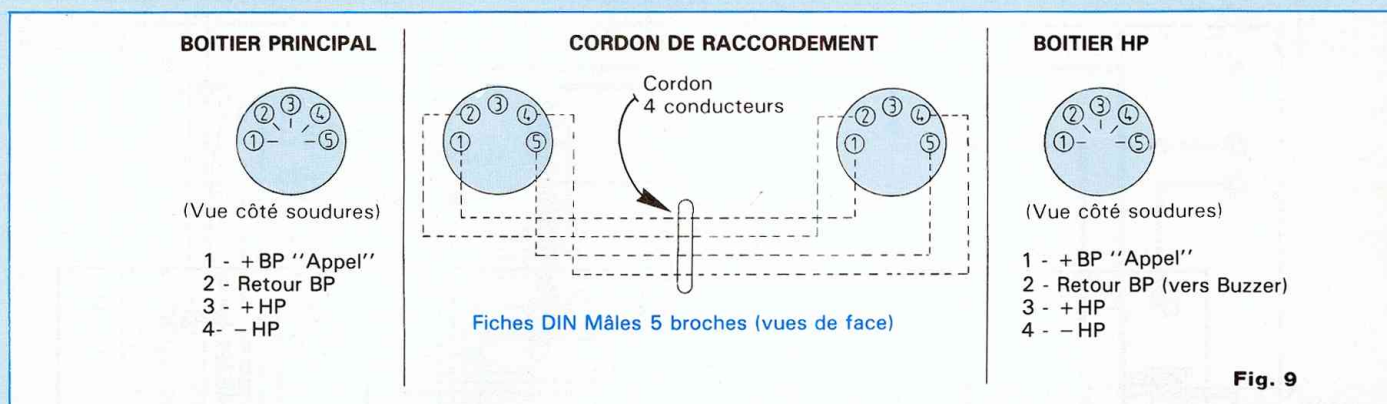
et placer le curseur de la résistance ajustable R12 à fond à gauche (dans le sens anti-horaire).

— Mettre de nouveau le montage sous tension : régler la résistance ajustable R12 pour qu'une impulsion brève sur l'un des trois boutons poussoirs entraîne l'activation du monostable (diode électroluminescente rouge D3 allumée) pendant une durée avoisinant 5,3 s.

— Hors tension : insérer la mémoire EPROM 2716 (C13) préalablement programmée (voir figure 6) et le cir-



# PORTIER DE BUREAU A SYNTHESE VOCALE



cuit ISD 1016 (CI2) dans leurs supports respectifs.

— Placer l'interrupteur lecture/enregistrement en position "enregistrement" puis enregistrer successivement les trois messages en validant chaque séquence par une impulsion brève sur le bouton poussoir considéré.

— Relier les deux boîtiers par le cordon préalablement réalisé (voir figure 9).

— Basculer l'interrupteur lecture/enregistrement en position "lecture" puis écouter les trois messages de reproduction par une impulsion sur le bouton poussoir approprié.

— Vérifier le fonctionnement du buzzer par une impulsion sur le bouton poussoir d'appel.

**Le montage est désormais fonctionnel et opérationnel.**

**Nota :** En l'absence d'artifice d'initialisation, il est normal de constater le fonctionnement temporaire de la diode électroluminescente D3 à la mise sous tension du montage.

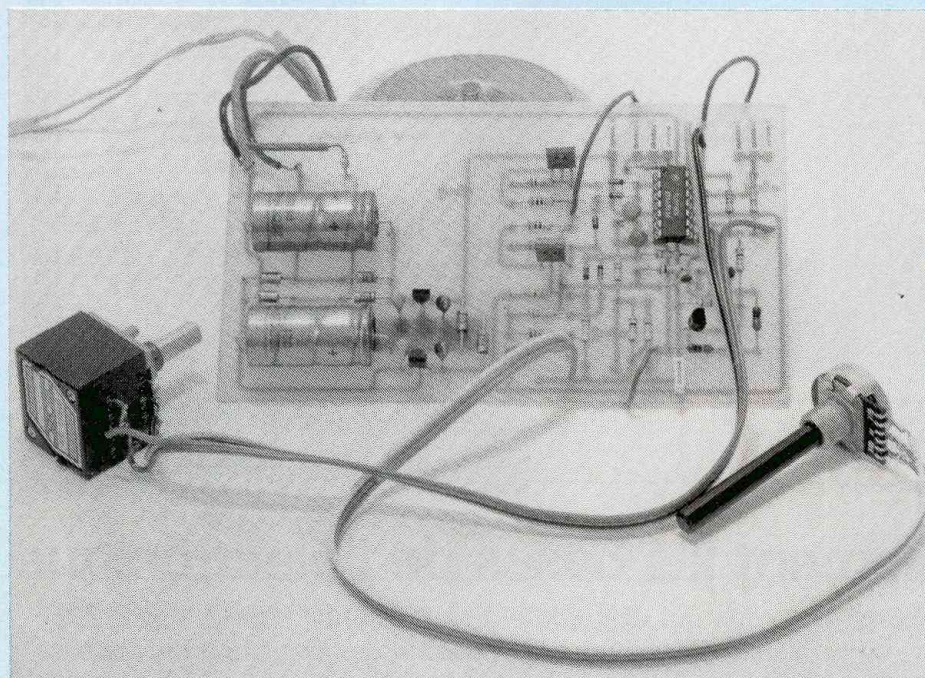
## CONCLUSION

Outre le caractère pédagogique et pratique du présent montage, les lecteurs qui s'aventureront pour la première fois sur le terrain de la synthèse vocale seront étonnés d'entendre la reproduction de leur voix en sachant que cette dernière est stockée sur une puce en silicium de quelques millimètres carrés !!!

**Gérard Guiheneuf**



# GENERATEUR B.F. TRES FAIBLE DISTORSION 15 Hz A 50 kHz



Les nombreuses réalisations en électronique publiées dans les revues spécialisées incitent les lecteurs à réaliser par eux-mêmes certains appareils : amplificateurs BF, préamplificateurs, tables de mixage, etc. S'il s'agit d'une réalisation très simple, de performances moyennes, on peut pratiquement se passer d'appareils de mesure. Passé un certain niveau de qualité, les schémas se compliquent, les réglages sont nécessaires et ces appareils deviennent indispensables. A ce niveau, le prix des appareils de mesure n'est pas abordable à tout amateur s'il est peu fortuné.

**S**i, enfin, on souhaite atteindre des performances très poussées, dans le domaine de la distorsion par exemple, le prix de revient devient pratiquement hors de portée des amateurs et même de nombreux professionnels. Deux gros inconvénients. Le premier est que l'emploi d'un générateur BF de performances moyennes (distorsion : 0,1 % par

exemple) ne permet pas de déceler certains défauts du circuit étudié (distorsion de croisement, distorsion harmonique, instabilité, etc.).

Le second inconvénient est que l'on est limité par le taux de distorsion du générateur utilisé. Si l'on souhaite accéder à des performances très poussées en distorsion, un générateur BF au taux de distorsion de l'ordre de 0,01 % ne suffit plus.

Le lecteur trouvera ici largement de quoi le combler. Il s'agit de la réalisation d'un générateur BF à très faible taux de distorsion, bien que faisant appel à un schéma simple et facile à mettre au point. En termes de distorsion, on atteint ici des valeurs extrêmement basses, mais jugées utiles pour le présent et l'avenir de la haute-fidélité. A 1 kHz, le taux de distorsion est inférieur à 0,0005 % (0,0003 %, valeur typique), ce qui dépasse les performances d'appareils sophistiqués de plus de 20 000 F.

Mais il est évident que les performances énoncées ci-dessus doivent être obtenues à coup sûr par n'importe quel amateur. C'est fort heureusement le cas.

## Caractéristiques principales :

- fréquences : 17 à 48 000 Hz
- distorsion : 0,001 % ou mieux
- impédance de sortie : 770  $\Omega$
- stabilité en température :  $\pm 0,2$  dB entre 15 et 45°C
- stabilité fréquence/température : inférieure à 300 PPM/°C.

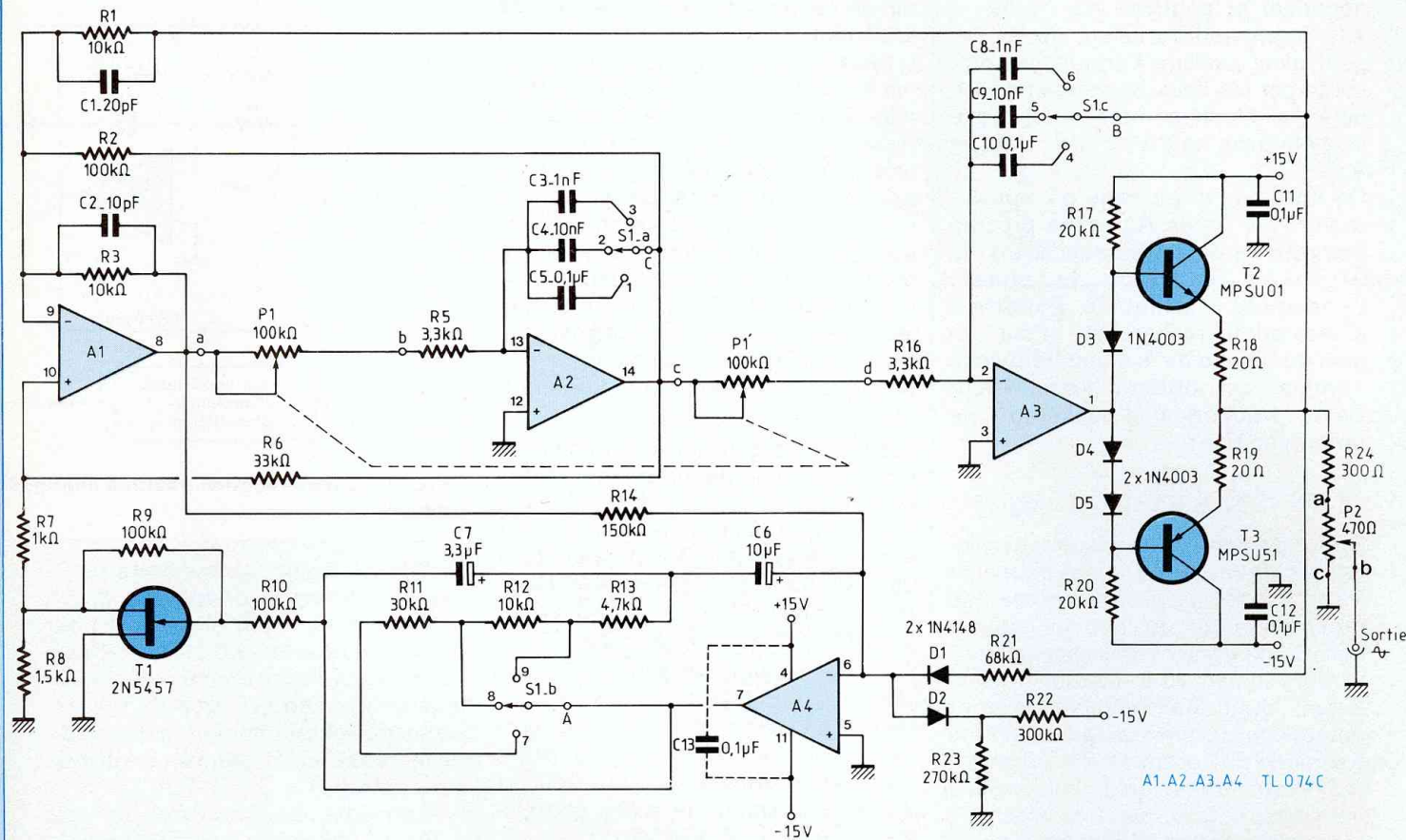
Ce sont des chiffres assez surprenants malgré la simplicité du montage.

## LE CIRCUIT

On trouvera sur la figure 1 le schéma de l'oscillateur à très faible taux de distorsion. Le circuit est de type "state variable filter", un circuit sur lequel sont ajoutés une boucle de contre-réaction ainsi qu'un circuit indispensable, un stabilisateur d'amplitude d'oscillation. D'habitude, les circuits oscillateurs ont recours à une stabilisation par thermistance ou par lampe incandescente. Dans ce cas, il est un fait connu que si l'on désire descendre très bas en niveau de distorsion, le temps d'établissement du signal augmente rapidement aux basses fréquences, pouvant même dépasser 20 secondes au-dessous de 50 Hz. Mais, fort heureusement, les circuits ont beaucoup évolué dans ce domaine, en citant pour très bons exemples les circuits oscillateurs à



# DISTORSION EXTREMEMENT BASSE



A1.A2.A3.A4 TL 074C

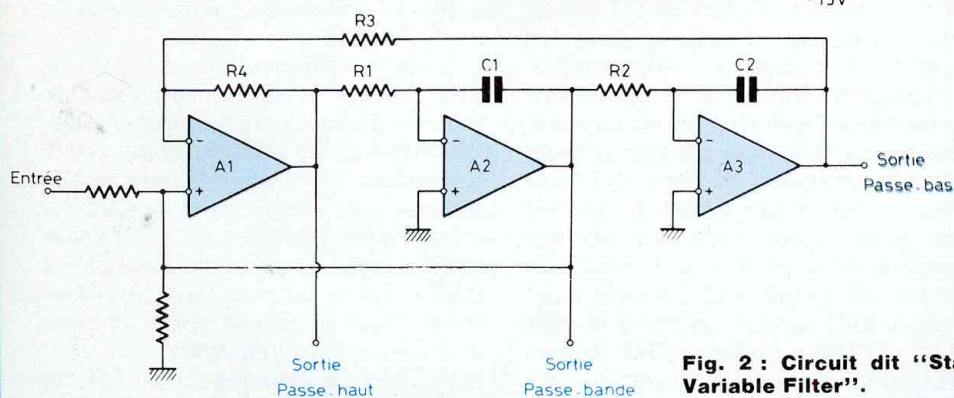
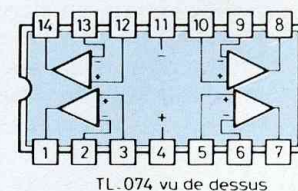


Fig. 2 : Circuit dit "State Variable Filter".



TL-074 vu de dessus

Fig. 1 : Oscillateur à très faible taux de distorsion.

très faible taux de distorsion conçus par les firmes Sound Technology (USA), Hewlett-Packard (USA), Méguro ou NF. Circuit (Japon). Ici, on a affaire à un circuit dit "state variable filter", que l'on trouvera sous forme simplifiée sur la figure 2. Il est constitué de trois amplificateurs opérationnels formant trois fil-

tres : passe-haut, passe-bande, passe-bas, ce qui nous rappelle le schéma du filtre actif universel publié dans notre n° 119. Sur le schéma de la figure 2, on remarque deux boucles : A1 → A2 → A3 → A1 pour la première et A1 → A2 → A1 pour la seconde. La première procure la fréquence de cou-

pure recherche ou encore la fréquence centrale déterminée. La seconde permet le réglage de la surtension Q. Or, si l'on ajoute au circuit de la figure 2 la résistance Rx, comme sur la figure 3, on va faire intervenir une troisième boucle. Cette boucle, une contre-réaction positive, s'opposera



à la seconde boucle (contre-réaction négative) et annulera  $A1 \rightarrow A2 \rightarrow A1$ . En ajustant la valeur de  $R_x$ , on peut ainsi parfaire l'annulation procurée par les deux boucles et considérer le circuit comme muni d'une seule boucle, soit  $A1 \rightarrow A2 \rightarrow A3 \rightarrow A1$ .

On note que le passage du signal à travers les filtres A2 et A3 procure des retards de phase successifs de  $90^\circ$ . A1 inversant la phase, l'ensemble permet la condition d'oscillation recherchée. Pour un gain de boucle de 1 à une fréquence donnée, on obtient l'oscillation. Cette fréquence d'oscillation se détermine par :

$$f_{osc.} = \frac{1}{2\pi} \sqrt{\frac{R_4}{R_3} \cdot \frac{1}{R_1 C_1} \cdot \frac{1}{R_2 C_2}}$$

Contrairement aux circuits oscillateurs courants utilisant les filtres en T, en T ponté, etc., on constate le gros avantage de pouvoir utiliser sans inconvénient des éléments R, C, déterminant la fréquence d'oscillation, dont les tolérances seront moyennes et non très serrées. Une tolérance de l'ordre de 5 à 10 % est suffisante alors qu'il aurait fallu peut-être 0,5 % par une méthode courante, surtout si l'on désire une très grande pureté du signal. Ici, A2 et A3, travaillant en filtre passe-bas permettent d'atteindre des taux de distorsion extrêmement bas.

La stabilité d'amplitude s'effectue par transistor à effet de champ, le 2N 5457, supérieur en bruit aux 2N 3819 ou 2N 4861.

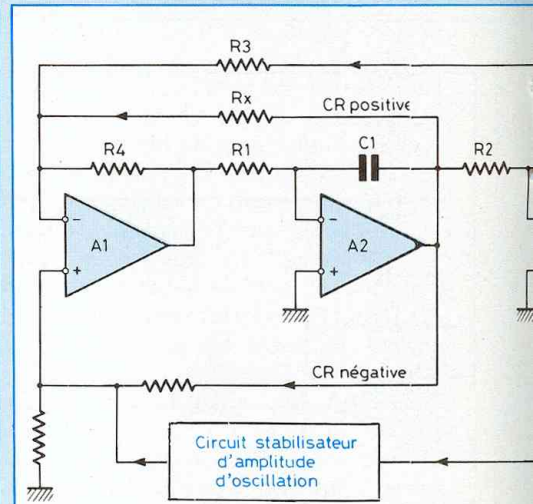
En se référant au schéma de la figure 1, on note la nécessité de l'emploi de quatre amplificateurs opérationnels. L'utilisation, après essais divers, du circuit intégré TL-074 (Texas Instruments) va simplifier énormément le montage. La version TL-074 contient en effet quatre amplificateurs opérationnels de bonne qualité. Il faut cependant tenir compte du fait que l'étage de sortie travaille sous un très faible courant de polarisation. En conséquence, sous une faible impédance de charge ( $770 \Omega$  par exemple), on aurait

constaté une augmentation rapide de la distorsion aux fréquences supérieures à 8 ou 10 KHz. Dans le présent circuit, on pallie cet inconvénient grâce à l'emploi d'un étage supplémentaire à sortie basse impédance de type "émetteur follower", lequel sera couplé à A3, afin de ne pas risquer d'augmenter le taux de distorsion. L'étage de sortie, push-pull complémentaire, travaille en pure classe A, sous un courant de polarisation de 12 mA. On y trouve les trois diodes de redressement de type 1N 4003 ou équivalent (ne pas employer de diodes de commutation).

Les transistors de sortie sont de marque Motorola, de référence MPSU 01 (NPN) et MPSU 51 (PNP), une paire complémentaire en boîtier époxy mais dont le  $P_c$  est néanmoins de 1 W, donc bien adapté à un montage en classe A. Le  $f_T$  est supérieur à 50 MHz et le  $C_{ob}$  inférieur à 50 pF.

On peut trouver des équivalents, en prenant toutefois garde de rechercher des valeurs de  $I_c$ ,  $H_{fe}$  aussi proches que possibles des transistors du circuit d'origine. On peut essayer en remplacement la paire complémentaire BD137/BD138.

Concernant le mécanisme de stabilisation de l'amplitude d'oscillation, on obtient en premier lieu un redressement demi-alternance du signal de sortie par le réseau 68 k $\Omega$ /diode 1N 4148. Une seconde diode 1N 4148 est utilisée en compensation de température, procurant un courant constant. L'amplitude d'oscillation reçue par la diode (1N 4148) supérieure (D1) procure, grâce à la diode (1N 4148) inférieure (D2), travaillant sous courant constant, une stabilisation générale du courant à l'entrée 6 de A4. Le signal de sortie de A1 passe à travers une résistance de 150 k $\Omega$  pour atteindre l'entrée de A4. Les signaux de sortie A1/A3 étant déphasés l'un par rapport à l'autre, le courant passant à travers la résistance de 150 k $\Omega$  s'ajoute au courant redressé par D1 pour permettre un effet de redressement à



**Fig. 3 : Contre-réaction positive appliquée par  $R_x$ .**

double alternance. Sans cette résistance, le taux de distorsion, dû au redressement imparfait, aurait pour effet de multiplier la distorsion par 5 ou 6. Si la valeur moyenne de l'oscillation baisse un peu trop, la tension en sortie A4 augmente, ce qui modifie le travail en résistance variable du transistor FET.

En conséquence, le taux de C.R. de A2 sur A1 diminue, ce qui rétablit la perte de gain.

Les deux résistances de 100 k $\Omega$ , montées sur le FET ont pour but de réduire la distorsion. Les résistances de 100 k $\Omega$  doivent être de faible tolérance (1 %), sinon le taux de distorsion augmentera rapidement. Le réseau parallèle R.C. (R variant selon la fréquence choisie), ( $C_7 = 3,3 \mu F$ ) relié à A4 a pour but de stabiliser rapidement le signal après chaque changement de fréquence.

Pour A4, le condensateur C6 de 10  $\mu F$  doit être de qualité (tantale goutte, etc.)

La capacité de 10 pF placée sur A1 contribue à la stabilité au-dessus de 10 KHz. Les autres condensateurs destinés à déterminer la fréquence d'oscillation sont de type mylar.

Les résistances sont de qualité, à faible bruit et de bonne stabilité thermique afin d'obtenir une bonne stabi-



# DISTORSION EXTREMEMENT BASSE

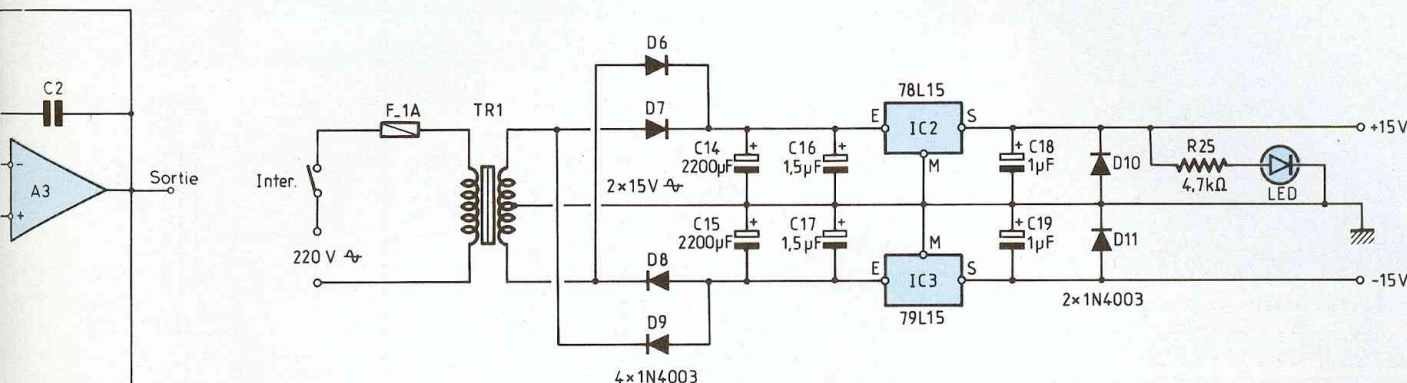


Fig. 4

lité température/fréquence. Le présent montage permet d'accéder à une stabilité fréquence/température ambiante de l'ordre de 0,25 % entre 15 et 30°C, ce qui est excellent. Le choix des fréquences d'oscillation est déterminé par la formule où il faut en conséquence modifier les valeurs de R1, R2, C1 et C2.

Le niveau de sortie dépend de la valeur de la résistance R22 de 300 kΩ dont les variations de valeur interviennent aussi sur le taux de distorsion. En-deçà, le montage devient instable.

Le taux de distorsion obtenu est de l'ordre de 0,0005 % à 1 kHz. Aux fréquences basses, il passe à 0,001 %, la légère augmentation de distorsion étant principalement due au bruit, au résidu alternatif subsistant après la régulation de l'alimentation  $\pm 15$  V.

Pour les fréquences supérieures à 10 kHz, le taux de distorsion dépendra du lot TL-074 utilisé, mais il faudra s'attendre à un taux de distorsion de l'ordre de 0,002 à 0,003 %, ce qui reste une valeur exceptionnellement basse compte tenu de la simplicité du montage.

Il existe bien sûr des montages très performants, plus complexes, comme ceux de type digital, mais

l'avantage du circuit présenté ici est non seulement la génération d'un signal de très haute pureté spectrale, mais aussi un résidu de distorsion également "propre", c'est-à-dire composé essentiellement d'harmoniques 2 et 3.

## L'ALIMENTATION (fig. 4)

Le transformateur d'alimentation doit être impérativement de haute qualité, absent de tout rayonnement. Le choix doit se porter soit sur des modèles blindés, soit sur des modèles de type torique. Le secondaire est de  $2 \times 15$  V. Le redressement se fait à l'aide de quatre diodes montées en pont et d'un premier filtrage par les capacités de  $2\ 200\ \mu\text{F}$  additionnées des découplages de  $1,5\ \mu\text{F}$ . La régulation s'effectue par les circuits 78L15 (+15 V) et 79L15 (-15 V) à la sortie desquels on retrouve un découplage de  $1\ \mu\text{F}$  et deux diodes de protection. Bien que simple, cette alimentation procure les résultats annoncés. Le léger résidu alternatif fait remonter le taux de distorsion au-dessous de 100 Hz (0,001 % environ entre 25 et 100 Hz).

Pour améliorer le taux de distorsion, il aurait fallu avoir recours à une régulation beaucoup plus poussée. On arrive d'autre part aux limites des

possibilités du circuit, ce qui ne justifie pas une telle modification.

## REALISATION PRATIQUE

### LE CIRCUIT IMPRIME

Une implantation vous est proposée en figure 5 à l'échelle 1. Elle est relativement simple à reproduire. Toutes les pistes ont une largeur de 1,27 mm. Une insulation aux U.V. au travers d'un film positif reste le procédé le mieux approprié pour parvenir à une gravure de qualité et semblable aux résultats obtenus dans l'industrie.

Le C.I. de  $140 \times 78$  mm rassemble tous les composants, à l'exception du transformateur (qui doit être éloigné le plus possible du module), du potentiomètre double et du commutateur de gamme 4 circuits/3 positions.

Percer toutes les pastilles avec un foret de  $\varnothing 0,8$  mm. Certains perçages sont ensuite repris avec un foret de  $\varnothing 1$  mm (diodes de redressement, condensateurs de filtrage...).

### CABLAGE DU MODULE

Le plan de câblage de la figure 6 et la nomenclature doivent vous permettre d'insérer tous les composants sur la plaquette imprimée sans commettre d'erreur.



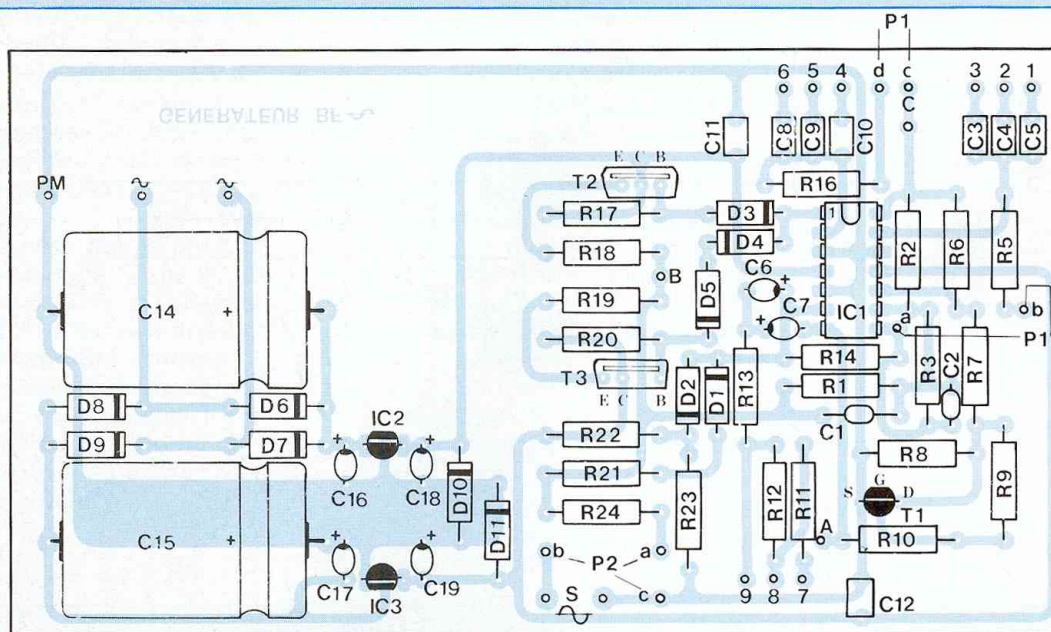


Fig. 6

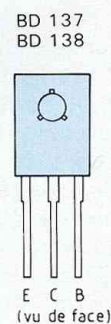
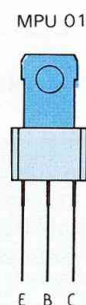
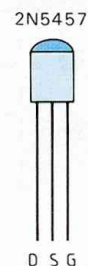


Fig. 7

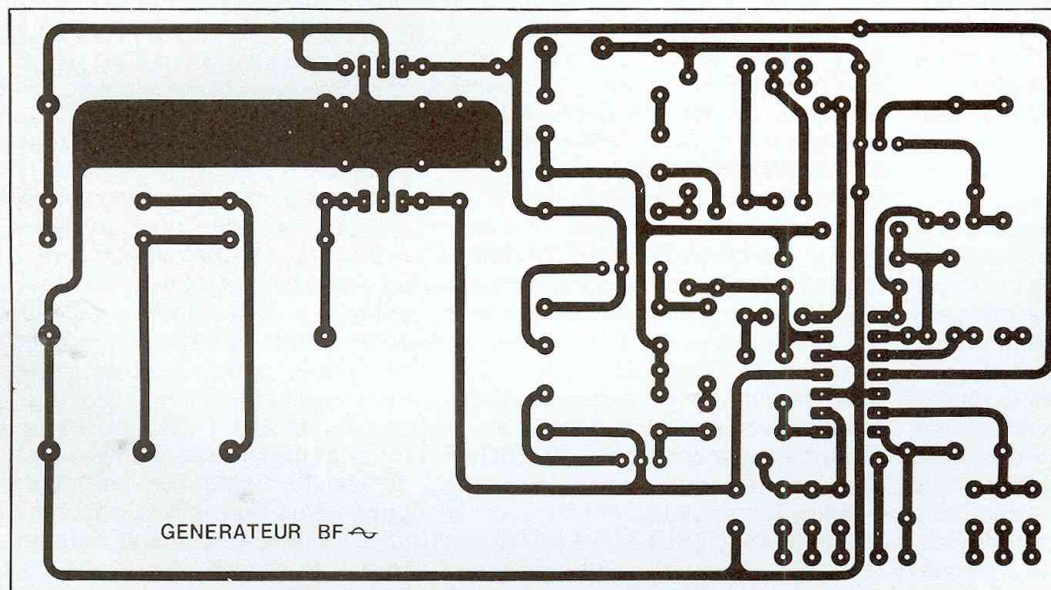


Fig. 5

Attention à l'orientation des diodes, la cathode étant repérée par une petite bague.

La figure 7 donne le brochage des transistors. Suivant le composant utilisé, les trois pattes n'ont pas la même disposition, notamment pour les MPSU... et les BD... Les MPSU... demandent le croisement des pattes C (collecteur) et B (base).

Bien vérifier également l'insertion

des broches S, G, D de l'effet de champ T1.

Le condensateur C13 de 0,1  $\mu$ F est soudé côté pistes cuivrées directement aux broches 4 et 11 du TL-074.

Le raccordement du potentiomètre P1, monté en résistances variables, se fera au moyen de 4 fils en nappe. Procéder de même pour le commutateur S1, 3 nappes de 4 fils.

## REGLAGES

Ce circuit correctement câblé ne demande aucun réglage. Dans de rares cas, une instabilité d'oscillation peut être rétablie en jouant sur la valeur de R6/33 k $\Omega$ .

La distorsion dépend des composants, en particulier du bruit résiduel, de la stabilité thermique de composants comme les résistances,



# STORSION EXTREMEMENT BASSE

## NOMENCLATURE DES COMPOSANTS

### • Résistances à couche métallique

± 5 % - 1/2 W

R1 - 10 kΩ

R2 - 100 kΩ

R3 - 10 kΩ

R5 - 3,3 kΩ

R6 - 33 kΩ

R7 - 1 kΩ

R8 - 1,5 kΩ

R11 - 30 kΩ

R12 - 10 kΩ

R13 - 4,7 kΩ

R14 - 150 kΩ

R16 - 3,3 kΩ

R17 - 20 kΩ

R18 - 20 Ω

R19 - 20 Ω

R20 - 20 kΩ

R21 - 68 kΩ

R22 - 300 kΩ

R23 - 270 kΩ

R24 - 300 Ω

R25 - 4,7 kΩ

### • Résistances à couche métallique

± 1 % - 1/4 W

R9 - 100 kΩ

R10 - 100 kΩ

### • Condensateurs "céramique"

C1 - 22 pF

C2 - 10 pF

### • Condensateurs "tantale goutte"

25 V

C6 - 10 μF

C7 - 3,3 μF

C16 - 1,5 μF

C17 - 1,5 μF

C18 - 1 μF

C19 - 1 μF

### • Condensateurs électrochimiques

C14 - 2 200 μF/25 V

C15 - 2 200 μF/25 V

### • Condensateurs "Milfeuil"

pas 5,08

C3 - 1 nF

C4 - 10 nF

C5 - 0,1 μF

C8 - 1 nF

C9 - 10 nF

C10 - 0,1 μF

C11 - 0,1 μF

C12 - 0,1 μF

C13 - 0,1 μF

### • Semiconducteurs

IC1 - TL074C

IC2 - 78L15

IC3 - 79L15

T1 - 2N 5457

T2 - MPSU 01 ou BD 137

T3 - MPSU 51 ou BD 138

D1, D2 - 1N 4148

D3 à D11 - 1N 4004

LED - Ø 3 mm rouge

### • Divers

P1 - potentiomètre double linéaire  
2 × 100 kΩ

P2 - potentiomètre simple linéaire  
470 Ω

S1 - commutateur 4 circuits -  
3 positions

TR1 - transformateur faible

rayonnement 2 × 15 V~

F - fusible 1 A et porte-fusible

Inter - interrupteur unipolaire

Cordon secteur

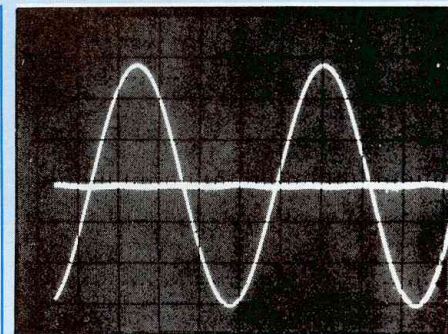
Picots à souder

le transistor FET et le TL-074. C'est pourquoi il est conseillé d'utiliser de bonnes résistances à film métallique, un sélecteur de qualité et de monter le TL-074 sur support, ce qui permet un remplacement éventuel. Dans les cas les plus mauvais (le circuit fonctionne correctement), le taux de distorsion se situe au-dessous de 0,005 %. Dans les meilleures conditions, il passe à

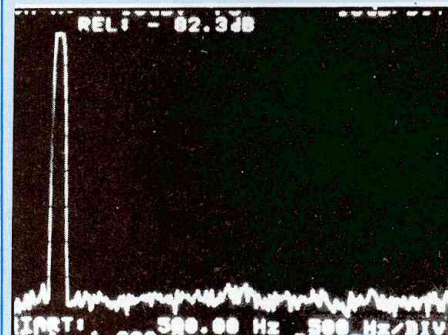
0,0003 %, valeur d'ailleurs difficilement mesurable, qui demande l'emploi de filtres secteur anti-parasites et de blindages rigoureux.

## QUELQUES MESURES

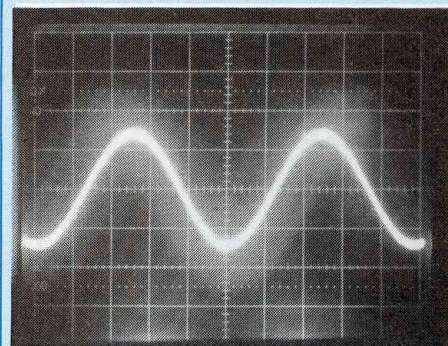
• 3 gammes de fréquences obtenues avec le sélecteur S1 et le potentiomètre double P1 :  
- 17 Hz à 480 Hz



Signal de sortie à 1 kHz et résidu de distorsion : 0,0008 %.



Analyse du signal à 1 kHz. Seul le bruit résiduel subsiste.



Signal à 1 kHz avec P2 au mini : 5,3 mVeff.

- 170 Hz à 4,8 kHz  
- 1,7 kHz à 48 kHz.

• Sensibilités du signal de sortie obtenues avec le potentiomètre P2 :  
- Amplitude maximale : 6,93 Veff  
- Amplitude minimale : 5,3 mVeff  
• Distorsion à 1 kHz : 0,0008 %

Le module est alimenté à partir d'un transformateur torique très faible rayonnement de 2 × 15 V~/30 VA.

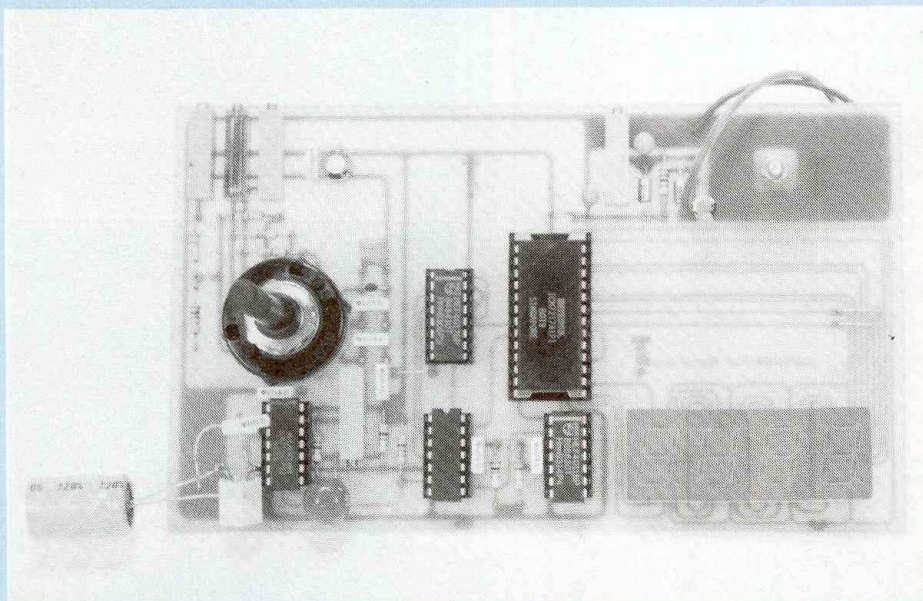
Jean Hiraga



# CAPACIMETRE NUMERIQUE

## 10 pF A 9 999 $\mu$ F

### EN 3 GAMMES



Un capacimètre est un appareil de mesure fort utile lorsque l'on a besoin de trier des condensateurs afin de les appairer pour les utiliser par exemple dans la mise au point d'un filtre actif 36 dB/octave et ainsi en optimiser son fonctionnement.

**L**e capacimètre n'est pas un appareil de mesure utilisé de façon intensive comme un multimètre, il peut donc être alimenté à partir de piles. Cependant, sa tension d'alimentation doit être parfaitement stable. Aussi alimenterons-nous notre réalisation à partir de deux piles plates de 4,5 V montées en série.

## FONCTIONNEMENT

### LE SYNOPTIQUE

Le principe de fonctionnement de l'appareil est décrit en figure 1. Le synoptique met en évidence deux oscillateurs, le premier servant de porte de comptage et ayant sa période déterminée par la valeur du condensateur  $C_x$  à mesurer. Le

second oscillateur délivre des impulsions de période déterminée par un condensateur de valeur connue, c'est l'horloge.

Ces signaux sont appliqués à une porte NAND. Pour qu'un 1 soit présent en sortie, il faut qu'une entrée soit portée à 1 et l'autre à 0. Le 1 est fourni par la porte de comptage et le 0 par les signaux d'horloge de fréquence élevée. Tous les fronts descendants sont comptabilisés tant que la fenêtre de comptage est ouverte.

Une division par 10 est ensuite effectuée et le résultat obtenu appliqué à un compteur 4 digits ICM 7217.

### LE SCHEMA RETENU

Celui-ci vous est proposé en figure 2. Nous y retrouvons les deux oscil-

lateurs construits autour d'un unique circuit intégré 556 (boîtier renfermant deux 555).

La structure interne du 556 fait l'objet de la figure 3, elle permet de constater la parfaite symétrie du brochage du boîtier avec la masse en (7) et le VCC en (14) comme la plupart des circuits logiques et notamment le CD4011 que nous utiliserons également dans ce montage.

Un commutateur 3 positions permet d'obtenir 3 gammes de comptage :

S1c en 1 : 9 999 pF

S1c en 2 : 9 999 nF

S1c en 3 : 9 999  $\mu$ F.

La section de droite du 556 permet de réaliser l'horloge qui travaille à fréquence fixe, la période du signal de sortie broche 9 est déterminée par les composants P4 - R5 et C3 (pour la première gamme), de par la relation :

$$T_{clk} = 0,693 (P4 + 2 \cdot R5) C3$$

La section de gauche travaille également en oscillateur, mais sa sortie à l'état "haut" broche 5 est déterminée par la valeur du condensateur  $C_x$  à mesurer en combinaison avec P3 - R4 et R3 de par la relation :

$$T_H = 0,693 [(P3 + R4) + R3] C_x$$

Le nombre d'impulsions d'horloge pendant l'état "haut" de la porte de comptage est ainsi défini par le rapport :

$$N = \frac{[(P3 + R4) + R3] C_x}{(P4 + 2 \cdot R5) C3}$$

Avec les valeurs des composants sélectionnés, ce nombre est 10 fois supérieur au nombre lu sur l'afficheur 4 digits une fois le circuit de comptage calibré.

Nous procédons donc ensuite à une division par 10 au moyen de IC2/CD4017. Cette astuce permet d'avoir une lecture du 4<sup>e</sup> digit sans trop de fluctuations, celles-ci n'entraînent pas non plus de variations du 3<sup>e</sup> digit une fois le chiffre 9 dépassé.

C'est évidemment la gamme 9 999 pF la plus sensible, vu l'importance ohmique des résis-



# TRIEZ VOS CONDENSATEURS

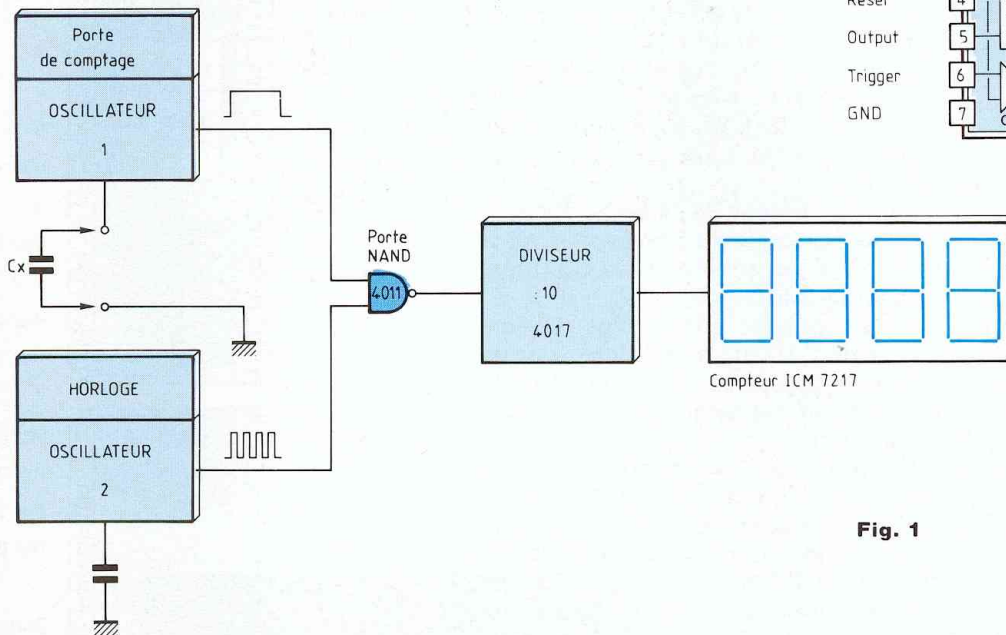


Fig. 1

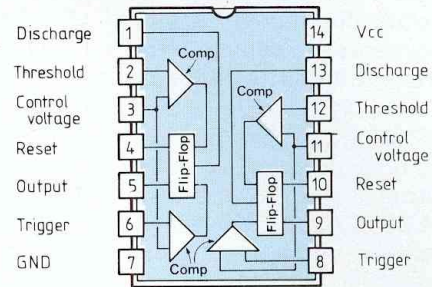


Fig. 3

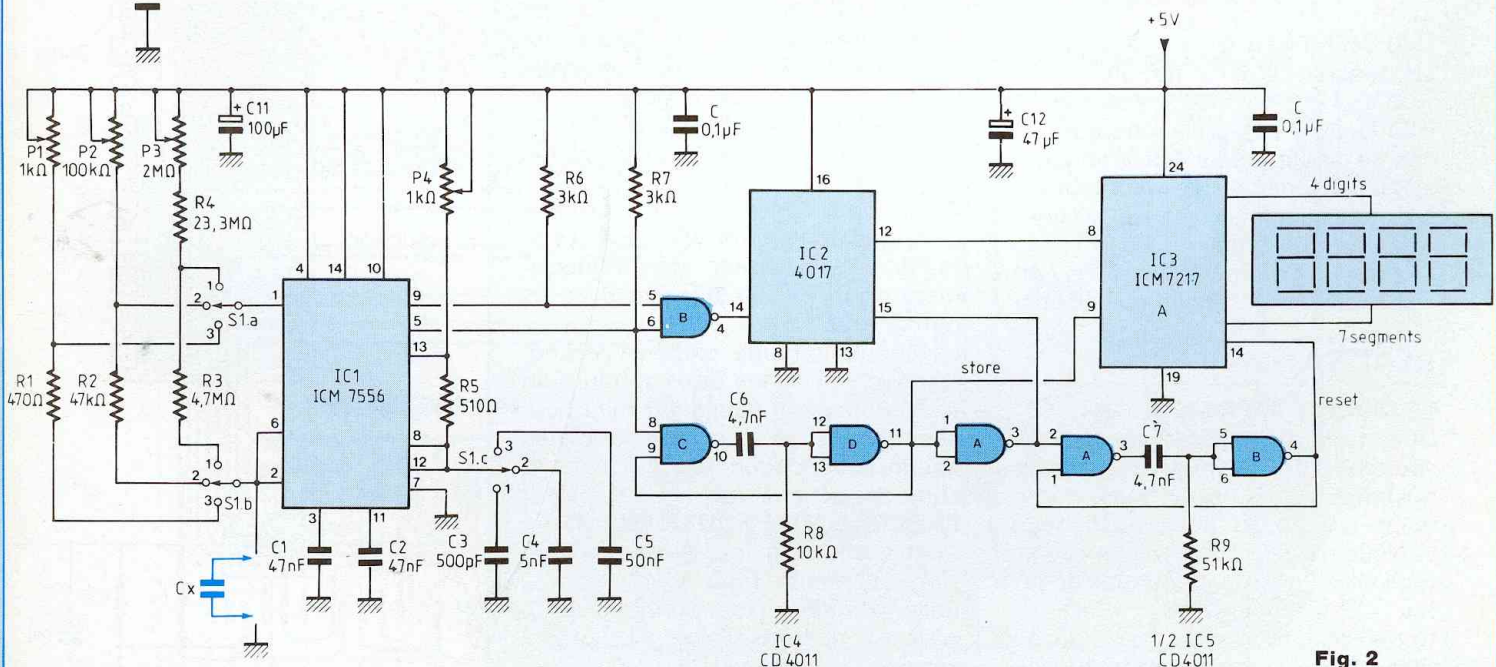


Fig. 2

tances qui sont mises en jeu par le sélecteur. Il est donc indispensable d'utiliser des résistances à couche métallique.

Sur le prototype, un condensateur à mesurer de 2,2 nF, soit 2 200 pF et qui fait en réalité 2 232 pF voit le dernier digit du capacimètre afficher

2 232 pF... 2 231 pF... La variation est de 1 à 2 pF sur 2 200 pF ! La précision est excellente. Le compteur utilisé est un ICM



# CAPACIMETRE NUMERIQUE 3 GAMMES

7217A d'Intersil dont la capacité maximale de comptage est de 9 999. Il pilote directement 4 afficheurs 7 segments qui peuvent être, selon la version utilisée, à anode ou cathode commune.

La figure 4 dessine le brochage des quatre versions disponibles fabriquées par Intersil. Sur la maquette, c'est le ICM 7217A qui a été retenu, donc le "cathode commune". Nous voyons que le brochage des 14 premières "pins" est identique pour tous les modèles. Une petite modification de l'implantation du circuit imprimé permet d'utiliser toutes les versions disponibles.

En figure 5, nous donnons le brochage des afficheurs employés sur la maquette avec leur raccordement à l'ICM 7217A.

Les segments identiques (a) à (g) de chaque afficheur sont reliés entre eux.

Les broches "Store" et "Reset" de l'ICM 7217A sont reliées à des monostables utilisant des portes CD 4011.

## L'ALIMENTATION

La tension d'alimentation est de +5 V (+6 V max. pour l'ICM 7217). Nous la prélevons aux bornes de deux piles de 4,5 V reliées en série. La tension de +9 V obtenue par ce couplage est stabilisée à +5 V par un régulateur 317T.

La figure 6 donne le schéma de cette classique mais efficace stabilisation.

## REALISATION

### LE CIRCUIT IMPRIME

Une étude d'implantation est proposée en figure 7. Nous y remarquons quelques pistes assez fines, notamment au niveau des 4 afficheurs, puisque nous devons relier entre eux tous les segments identiques de (a) à (g).

Cette plaquette de 157 x 91 mm reçoit tous les composants du capacimètre.

On commence le perçage du C.I. avec un foret de Ø 0,8 mm, on reprend ensuite quelques pastilles suivant le diamètre des pattes à insé-

rer (diodes D1, D2, Sélecteur 4 circuits/3 positions).

### LE CABLAGE

Le plan de câblage de la figure 8 associé à la nomenclature des composants permet de mettre en place tous les éléments du capacimètre sans risque d'erreur possible (à moins d'être étourdi !).

Il est préférable de prévoir des supports pour les circuits intégrés, surtout pour le ICM 7217 qui est le composant le plus onéreux de ce montage.

Sur le sélecteur S1, il faut couper la patte 2 puisque aucune pastille n'est prévue à cet endroit sur le C.I. (passage de 3 liaisons).

Ne pas oublier les 4 straps. Celui à côté de C10 est à remplacer par un bouton poussoir. Il permettra d'alimenter le capacimètre lors de son utilisation.

Attention à l'orientation des afficheurs, le point décimal de chacun d'eux doit se trouver en bas à droite. Les condensateurs C3, C4 et C5 résultent de la mise en parallèle de deux composants. C3 de 500 pF est obtenu par exemple par le soudage d'un 470 pF et d'un 33 pF.

Le régulateur IC6 muni d'un petit dissipateur est soudé côté pistes cuivrées.

Attention à l'orientation, le corps en plastique doit se trouver vers les pistes du C.I., la semelle de refroidissement donc vers l'extérieur. Plier les pattes à 90°.

Le circuit imprimé câblé et vérifié, dissoudre la résine de la soudure au trichloréthylène. Observer minutieusement qu'il n'existe entre pistes aucun court-circuit, surtout dans la zone des afficheurs.

### PREMIERE MISE SOUS TENSION

Tout d'abord, il faut ajuster la tension d'alimentation à +4,9/+5 V. Relier les deux piles connectées en série aux pastilles 0 V et +U (strap à côté de C10 enlevé).

Avec le multitour P5 amener le potentiel aux bornes de C10 à +5 V.

Souder le strap. Un ou deux afficheurs doivent s'allumer (lecture de

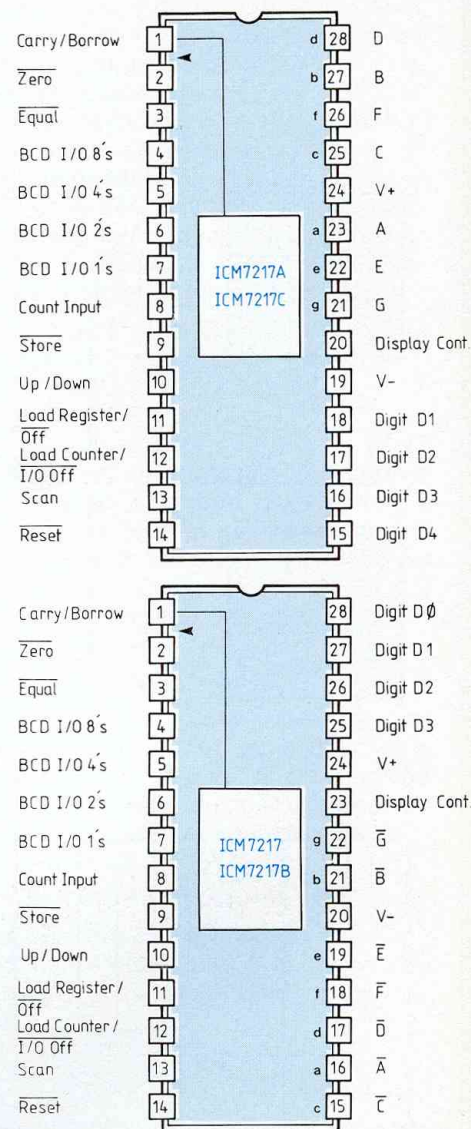


Fig. 4

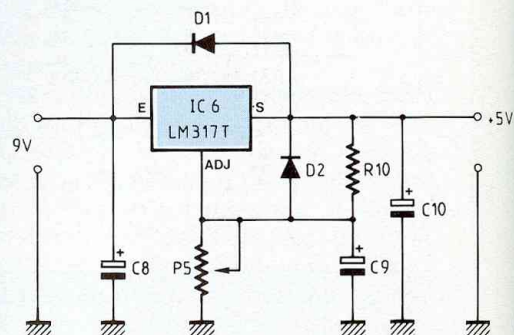
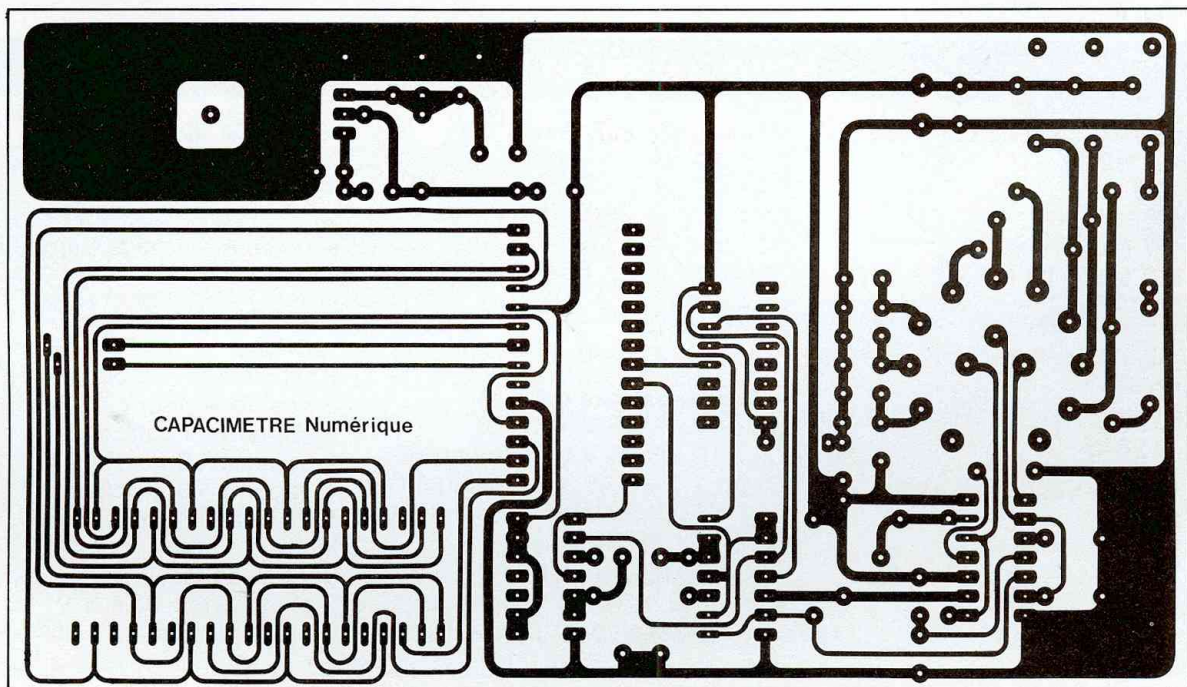
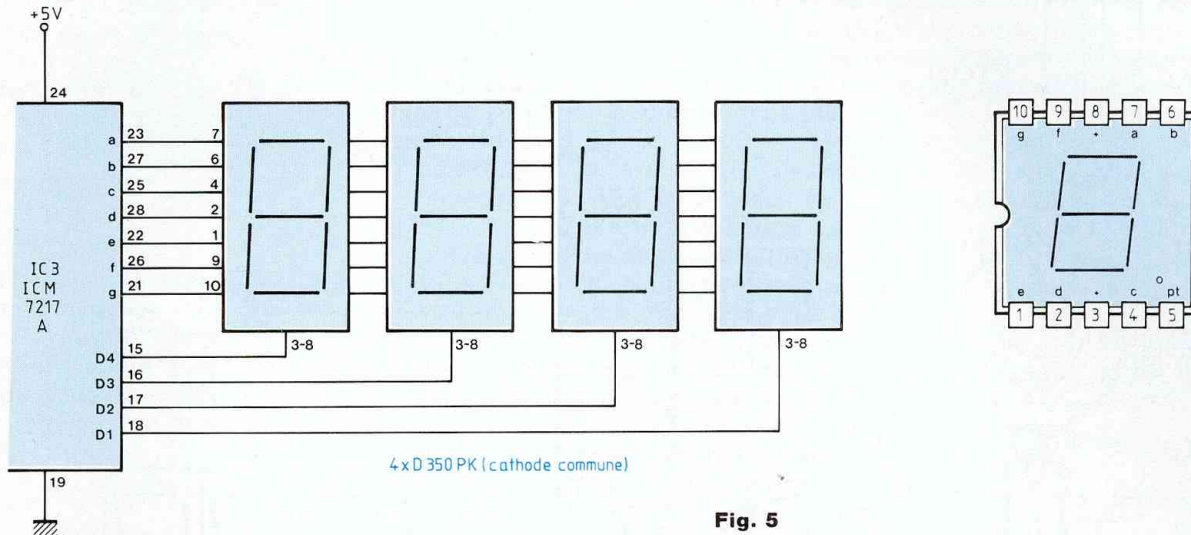


Fig. 6



# TRIEZ VOS CONDENSATEURS









# TRIEZ VOS CONDENSATEURS

évitant une inversion de polarité.

Avec les multitours P1 et P4 faire en sorte d'obtenir une lecture de 220.

— Mettre le sélecteur en position 2 : 9 999 nF.

Souder le condensateur de 680 nF aux picots Cx et avec P2 faire en sorte d'obtenir une lecture de 680.

Ne pas retoucher le multitour P4.

— Mettre le sélecteur en position 1 : 9 999 pF.

Souder le condensateur de 2,2 nF aux picots Cx et avec P3 faire en sorte d'obtenir une lecture de 2 200. Attendre 1 mn la stabilisation du quatrième afficheur qui doit fluctuer d'une unité et reprendre le réglage.

Ne pas retoucher le multitour P4.

**Nota :** Si, pour les réglages des positions 1 ou 2 du sélecteur, vous aviez à retoucher absolument le multitour P4 pour parvenir à l'affichage souhaité, ce qui peut arriver, il vous faudra recalibrer la première position 220  $\mu$ F avec P1.

Les réglages des trois gammes du capacimètre sont dégrossis. Pour figurer, il vous faut maintenant connaître les véritables valeurs de vos trois capacités. Nous pensons que votre revendeur de composants vous y aidera volontiers, il doit bien avoir dans son magasin un multimètre haut de gamme pourvu d'un capacimètre, même si celui-ci est moins précis que votre réalisation.

## POUR CONCLURE

Vous êtes maintenant en possession d'un capacimètre de précision qui peut mesurer en 3 gammes des condensateurs de quelques picofarads à 9 999  $\mu$ F. Son prix de revient est surtout fonction de celui de l'ICM 7217A, le tarif pouvant varier dans de grandes proportions d'un revendeur à un autre (à titre d'exemple, il est à 125 F au catalogue Saint Quentin Radio).

Nous n'avons pas prévu de mise en coffret, ce module pouvant entrer dans de très nombreux modèles plastique ABS du type ABOX-RA1 par exemple.

Bernard Duval

## ABONNEZ-VOUS A

# Led

Je désire m'abonner à **LED** (10 n<sup>os</sup> par an). Je profite ainsi de la remise permanente de 25% sur mes commandes de circuits imprimés et j'économise 70,00 F sur l'achat de mes numéros.

(Ecrire en CAPITALES, S.V.P.)

**FRANCE, BELGIQUE, SUISSE, LUXEMBOURG : 210 F AUTRES\* : 290 F**

NOM .....

PRENOM .....

N° ..... RUE .....

CODE POSTAL ..... VILLE .....

\* Pour les expéditions « par avion » à l'étranger, ajoutez 80 F au montant de votre abonnement.

Ci-joint mon règlement par : ☐ chèque bancaire

☐ C.C.P.

☐ mandat

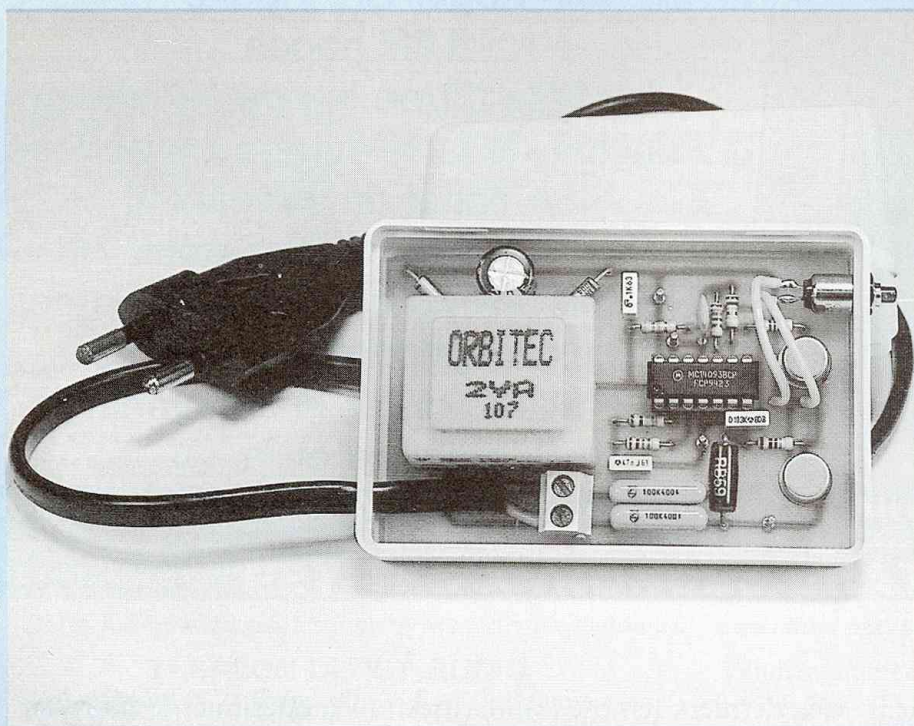
Le premier numéro que je désire recevoir est : N° .....

A retourner accompagné de votre règlement à :

Service Abonnements, EDITIONS PERIODES 1, boulevard Ney 75018 PARIS - Tél. : 44.65.80.88 poste 7315



# EMETTEUR DE TELECOMMANDE PAR COURANTS PORTEURS



L'ensemble dont nous proposons séparément les réalisations s'appelle plus communément une télécommande secteur. De quoi s'agit-il ? Le principe, très simple, consiste à superposer à la fréquence secteur 50 Hz une haute fréquence de l'ordre de 100 kHz qui véhicule l'information, donc uniquement support et ne perturbe pas le fonctionnement de tous les appareils connectés sur la ligne.

**L'**idée est simple et séduisante. Naturellement, diverses précautions élémentaires doivent être prises, notamment au niveau de l'isolement vis-à-vis du secteur alternatif 220 V, de la fréquence de transmission et de la puissance d'émission. Un tel ensemble demande donc la réalisation de deux appareils, : un émetteur et un récepteur. Nous proposons en premier lieu dans

cet article la description et la réalisation du circuit émetteur.

## CAHIER DES CHARGES

L'appareil doit être compact, léger, de petites dimensions, de façon à pouvoir être déplacé facilement d'une prise secteur à une autre. De plus, il doit être de faible coût et élaboré à l'aide de composants courants afin d'être accessible de construction à la majo-

rité des lecteurs. Enfin, si possible, la commande se doit d'être impulsionnelle à l'aide d'un bouton poussoir fugitif de façon à rendre la mise en œuvre agréable.

Pour en terminer, ce qui ne gêne rien, identiquement à toutes les réalisations "clés en main" que vous propose LED, le boîtier doit faire l'objet de soins attentifs afin de présenter un appareil fonctionnel, attrayant à manipuler.

## SYNOPTIQUE DE PRINCIPE

Il est donné à la figure (1) et on voit qu'il y a quatre parties principales :

1. l'oscillateur haute fréquence pour lequel les composants ont été déterminés pour une fréquence de l'ordre de 100 kHz ;
2. un oscillateur basse fréquence qui code l'émission transmise par le circuit précédent et évite la majorité des perturbations et parasites divers véhiculés sur les lignes secteur. Nous avons opté pour une fréquence de l'ordre de 1 kHz, le montage est identique au précédent ;
3. le circuit d'alimentation qui est fort simple puisque nécessitant uniquement un transformateur BT à point milieu, deux diodes de redressement et un condensateur de filtrage ;
4. le circuit de sortie puissance attaqué par le signal 100 kHz codé 1 kHz et directement relié au réseau par l'intermédiaire de deux condensateurs d'isolement.

Il faut noter que lorsque l'émetteur est sous tension, les deux oscillateurs sont constamment alimentés mais que le circuit de sortie puissance ne délivre son signal HF sur les lignes secteur qu'à partir du moment où le poussoir fugitif M/A est appuyé.

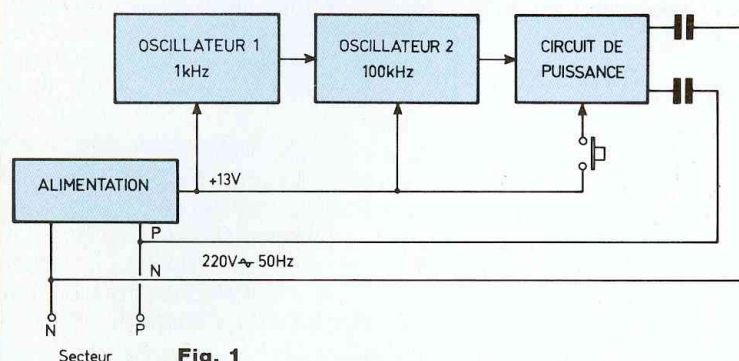
Comme nous le verrons par la suite, cette élaboration offre de nombreux avantages question consommation, échauffement et sécurité de fonctionnement.

## SCHEMA ELECTRIQUE

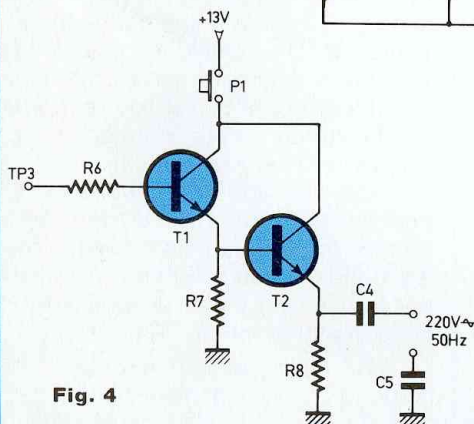
L'émetteur au complet est représenté à la figure (2). On retrouve sous forme de circuits électriques les différentes



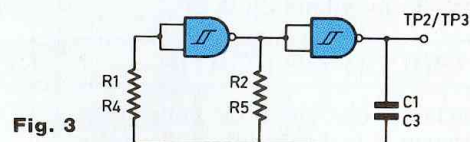
## PREPAREZ LE CAFE DE VOTRE LIT



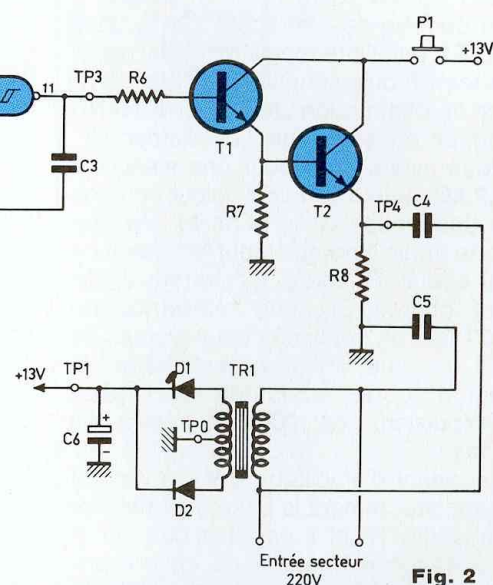
**Fig. 1**



**Fig. 4**



**Fig. 3**



**Fig. 2**

parties que nous venons d'analyser dans le synoptique de principe.

Comme le signal HF doit être codé par un signal BF eu égard à la sécurité de fonctionnement nécessaire pour un tel appareil relié directement au secteur, l'oscillateur n° 1 élaboré autour de deux NAND trigger de Schmitt délivre en sortie un signal carré de fréquence 1 000 Hz.

Ce signal commande alors l'oscillateur n° 2 de schéma identique au premier et dont la fréquence de sortie est de 100 kHz.

L'oscillateur 1 commandant l'oscillateur 2, il est clair que celui-ci délivre en fait en sortie un signal codé dont "l'enveloppe" correspond au signal basse fréquence et "l'intérieur" au signal haute fréquence qui est le signal utile de propagation sur toute l'installation électrique.

Il convient alors d'amplifier ce signal codé, ce qui s'effectue simplement à l'aide des deux transistors T1 et T2. L'alimentation étant de l'ordre de 12 V en charge, ces deux semi-conducteurs permettent une puissance de sortie non négligeable eu égard à leurs résistances respectives de charge sur l'émetteur.

Comme nous l'avons signalé par ailleurs, il est à remarquer que l'alimentation de ce circuit de sortie puissance ne se fait en fait qu'à partir du moment où l'on presse le bouton poussoir fugitif P1.

Enfin l'alimentation est tout à fait classique et simplifiée au maximum avec uniquement redressement et filtrage

## LES OSCILLATEURS 1 ET 2

## Les schémas de principe et le fonc-

tionnement sont identiques. Le circuit est représenté à la figure (3).

L'oscillateur basse fréquence est élaboré autour des deux premiers NAND trigger d'un 4093 et l'oscillateur haute fréquence autour des deux autres. Pour le premier, les composants R1, R2 et C1 ont été déterminés pour obtenir une fréquence de travail de 1 kHz soit un signal carré de période 1 ms.

Quant au second, les composants R4, R5 et C3 procurent une fréquence de sortie de 100 kHz soit des impulsions rectangulaires de période 10  $\mu$ s.

A part les fréquences différentes, la seule divergence de fonctionnement entre les deux oscillateurs réside dans le fait que l'oscillateur basse fréquence oscille librement et que la haute fréquence ne fonctionne que lorsque le premier envoie une impul-



# TELECOMMANDE SECTEUR

sion sur la broche de commande (borne 8). Il y a ainsi blocage de l'oscillation HF au rythme de la BF.

## LE CIRCUIT DE SORTIE

Le schéma électrique de cette partie se trouve à la figure (4). Nous avons employé des transistors de petite puissance type 2N 1711 livrés en boîtier métal TO 39 mais rien n'empêche d'utiliser des modèles équivalents (BFY 50, 2N 1893...).

La commande s'effectue sur la base de T1 par l'intermédiaire de la résistance R6 qui est nécessaire afin d'éviter la destruction de la porte NAND trigger en sortie de l'oscillateur HF. Nous avons opté pour une valeur de 2,2 k $\Omega$  ; une trop faible valeur entraîne la destruction de la porte et une trop forte affaiblit notablement la puissance du circuit de sortie. L'émetteur de T1 est chargé par une résistance de 100  $\Omega$  et on trouve donc aux bornes de R7, lorsque P1 est enclenché, un signal codé constitué de trains d'impulsions de 200  $\mu$ s toutes les 1 ms.

Ce signal d'amplitude 8 V commande alors directement la base du transistor de sortie T2 et il est clair que sur la résistance d'émetteur de ce composant, on obtient un signal identique dont la puissance est pratiquement double eu égard à la valeur de R8, soit 47  $\Omega$ .

Enfin, les deux condensateurs C4 et C5 de 0,1  $\mu$ F chacun permettent l'envoi du signal sur les fils secteur et procurent l'isolement nécessaire par rapport au réseau. Leurs tensions de service doivent donc être d'au moins 400 V.

## L'ALIMENTATION

Comme on le voit sur le schéma électrique de la figure (2), elle est très simple et ne fait appel qu'à une poignée de composants. Le transformateur TR1 doit avoir une puissance de 2 VA et délivrer 2 fois 9 volts en sortie. Après redressement double alternance, grâce aux deux diodes D1 et D2 et filtrage par le condensateur

électrochimique C6, on obtient aux bornes de celui-ci une valeur de  $9\sqrt{2}$ , soit à vide environ 13 V.

## LE POUSSOIR FUGITIF D'ARRET / MARCHÉ P1

Dans le cahier des charges au tout début de cet article, nous avons émis la volonté de pouvoir manœuvrer l'émetteur le plus agréablement possible, c'est-à-dire par l'emploi d'un petit bouton à commande fugitive.

En dehors de cet aspect fonctionnel des choses, il faut considérer deux points particuliers. En premier lieu, le récepteur, que nous décrivons ultérieurement, doit être pourvu d'un circuit ou organe de mémorisation afin de sauvegarder l'information "fugitive" émise par le poussoir de l'émetteur. En second lieu, lors de nos différents essais, nous avons remarqué que lorsqu'émetteur et récepteur sont branchés sur des prises secteur relativement rapprochées l'une de l'autre, si le poussoir P1 est remplacé par un interrupteur à bascule et celui-ci sur la position "marche", le boîtier de l'émetteur étant le premier connecté au réseau, si l'on vient ensuite brancher le récepteur, une fois sur deux les liaisons capacitives de chaque appareil se rebouclant les unes aux autres, le transistor de sortie T2 de l'émetteur est détruit.

Avec l'emploi du poussoir fugitif P1 ouvert au repos, aucun problème n'est à craindre lors des interconnexions réseau et des manipulations des appareils puisque, même si l'émetteur est relié au secteur le premier puis le récepteur ensuite, il est clair que grâce à P1 ouvert, la partie puissance émission est hors tension et aucune décharge ne peut venir endommager le transistor T2.

## FILM DU CIRCUIT IMPRIMÉ

Nous avons prévu de monter le circuit électronique dans un petit boîtier isolant en ABS de marque DIPTAL.

Nous le proposons à la figure (5). Il est simple à réaliser et on peut employer la méthode de son choix, encre, symbo-

les transferts ou adhésifs et naturellement la photo avec le film du circuit imprimé.

Tous les perçages sont à effectuer à 0,6 ou 0,8 mm et 1 mm pour les points tests.

Après gravure, il faut bien vérifier qu'il n'y a pas de micro-court-circuits entre les traces de cuivre. Bien se rappeler que le secteur est direct et présent en de nombreux points du circuit imprimé et que, pour la moindre erreur ou inattention, cela ne pardonne pas.

## MONTAGE, CABLAGE, RACCORDEMENT

Le schéma d'implantation des composants du circuit imprimé est donné à la figure (6). On commence par souder tous les picots tests, le support de circuit intégré et le bornier de raccordement secteur, cela permet de s'y retrouver plus facilement pour le câblage des autres composants. On poursuit par toutes les diodes, résistances, transistors puis on soude tous les condensateurs. Enfin, on termine par la mise en place du poussoir P1 et du transformateur TR1.

Le seul raccordement extérieur correspond au branchement d'un fil secteur sur le bornier deux plots prévu à cet effet.

## USINAGE ET PERÇAGE DU COFFRET

Les différents schémas de la figure (7) permettent l'usinage du boîtier. Tout d'abord on perce sur le couvercle un trou de  $\varnothing$  10,5 pour le passage du cabochon du bouton poussoir P1. Ce cabochon doit naturellement être en matière isolante à cause du danger potentiel qu'il peut y avoir à manipuler un organe métallique eu égard à l'alimentation secteur directe.

Ensuite il ne reste plus d'une part qu'à forer un trou de  $\varnothing$  5 à 6 mm pour le passage du câble secteur ce qui se fait sur l'un des côtés.

Lorsque l'appareil est terminé et le coffret fermé, l'utilisateur ne doit rencontrer ni toucher aucune partie



# PREPAREZ LE CAFE DE VOTRE LIT

métallique quelle qu'elle soit : c'est vital pour la sécurité.

## MISE SOUS TENSION, ESSAIS, GRAPHES DE FONCTIONNEMENT

On remplace momentanément le poussoir P1 par un petit interrupteur à bascule. Le coffret est ouvert et l'on met le montage sous tension réseau 220 V~, l'interrupteur est sur "off".

On vérifie alors :

1. Avec un contrôleur sur voltmètre continu que la tension au point test TP1 est de l'ordre de 12 à 13 V.

2. On connecte le point test TP2 à un oscilloscope et on vérifie que l'oscillateur basse fréquence délivre bien en sortie un signal carré d'amplitude 12 V et de période 1 ms. Les graphes de tous les signaux relevés sont donnés à la figure (8). Nous avons en fait pour ce signal un pseudo-carré puisque les deux demi-périodes sont respectivement de 400  $\mu$ s et 600  $\mu$ s. La fréquence de fonctionnement est donc de 1 000 Hz.

3. On connecte maintenant la sonde de l'oscilloscope sur le point test TP3. L'oscillateur haute fréquence fonctionnant seul doit libérer en sortie un signal pseudo-carré identique au précédent mais de fréquence 100 kHz. Le graphe permet de remarquer que l'amplitude avoisine aussi 12 V et que les deux demi-périodes égalent 4  $\mu$ s et 6  $\mu$ s.

Comme l'oscillateur n° 2 est commandé par le n° 1, il est clair en fait que l'on va relever sur l'écran de l'oscilloscope le graphe de sortie proposé à la figure (8) avec mention de osc. 1 connecté à 2. On voit alors qu'on a un train d'impulsions de 200  $\mu$ s toutes les 1 ms. Cette durée de 200  $\mu$ s ne correspond pas en fait à la durée "état haut" du signal pseudo-carré à la sortie BF-TP2 (400  $\mu$ s) du fait qu'entre cette sortie et l'entrée de commande de l'oscillateur HF, il y a introduction du circuit C2-R3 qui permet de ne prendre en compte l'information que pendant 200  $\mu$ s.

4. On branche alors l'oscilloscope sur

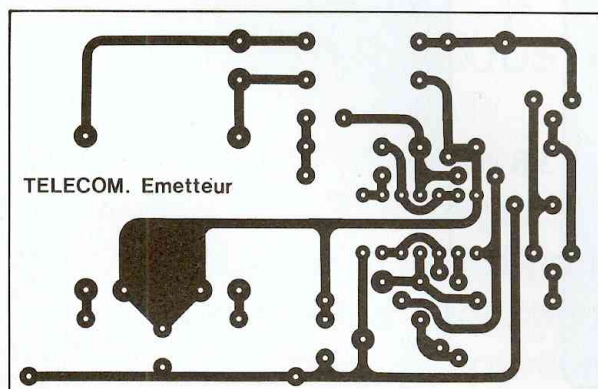


Fig. 5

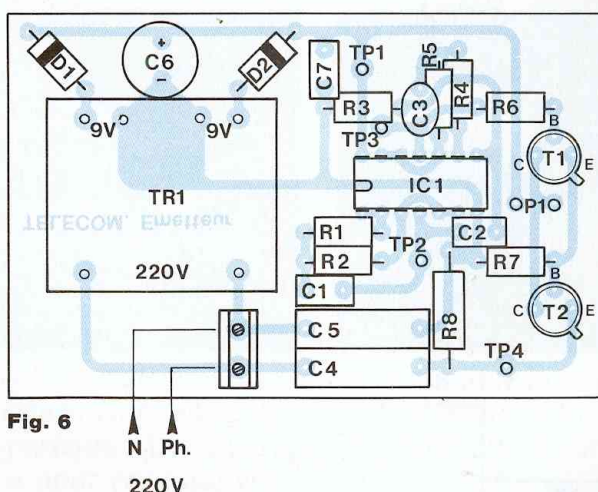


Fig. 6

## NOMENCLATURE DES COMPOSANTS

### • Semiconducteurs

IC1 - 4093  
T1, T2 - 2N 1711  
D1, D2 - 1N 4007

### • Condensateurs

C1 - 47 nF  
C2 - 10 nF  
C3 - 470 pF  
C4, C5 - 0,1  $\mu$ F/400 V  
C6 - 470  $\mu$ F/16 V  
C7 - 0,1  $\mu$ F/MKT

### • Résistances

R1 - 100 k $\Omega$  / 1/4 W  
R2 - 10 k $\Omega$  / 1/4 W

R3 - 33 k $\Omega$  / 1/4 W  
R4 - 100 k $\Omega$  / 1/4 W  
R5 - 6,8 k $\Omega$  / 1/4 W  
R6 - 2,2 k $\Omega$  / 1/4 W  
R7 - 100  $\Omega$  / 1/2 W  
R8 - 47  $\Omega$  / 1 W

### • Divers

TR1 - transformateur 220 V/2 x 9 V  
0,8 A  
1 coffret  
1 bornier C.I. 2 plots  
1 poussoir fugitif  
1 support DIL 14 broches  
1 cordon secteur



# TELECOMMANDE SECTEUR

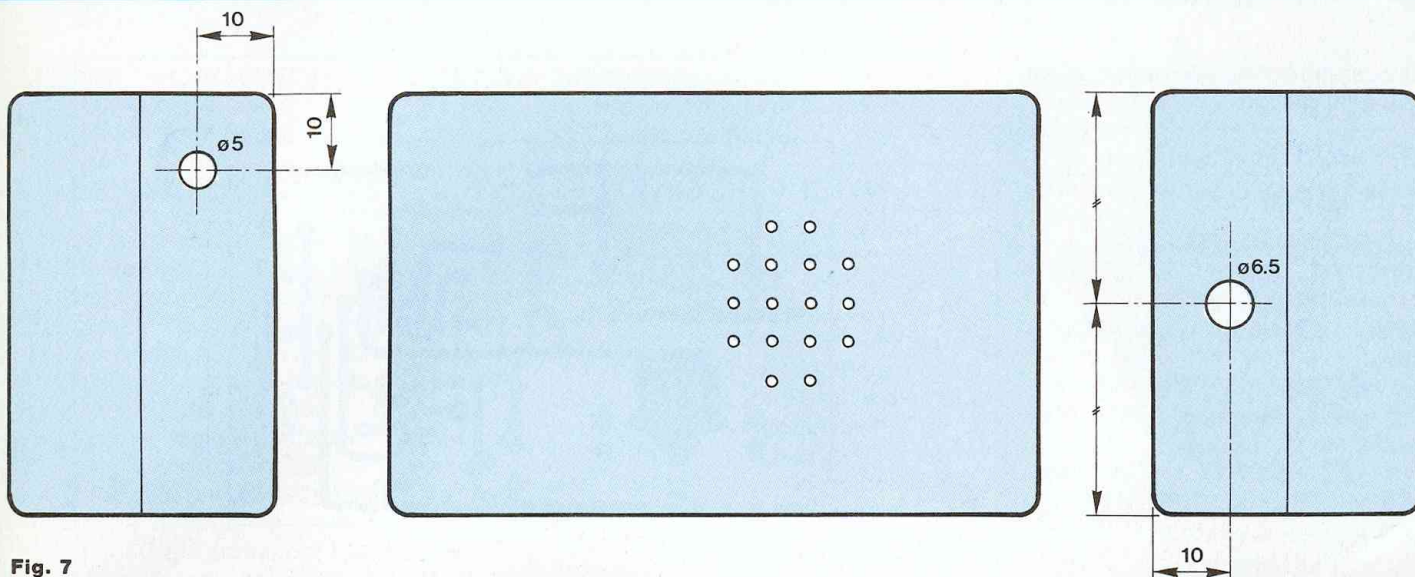
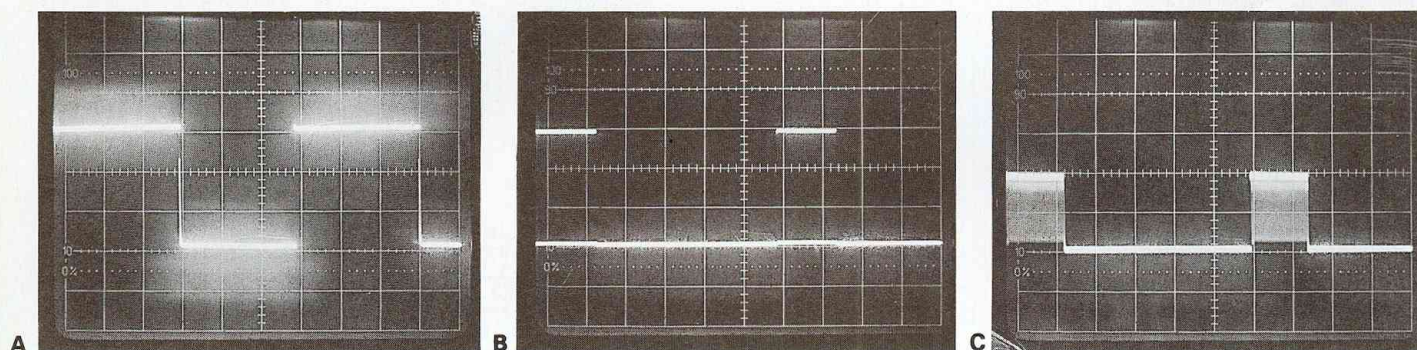


Fig. 7



A. Signal au point test PT2  
B. Signal au point test PT3  
C. Signal au point test PT4

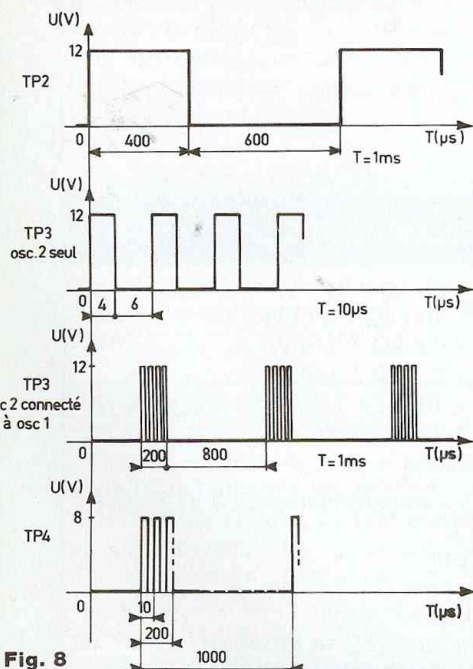


Fig. 8

le point test TP4 et on bascule l'interrupteur sur "ON". On doit alors observer un graphe identique à celui donné à la figure (8) pour ce point test. L'amplitude doit avoisiner les 8 à 9 V et le signal codé doit encore être composé d'un train d'oscillations HF de 100 kHz d'une durée de 200  $\mu$ s à la cadence d'1 ms.

Lorsque ces différents tests sont effectués et que tout est conforme, on remonte le poussoir P1 à la place de l'interrupteur et on referme le couvercle.

L'émetteur n'attend plus que son compagnon, le récepteur.

## CONCLUSION

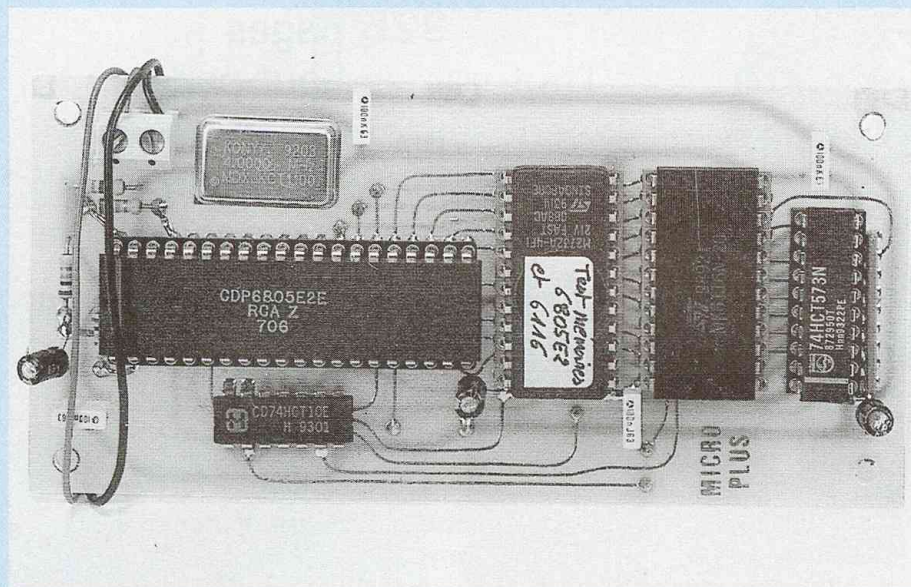
Avec ce premier article s'achève l'étude et la description du premier maillon de cette réalisation attrayante. Nous avons tout expliqué dans le détail et nos lecteurs ne devraient rencontrer aucun problème.

Jean-Pierre Lemoine

Dans notre prochain numéro, vous trouverez l'étude et la réalisation de la partie "récepteur" de cette télécommande secteur.



# CARTE DE DEVELOPPEMENT A 6805 E2



De nos jours, le microprocesseur est devenu un produit très courant. On le trouve partout : de la machine à laver (pour les plus perfectionnées) à l'intelligence artificielle en passant par la voiture, voire la moto. Il en existe de différentes sortes, des très rapides qui exécutent des instructions à une fréquence de 66 MHz, ou même 99 MHz, des versions 64, 32 et 16 bits. Pour la plupart, nous trouvons ces types de microprocesseurs dans nos PC.

**C**e que je vous propose ce mois-ci, c'est une carte de développement qui a bien moins de prétention que ce qui vient d'être dit, mais pour de petites applications, elle vous rendra de très grands services.

Cette carte est basée sur le microcontrôleur 6805E2. Elle est constituée de son horloge système de 4 MHz ; ce qui lui permet d'avoir un temps de cycle de 1,25  $\mu$ s, d'une mémoire morte pouvant contenir 4 ko de programme, de 2 ko de mémoire vive (RAM), de deux ports,

d'une entrée Timer et d'une broche d'interruption.

Grâce à cette petite carte, vous pourrez :

- mémoriser jusqu'à 2 048 données ;
- réaliser des liaisons entrées-sorties ;
- établir une liaison de type RS 232C ;
- gérer un ou plusieurs moteurs pas à pas ;
- faire un asservissement pour moteur continu ;
- etc.

Autrement dit, il y a beaucoup de

choses à faire avec une simple petite carte à microcontrôleur 6805E2.

Ce projet vous est fourni avec un programme assembleur qui teste la RAM du microcontrôleur et la RAM système (6116). A chaque erreur détectée, ce programme établit une liaison de type sériel au protocole RS 232C, 1 bit de start, 8 bits de données et 1 bit de stop sous une vitesse de 1 200 bauds. Vous pourrez reprendre la routine d'émission pour vos applications personnelles.

Les fidèles lecteurs du magazine Led auront remarqué la continuité avec le module (Motocom) voir n° 119, qui est un gestionnaire de deux moteurs pas à pas et de deux convertisseurs analogique/numérique par liaison série RS 232C. Le "plus" réside dans un stockage de données qui, pour certaines applications, est primordiale.

## DETAILS TECHNIQUES DE LA CARTE

Le 6805E2 est un microcontrôleur à bus multiplexé, c'est-à-dire qu'il envoie dans un premier temps l'adresse de poids faible (A0 à A7), celle-ci étant figée par le circuit IC3 (74HCT573) grâce au signal AS (Address Strobe). En suivant, il transmet ou réceptionne la donnée (D0 à D7). Dans la dernière phase, l'adresse complète (A0 à A11) est stable.

### LE DECODAGE D'ADRESSES

Ce décodage est fait à l'aide de deux portes NAND 3 entrées, la première porte décode l'EPROM 2732 de l'adresse \$1000 à \$1FFF tandis que la seconde porte s'occupe de la mémoire RAM et sa zone d'action a lieu de l'adresse \$0800 à l'adresse \$0FFF.

L'assemblage de ces deux portes forme un décodage à priorité. Cela signifie que le décodage de l'EPROM est prioritaire sur la RAM.

On l'observe bien en regardant la table de vérité de l'ensemble du décodage.



# VOUS RENDRA DE GRANDS SERVICES

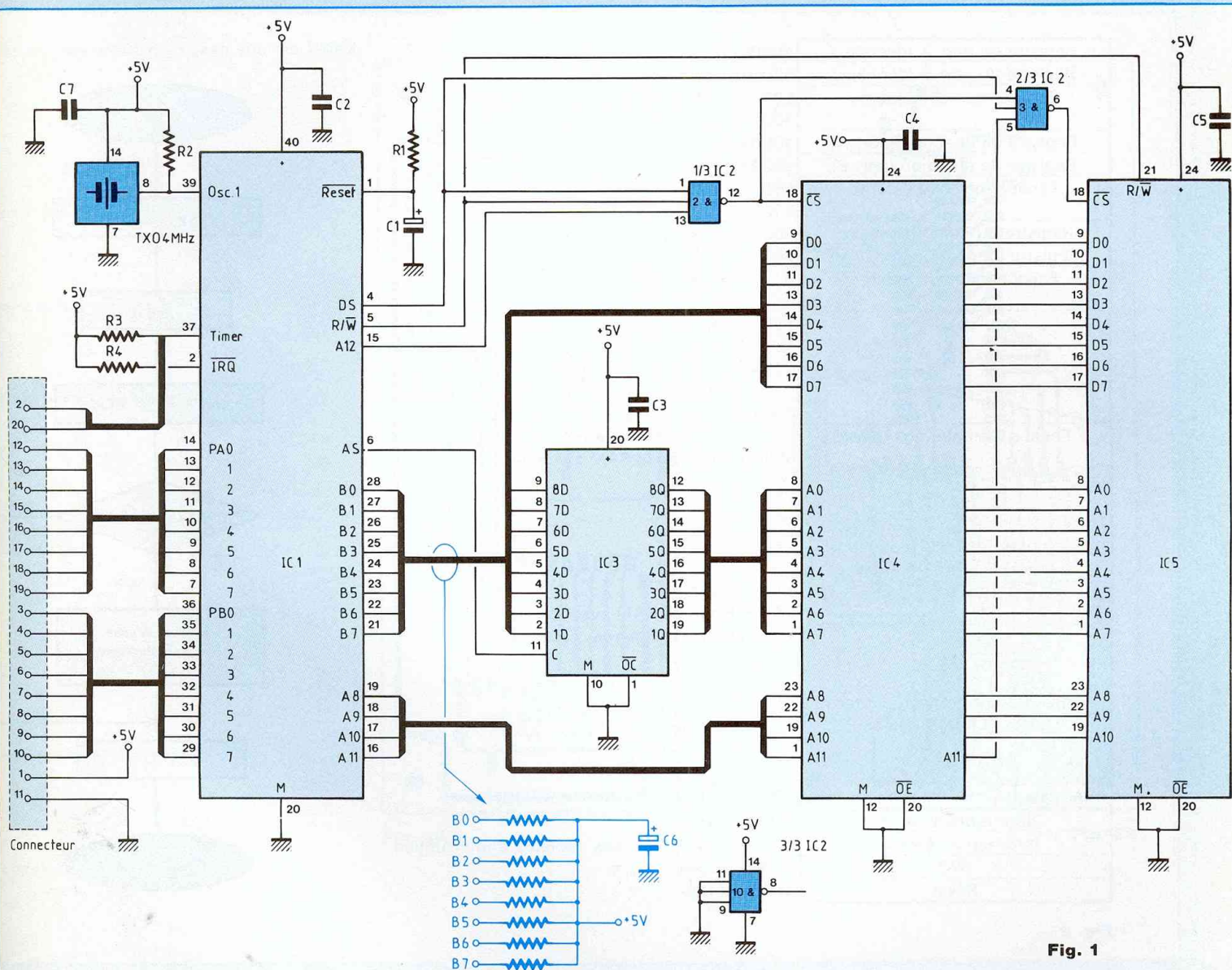
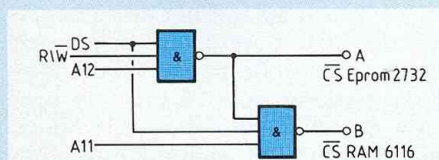


Fig. 1

## A partir du schéma :



On remarque tout de suite, lorsque DS=0, tous les  $\overline{CS}$  sont à 1 donc, pour notre table de vérité, nous considérerons que DS = 1.

| R/W | A12 | A11 | A | B |
|-----|-----|-----|---|---|
| 1   | 1   | X   | 0 | 1 |
| X   | 0   | 1   | 1 | 0 |
| X   | 0   | 0   | 1 | 1 |

X : état sans importance.

L'inconvénient d'un tel montage est que si l'on effectue une écriture en EPROM à la suite d'une mauvaise manipulation de mnémomique, on écrira en RAM avec l'adresse (A0 à

A10). Dans le cas d'une programmation normale, ce cas n'a pas lieu d'apparaître.

| R/W | A12 | A11 | A | B |
|-----|-----|-----|---|---|
| 0   | 1   | 1   | 1 | 0 |
| 0   | 1   | 0   | 1 | 1 |

Cas non autorisé.

Le fait d'écrire en RAM alors que l'on souhaitait sélectionner l'EPROM



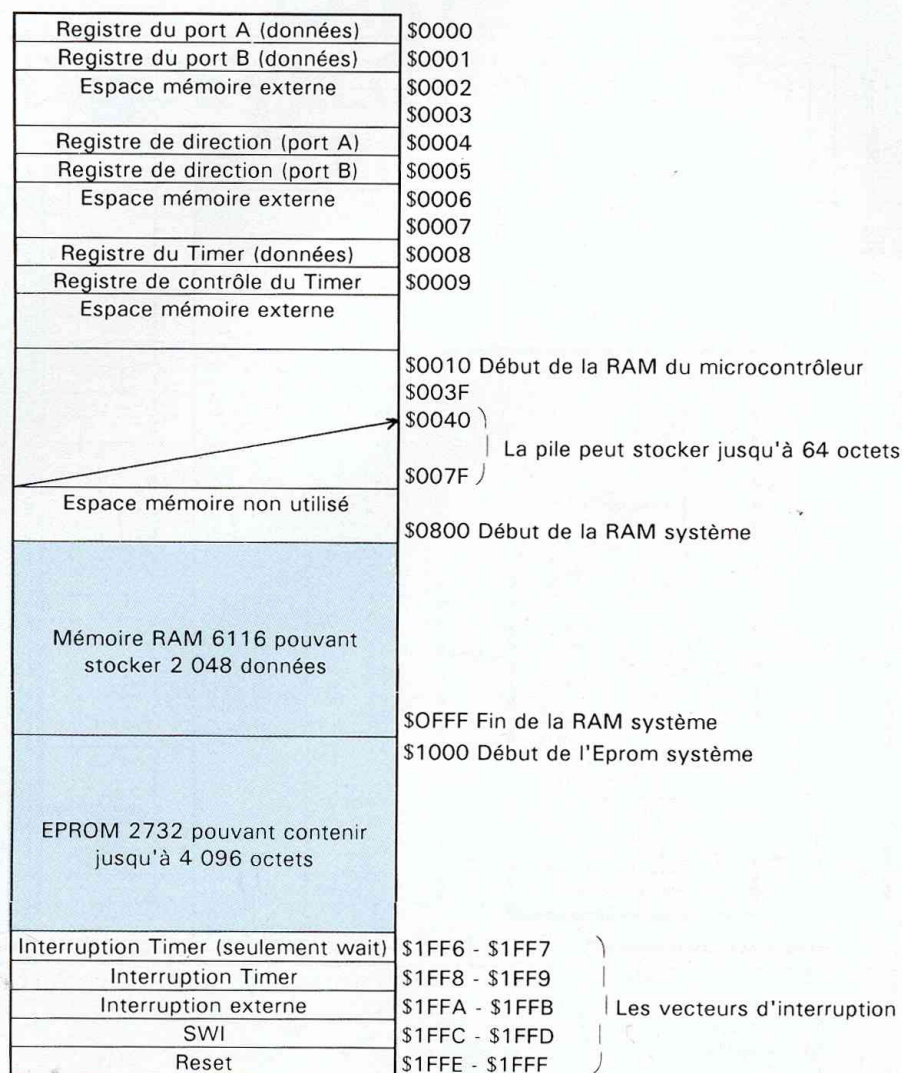
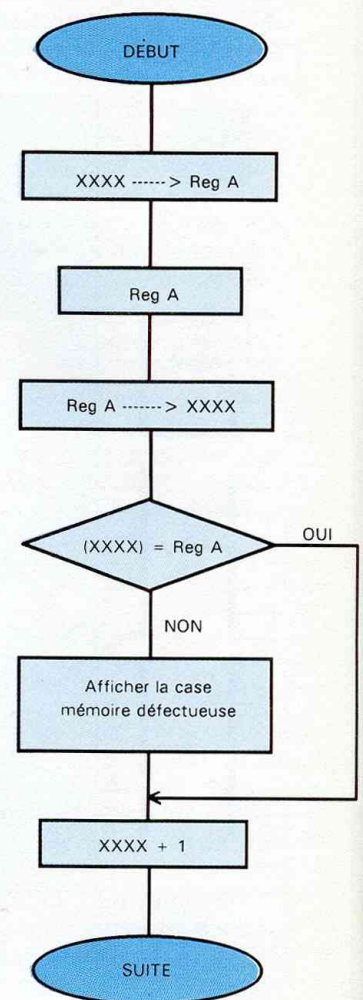


Fig. 2

XXXX est une case mémoire située en RAM



2732 n'engendre aucun conflit de bus. On modifie simplement une case mémoire de la 6116.

## ORGANISATION DE LA CARTE DE DEVELOPPEMENT

Voir la figure 1.

## SYNOPTIQUE DE PROGRAMME

Le programme assembleur qui vous

est proposé en figure 2 permet de tester la RAM du microcontrôleur (de l'adresse \$10 à l'adresse \$7F), vous remarquerez que la pile programme est elle aussi testée. La RAM système 6116 de 2 048 octets (de l'adresse \$800 à l'adresse \$FFF) est vérifiée de même. Si une case mémoire est défectueuse pour les deux cas, elle sera tout de suite détectée et affichée à l'écran de votre PC. Le test global ne dure que quelques secondes.

## QUELQUES EXPLICATIONS DE PROGRAMMATION

Le 6805E2 a un registre d'index (X) de 8 bits, ce qui permet de se déplacer de 256 octets. Au-delà c'est impossible. Pour pallier le manque d'instructions sur 16 bits, je procède à une modification des pages mémoires (RAM système) directement en RAM du microcontrôleur. C'est pour cette unique raison que je déplace le programme nommé RAM à l'adresse \$10 du microcontrôleur. Ainsi, le programme teste 8 pages



# VOUS RENDRA DE GRANDS SERVICES

6805E2 ou en RAM système.

Octet en Registre A

Complémenter le Registre A

Stocker le résultat en XXXX

Comparaison entre le  
registre A et l'octet  
placé en XXXX

On incrémente la case mémoire

Le faire jusqu'à la fin du test

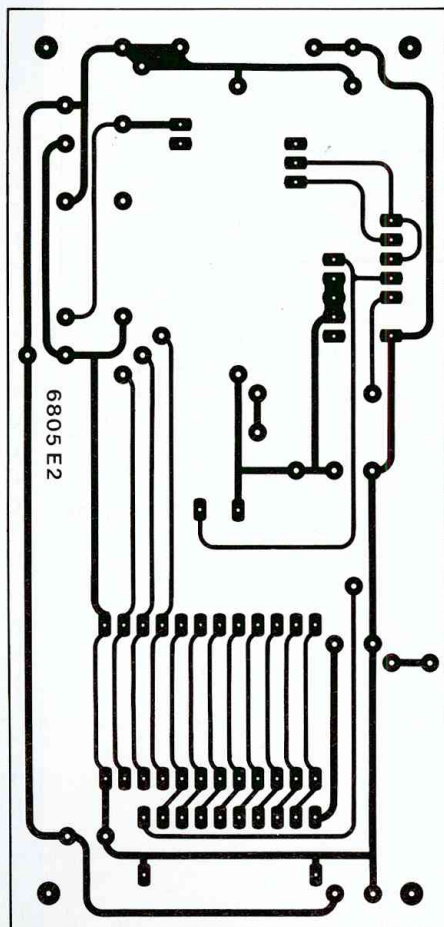


Fig. 3A

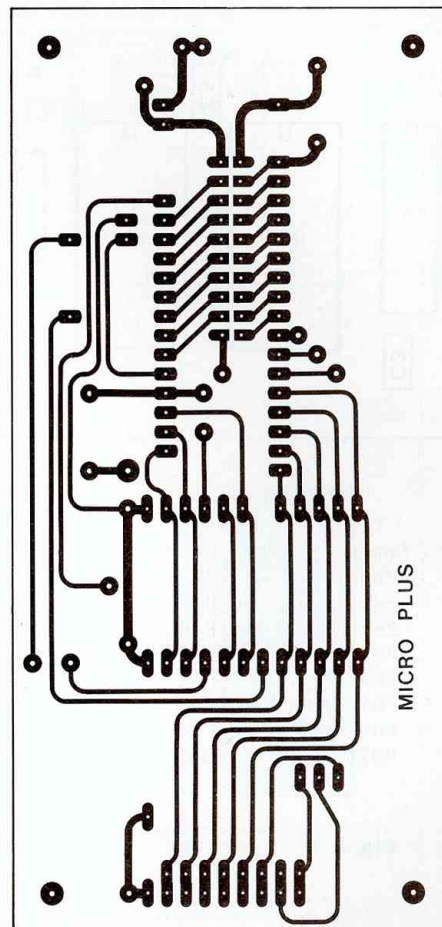


Fig. 3B

de 256 octets, ce qui donne 2 048 octets pour le circuit 6116.

**Les pages sont les suivantes :**

\$8, \$9, \$A, \$B, \$C, \$D, \$E, \$F.

## LE MONTAGE DE LA CARTE DE DEVELOPPEMENT

Circuit imprimé et plan de câblage sont proposés en figures 3A, 3B et 3C.

Pour éviter les difficultés que vous pourriez rencontrer lors du montage de la carte, je vous conseille de pro-

céder comme suit :

- Commencez par souder les straps verticaux. Ils sont représentés par un point sur le typon.

- Ensuite, soudez le support d'IC4 du côté cuivre mais aussi du côté composants.

- Faites de même avec les supports IC5, IC3 et mettez le réseau de résistances. Attention ! Le commun est représenté par un point sur le composant.

- Placez le connecteur 2 × 10 broches. Après l'avoir soudé, mettez le

support d'IC1 et, de même que pour les autres supports, soudez du côté cuivre puis du côté composants.

- Maintenant il est possible de mettre IC2 qui n'a pas de support et l'oscillateur TXO et vous complétez avec les 4 résistances, les 7 condensateurs et le bornier 2 points.

- Finissez en mettant les composants respectifs sur leurs supports.

## LE TEST DE LA CARTE

Le test de la carte de développement



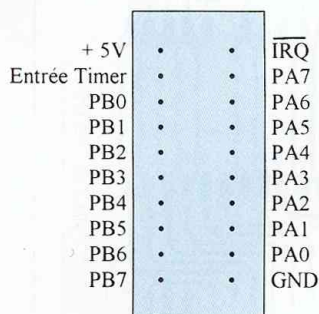
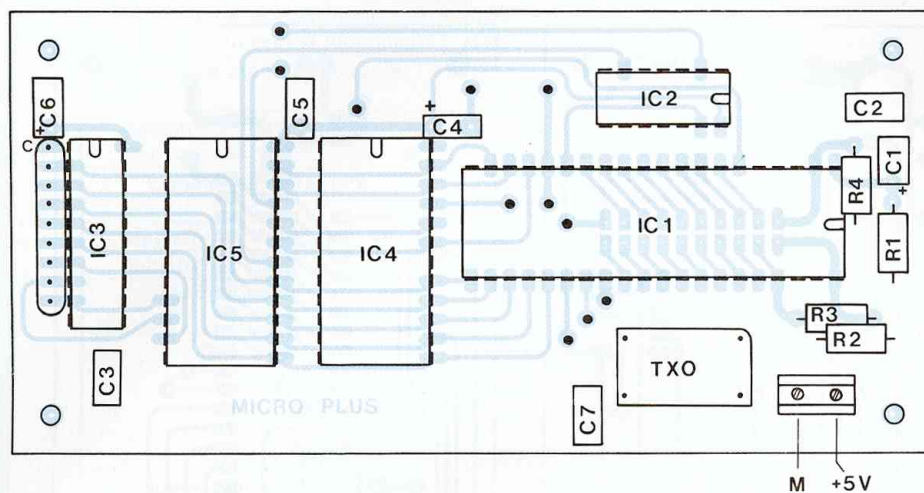


Fig. 4

Fig. 3C

### NOMENCLATURE DES COMPOSANTS

#### • Résistances $\pm 5\%$ - 1/4 W

R1 - 10 k $\Omega$ R2 - 3,3 k $\Omega$ R3 - 10 k $\Omega$ R4 - 10 k $\Omega$ 1 réseau de 8 résistances de 10 k $\Omega$  avec commun.

#### • Condensateurs

C1 - 1  $\mu$ F/25 V

C2 - 100 nF/63 V

C3 - 100 nF/63 V

C4 - 100 nF/63 V

C5 - 100 nF/63 V

C6 - 1  $\mu$ F/25 V

C7 - 100 nF/63 V

#### • Semiconducteurs

IC1 - 6805E2

IC2 - CD 74HCT10

IC3 - 74HCT573

IC4 - 2732A

IC5 - 6116 ou 5116

TXO de 4 MHz

#### • Divers

1 bornier 2 points

1 connecteur 2 x 10 broches mâle

1 support tulipe de 40 broches

2 supports tulipe de 24 broches

1 support tulipe de 20 broches

est réalisé par le programme soft qui est donné plus loin. En réalité, il y a très peu de manipulations à faire.

— Reliez PA0 sur le convertisseur RS 232C, il est donné dans Led n°119. Lancez le programme de communication de votre PC puis alimentez la carte de développement ; vous observerez sur l'écran les différentes actions que mène le programme assembleur.

— Après avoir procédé de la même façon mais sans la RAM 6116, vous verrez le défilement de toutes les adresses qui, vis-à-vis de la carte, sont considérées comme défectueuses, soit 2 048 adresses.

Vous pouvez dès maintenant faire vos propres programmes assembleur afin de concrétiser un projet qui ne pouvait se faire avec le 68705P3S car il est dépourvu d'une grande capacité mémoire RAM.

### LE CONNECTEUR

Il est dessiné en figure 4 avec une vue de dessus.

La broche PA0 du microcontrôleur est utilisée par le programme qui teste la carte. Elle sert à établir la liaison série. PA0 est donc le TxD et doit être relié au convertisseur RS 232C pour faire la liaison avec le PC.

### LE PROGRAMME ASSEMBLEUR

Le programme assembleur permet de tester la RAM du microcontrôleur 6805E2 et la RAM 6116.

Les cases mémoires défectueuses seront affichées à l'écran du PC via la liaison série.

Ce programme se nomme MICPL.ASM.

Ce même programme, après compilation, est au format Motorola (.S19).

Laurent Prévost



# VOUS RENDRA DE GRANDS SERVICES

## Programme de test mémoire 6116 et de la RAM du microcontrôleur Transmission en 1200 Bauds

```
TDR EQU $8      * Reg de données du Timer
TCR EQU $9      * Reg de contrôle du Timer

DDRA EQU $4      * Reg de direction du port A
PortA EQU $0      * Reg de données
TxD EQU $0      * Transmission série ( PA0 )

DDRB EQU $5      * Reg de direction du port B
PortB EQU $1      * Reg de données
RxD EQU $7      * Réception série ( PA7 )

Memo EQU $800    * Début de la Ram 6116
Page EQU $15     * Emplacement de la page en Ram 6805E2
Ref1 EQU $19     * Toutes les adresses qui font référence à la
Ref2 EQU $1C     * Page de la mémoire Ram 6116
Ref3 EQU $25
```

```
ORG $10          * Début de la Ram 6805E2

Sram RMB 48      * Sram est la routine du test mémoire 6116
* que l'on appellera dans le programme principal

SaveA RMB 1      * Sauvegarde des Regs A et X
SaveX RMB 1
Offset RMB 1      * Sauvegarde de l'Offset mémoire géré par X
```

```
ORG $1000        * Origine de l'Eeprom 2732
```

\* ----- Routine pour l'émission et la réception -----

\* TOSC = 1.25 us Time = 1.25 us \* 8 \* 80 soit Time = 0.8 ms

```
Baud BSET 5,TCR      * Arrêt du Timer
LDA #80             * Créneau de 0.8 ms
STA <TDR
LDA #01000011      * INT inactif, fosc/8
STA <TCR            * C'est partie
```

```
Test LDA <TCR        * On contrôle par soft
AND #01000000
BEQ >Test
BSET 5,TCR          * Arrêt Timer avant de sortir
RTS                 * Fin de la routine
```

\* ----- Transmission en 1200 Bauds -----

```
Emis STX <SaveX      * Conserver le pointeur
STA <SaveA           * Pour la transmission du caractère
BCLR TxD,PortA      * Le bit de start en premier
JSR >Baud

Poop LDX #8          * 8 bits à transmettre
LDA <SaveA
AND #00000001
STA <PortA           * Bit émis
JSR >Baud            * Rotation pour le bit suivant
ROR <SaveA
DECX
BNE >Poop           * Continuer jusqu'au dernier

BSET TxD,PortA      * Bit de stop
JSR >Baud
LDX <SaveX          * Restituer le pointeur
RTS                 * Fin de la routine
```

\* ----- Les textes transmettre au PC -----

```
TBonj FCC /Magasin LED : bonjour/
FCB $0D,$0A,0      * Saut de ligne et fin de chaîne

TScan FCC /Test mémoire 6116/
FCB $0D,$0A,0      * Saut de ligne et fin de chaîne

TBoot FCC /Test mémoire 6805E2/
FCB $0D,$0A,0      * Saut de ligne et fin de chaîne

TFscan FCC /Fin du test/
FCB $0D,$0A,0      * Saut de ligne et fin de chaîne

TEcran FCC /Les tests du mini système informatique sont terminés/
FCB $0D,$0A,0      * Saut de ligne et fin de chaîne
```

--- Les sous routines ---

```
Bjour CLRX          * On transmet le premier caractère
```

```
Pours LDA TBojn,X   * Lecture des caractères transmettre au PC
BEQ >Stop            * Tester la fin de chaîne
JSR >Emis            * On transmet

INCX
BRA >Pours           * Fin de la sous routine

Stop RTS
```

```
Scan CLRX           * On transmet le premier caractère
Pours1 LDA TScan,X  * Lecture des caractères transmettre au PC
BEQ >Stop1          * Tester la fin de chaîne
JSR >Emis           * On transmet

INCX
BRA >Pours1         * Fin de la sous routine

Stop1 RTS
```

```
Boot CLRX           * On transmet le premier caractère
```

```
Pours2 LDA TBoot,X  * Lecture des caractères transmettre au PC
BEQ >Stop2          * Tester la fin de chaîne
JSR >Emis           * On transmet

INCX
BRA >Pours2         * Fin de la sous routine

Stop2 RTS
```

```
Fscan CLRX          * On transmet le premier caractère
Pours3 LDA TFscan,X * Lecture des caractères transmettre au PC
BEQ >Stop3          * Tester la fin de chaîne
JSR >Emis           * On transmet

INCX
BRA >Pours3         * Fin de la sous routine

Stop3 RTS
```

```
Ecran CLRX          * On transmet le premier caractère
Pours4 LDA TEcran,X * Lecture des caractères à transmettre au PC
BEQ >Stop4          * Tester la fin de chaîne
JSR >Emis           * On transmet

INCX
BRA >Pours4         * Fin de la sous routine

Stop4 RTS
```

\* ----- Les caractères à transmettre en cas d'erreur mémoire -----

```
Caract FCB '0','1','2','3','4','5','6','7','8','9','A','B','C','D','E','F'
```

\* ----- Sous routine des transmissions des cases invalides -----

\* On convertit en ASCII les 2 octets qui forment Memo en (\$12 et le Reg X)

```
Error STX <Offset    * Conserver le pointeur dans Offset
* de sorte ce qu'il ne soit pas modifié par Emis
```

```
LDX <Page            * On commence par la page mémoire
LDA Caract,X          * Recherche du caractère ASCII
JSR >Emis             * On le transmet
```

```
ErrorX LDX <Offset    * Maintenant on s'occupe du poids fort
* ( Pointeur X )
```

```
LSRX
LSRX
LSRX
LDA Caract,X          * C'est fait, on peut faire la recherche
JSR >Emis             * On le transmet
```

```
LDA <Offset          * Autour du poids faible
AND #00001111
TAX                  * Car ANDX #00001111 n'existe pas
LDA Caract,X          * On peut faire la recherche du caractère
JSR >Emis
LDA #020             * Un espace après chaque case mémoire transmise
JSR >Emis
```

```
LDX <Offset          * Restituer le pointeur
RTS                 * Fin de la sous routine
```

\* ----- Routine du test de la Ram 6116, à transvider en Ram du 6805E2 -----

\* L'origine de ce sous programme est en réalité en \$10 ( Ram 6805E2 )

```
RAM JSR >Scan        * Message que l'on test la Ram 6116
Dram CLRX           * Début du premier octet à déplacer
Suit LDA Memo,X      * Memo sera modifier en cours de programme
COMA
STA Memo,X           * Après modification du registre, stockage
```



# CARTE DE DEVELOPPEMENT A 6805E2

|                                                                   |      |         |                                                              |      |      |           |                                                 |
|-------------------------------------------------------------------|------|---------|--------------------------------------------------------------|------|------|-----------|-------------------------------------------------|
| Ok                                                                | CMP  | Memo,X  | * Il faut faire la comparaison                               | Down | COMA | ,X        | * Remettre tout en place                        |
|                                                                   | BEQ  | >Ok     | * Si la mémoire est valide alors Ok                          |      | STA  |           |                                                 |
|                                                                   | JSR  | >Error  | * Sinon sous routine Error                                   |      | INCX |           |                                                 |
|                                                                   | COMA |         |                                                              |      | CPX  | #80       | * Fin de la Ram                                 |
|                                                                   | STA  | Memo,X  | * On remet tout en ordre                                     |      | BNE  | >Up       | * Si on n'est pas en fin de Ram alors continuer |
|                                                                   | INCX |         | * A la case suivante                                         |      | JSR  | >Fscan    | * Transmettre que c'est terminé                 |
|                                                                   | BNE  | >Suit   |                                                              |      | RTS  |           | * Fin du programme                              |
|                                                                   | INC  | <Page   | * On change de page                                          |      |      |           |                                                 |
|                                                                   | INC  | <Ref1   | * Si on incrémente Page, alors il faut tous                  |      |      |           |                                                 |
|                                                                   | INC  | <Ref2   | * incréments ce qui fait référence à Memo                    |      |      |           |                                                 |
|                                                                   | INC  | <Ref3   | * dans le programme situé en Ram 6805E2                      | *    |      |           | ----- LE PROGRAMME PRINCIPAL -----              |
|                                                                   | LDA  | <Page   |                                                              |      |      |           |                                                 |
|                                                                   | CMP  | #10     | * Si on passe en Eprom, alors sortir                         |      |      |           |                                                 |
|                                                                   | BNE  | >Dram   | * Sinon, c'est reparti pour un tour                          | PROG | SEI  |           | * Début du programme , aucune Interruption      |
|                                                                   | JSR  | >Fscan  | * Dire que c'est terminé                                     |      | LDA  | #01111111 | * RxT ..... TxD                                 |
|                                                                   | RTS  |         | * Fin de la routine test Ram 6116                            |      | STA  | <DDRA     | * Il n'y a que le PortA qui travaille           |
|                                                                   |      |         |                                                              |      | LDA  | #FF       | * Le port B en sortie                           |
|                                                                   |      |         |                                                              |      | STA  | <DDRB     |                                                 |
|                                                                   |      |         |                                                              |      | RSP  |           | * La pile en \$7F                               |
|                                                                   |      |         |                                                              |      | BSET | TxD,PortA | * On émet pas n'importe quoi ?                  |
| * ----- Routine pour déplacer un bloc mémoire en Ram 6805E2 ----- | CLRX |         | * Premier octet à déplacer                                   |      | CLI  |           | * Interruptions autorisées                      |
|                                                                   | LDA  | RAM,X   | * On se situe en Eprom                                       |      | JSR  | >Bjour    | * Le message de connection                      |
|                                                                   | STA  | Sram,X  | * Le déplacer en Ram 6805E2                                  |      | JSR  | >Mram     | * Test de la Ram du microcontrôlier             |
|                                                                   | INCX |         |                                                              |      | JSR  | >Bloc     | * Programme qui test la Ram 6116 en mouvement   |
|                                                                   | CPX  | #48     | * Soit à déplacer 48 octets                                  |      |      |           | dans la Ram du 6805E2                           |
|                                                                   | BNE  | >Cont   | * Si ce n'est pas le cas continuer                           |      | JSR  | >Sram     | * On appelle la routine en Ram                  |
|                                                                   | RTS  |         | * Fin de la routine                                          |      | JSR  | >Ecran    | * Afficher la fin des tests                     |
|                                                                   |      |         |                                                              |      | BRA  | >La       | * C'est tout pour aujourd'hui                   |
|                                                                   |      |         |                                                              |      |      |           |                                                 |
|                                                                   |      |         |                                                              |      |      |           |                                                 |
| * ---- Programme de test de la mémoire Ram du 6805E2 ----         | JSR  | >Boot   | * Afficher l'écran que c'est parti                           |      |      |           |                                                 |
|                                                                   | LDX  | #10     | * La Ram du 6805E2 commence en \$10                          |      |      |           |                                                 |
|                                                                   | LDA  | ,X      | * Il n'y a pas d'offset                                      |      |      |           |                                                 |
|                                                                   | COMA |         |                                                              |      |      |           |                                                 |
|                                                                   | STA  | ,X      | * Modification de la case mémoire                            | *    |      |           | *****                                           |
|                                                                   | CMP  | ,X      | * Faire la comparaison                                       | *    |      |           | LES VECTEURS D'INTERRUPTIONS                    |
|                                                                   | BEQ  | >Down   |                                                              | *    |      |           | *****                                           |
|                                                                   | STX  | <Offset |                                                              |      |      |           |                                                 |
|                                                                   |      |         |                                                              |      |      |           |                                                 |
|                                                                   |      |         |                                                              |      |      |           |                                                 |
| Mram                                                              | JSR  | >ErrorX | * Conserver le pointeur avant exécution de la routine ErrorX |      | ORG  | \$1FFE    | * AU RESET                                      |
|                                                                   | LDX  |         | * Si erreur, alors l'afficher ( Page 0 )                     |      | FDB  | PROG      |                                                 |
|                                                                   | LDA  |         |                                                              |      |      |           |                                                 |
|                                                                   | COMA |         |                                                              |      |      |           |                                                 |
|                                                                   | STA  |         |                                                              |      |      |           |                                                 |
|                                                                   | CMP  |         |                                                              |      |      |           |                                                 |
|                                                                   | BEQ  |         |                                                              |      |      |           |                                                 |
|                                                                   | STX  |         |                                                              |      |      |           |                                                 |
|                                                                   |      |         |                                                              |      |      |           |                                                 |
|                                                                   |      |         |                                                              |      |      |           |                                                 |
| Up                                                                | JSR  |         |                                                              |      |      |           |                                                 |
|                                                                   | LDX  |         |                                                              |      |      |           |                                                 |
|                                                                   | LDA  |         |                                                              |      |      |           |                                                 |
|                                                                   | COMA |         |                                                              |      |      |           |                                                 |
|                                                                   | STA  |         |                                                              |      |      |           |                                                 |
|                                                                   | CMP  |         |                                                              |      |      |           |                                                 |
|                                                                   | BEQ  |         |                                                              |      |      |           |                                                 |
|                                                                   | STX  |         |                                                              |      |      |           |                                                 |
|                                                                   |      |         |                                                              |      |      |           |                                                 |
|                                                                   |      |         |                                                              |      |      |           |                                                 |
| * -----                                                           | JSR  |         |                                                              |      |      |           |                                                 |
|                                                                   | LDX  |         |                                                              |      |      |           |                                                 |
|                                                                   | LDA  |         |                                                              |      |      |           |                                                 |
|                                                                   | COMA |         |                                                              |      |      |           |                                                 |
|                                                                   | STA  |         |                                                              |      |      |           |                                                 |
|                                                                   | CMP  |         |                                                              |      |      |           |                                                 |
|                                                                   | BEQ  |         |                                                              |      |      |           |                                                 |
|                                                                   | STX  |         |                                                              |      |      |           |                                                 |
|                                                                   |      |         |                                                              |      |      |           |                                                 |
|                                                                   |      |         |                                                              |      |      |           |                                                 |

## Le programme prend 425 octets en Eprom

```

S12310001A09A650B708A643B709B609A48027FA1A0981BF41B7401100CD1000AE08B64012
S1231020A401B700CD100036405A26F21000CD1000BE41814D61676173696E65204C454404
S1231040203A20626F6E6A6F75720D0A0054657374206D826D6F69726520363131360D0A2C
S12310600054657374206D826D6F697265203638303545320D0A0046696E20647520746511
S123108073740D0A004C6573207465737473206475206D696E6920737973748A6D65206939
S12310A06E666F726D61746971756520736F6E74207465726D696E82730D0A005FD6103469
S12310C02706CD10135C20F5815FD6104D2706CD10135C20F5815FD610612706CD10135C3D
S12310E020F5815FD610772706CD10135C20F5815FD610852706CD10135C20F5813031321F
S123110033343536373839414243444546BF42BE15D610FDCD1013BE4254545454D610FDE2
S1231120CD1013B642A40F97D610FDCD1013A620CD1013BE4281CD10C95FD6080043D7086A
S123114000D108002703CD110D43D708005C26EA3C153C193C1C3C25B615A11026DBCD1056
S1231160E3815FD61136E7105CA33026F681CD10D6AE10F643F7F12705BF42CD111743F7DA
S12311805CA38026EECD10E3819BA67FB704A6FFB7059C10009ACD10BCCD116ECD1162CD63
S10A11A00010CD10F020FE49
S1051FFE118943
S9030000FC

```

1 EDITIONS PERIODES  
1, boulevard Ney, 75018 Paris  
Tél. (16-1) 44.65.80.88 poste 7315

Vous avez réalisé des montages personnels que vous aimeriez publier dans notre revue, n'hésitez pas à nous joindre soit par téléphone, soit par courrier, afin d'obtenir les renseignements nécessaires pour une éventuelle collaboration à Led.