

saturé de tétrachlorure de silicium. Une réaction se produit entre la surface chauffée et la vapeur saturée, et la couche déposée épouse la distribution du réseau cristallin sous-jacent. La couche épitaxiale présente une forte résistivité ($\rho = 1 \Omega/\text{cm}$) sur une épaisseur de quelques microns.

On est alors en présence d'un matériau représentant :

a) Une couche épaisse de silicium fortement dopé N (faible résistivité).

b) Une couche mince de silicium faiblement dopé N (haute résistivité).

Il est possible, à partir de ce matériau de base, de constituer un transistor Mesa.

La résistance série totale du collecteur est faible, donc la tension de saturation est faible. Cependant, étant donnée la haute résistivité de la couche épitaxiale, la tension inverse collecteur-base sera élevée. La figure 10 ci-dessous montre la différence des caractéristiques $I_C = f(V_{CE})$ de deux transistors similaires : l'un Mesa, l'autre épitaxial.

Un autre avantage de cette technologie réside dans la réduction du temps de désaturation du transistor quand celui-ci est utilisé en commutation. Ce temps est lié à la quantité de porteurs minoritaires qui s'accumulent dans le collecteur. Dans le cas des transistors par épitaxie, cette accumulation est limitée à la fine couche épitaxiale. Enfin on constate par l'emploi de cette technologie une plus grande constance en gain de courant pour des valeurs élevées de celui-ci, en conséquence une fréquence de coupure plus constante sur une plus grande plage de courant collecteur.

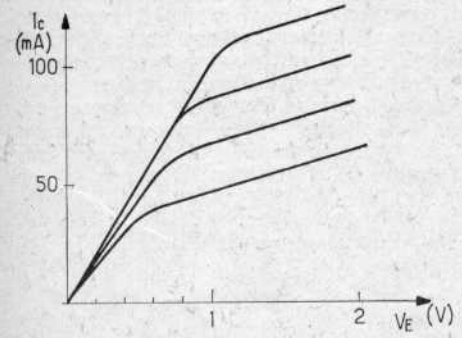
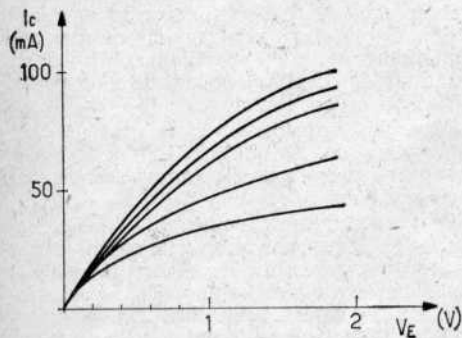


FIG. 10

Le procédé « planar ». — Dans les techniques décrites précédemment les transformations du milieu ambiant peuvent provoquer des changements des caractéristiques du transistor par altération des surfaces. Pour stabiliser celui-ci on est amené à prendre des précautions au moyen de produits introduits dans l'enveloppe qui protègent le cristal des réactions de son milieu ambiant. Ces méthodes de protection sont diverses et donnent de bons résultats.

La technique « planar », mise au point par la société Fairchild en 1960, présente l'originalité de la diffusion localisée des impuretés

et la protection des surfaces par une couche isolante. Cette protection « naturelle » des surfaces postule a priori une immunité totale contre les agents extérieurs et par conséquent une meilleure stabilité. Cette technique a surtout été utilisée pour les transistors du silicium. La figure ci-contre illustre les principales phases de réalisation d'un transistor « planar » NPN.

On part d'une plaquette de silicium de type N convenablement dopée (fig. 11).

1. Oxydation de la plaquette sur toute sa surface.

2. Ouverture d'une fenêtre dans la couche d'oxyde au moyen d'un procédé photographique.

3. Diffusion d'une impureté de type P pour former la base. A noter que l'impureté ne peut pas diffuser dans la couche d'oxyde.

4. L'oxygène ambiant ayant réoxydé sur la surface P, on est amené à percer une nouvelle fenêtre par le même procédé décrit plus loin.

5. Diffusion d'une impureté de type N dans la zone P et oxydation de la nouvelle couche N pendant l'opération. A ce moment les trois couches sont protégées par la couche d'oxydation de silicium.

6. Afin de prendre des contacts l'oxyde est localement enlevé sur les couches d'émetteur et de base.

7. Une couche métallique est déposée et alliée dans les gorges d'émetteur et de base.

8. Prise de contact, émetteur, base, collecteur.

Le transistor « planar » tire son nom de ce que les jonctions émetteur et base se situent dans un même plan.

Cette description sommaire des opérations ne donne qu'une faible idée des prouesses de la technologie mise en œuvre. Disons que la méthode « planar » permet de prédéterminer avec une grande précision les surfaces des jonctions et leur forme. Elle a permis notamment de réaliser des transistors présentant un très bon gain aux bas niveaux de courants, une excellente tenue en endurance et en fiabilité des caractéristiques. Enfin elle se prête fort bien, en dépit des apparences, à une production industrielle. Car il est possible de diffuser sur une plaquette de silicium d'un diamètre d'un centimètre environ, plus de mille transistors « planar », lesquels seront séparés par découpage de la plaquette.

La technique « planar » est le plus souvent, de nos jours, associée à l'épitaxie pour la réalisation de diodes et de transistors.

Pour terminer avec le procédé « planar », signalons la méthode de triple diffusion qui permet la réalisation de transistors au silicium pour des applications de puissance et présentant des tensions élevées de rupture.

Ainsi, nous avons passé en revue les procédés les plus classiques pour la réalisation des transistors. Ces procédés complètent et constituent la base des réalisations actuelles. Pendant longtemps le domaine de la puissance et de la haute fréquence a été l'apanage des tubes électroniques ; aujourd'hui on trouve des dispositifs capables de fournir plusieurs watts à 200 ou 300 MHz, et plusieurs dizaines de watts à une centaine de MHz.

Pour finir, il convient de signaler les études et réalisations suivantes, qui constituent des éléments essentiels dans le développement et l'évolution des semi-conducteurs.

LES COMPOSES III-V

Ce sont des matériaux semi-conducteurs constitués à partir d'éléments appartenant aux groupes III et V de la classification périodique.

Ces matériaux devraient présenter des caractéristiques supérieures à celles du Germanium et du Silicium.

L'étude de l'arsénium de Gallium (Ga As) montre que ce composé peut travailler à des températures plus élevées et qu'il présente des propriétés intéressantes en haute fréquence.

Des diodes au Ga As ont déjà été réalisées.

LA DIODE TUNNEL

Bien que n'ayant pas tenu toutes les promesses qu'elle avait laissé présager, la diode tunnel est utilisée comme oscillateur ou comme amplificateur en V.H.F. et dans les circuits de commutation ultra-rapide.

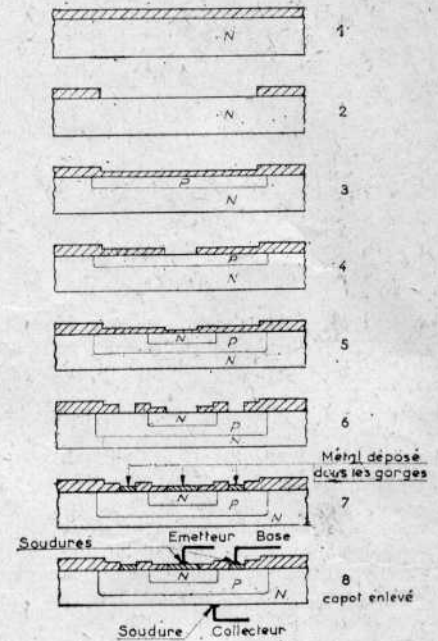


FIG. 11

LES CIRCUITS INTÉGRÉS

Ces derniers représentent une nouvelle étape dans le développement de l'électronique. Ils constituent non plus un composant mais une fonction de circuit. Ainsi, une fonction logique NON-ET est constituée de plusieurs diodes, résistances et un transistor par exemple. Tous ces éléments sont intégrés quand ils forment un tout indissociable, par exemple en diffusant sur un même substrat de silicium les diodes, les résistances et le transistor.

Développés depuis 1960 aux U.S.A., principalement pour les besoins de la N.A.S.A. et des militaires, les circuits intégrés, de par leur constitution, offrent des avantages indiscutables sur les composants classiques. En effet, il est facile d'imaginer qu'ils sont moins encombrants, moins lourds et d'une plus grande fiabilité puisque les interconnexions ont été réalisées en même temps que les constituants.

LES TRANSISTORS A EFFET DE CHAMP

Bien que derniers venus sur le marché des semi-conducteurs, les dispositifs à effet de champ semblent ouvrir de nouvelles voies dans les domaines d'application des semi-conducteurs.

Les transistors MOS et FET présentent, en effet, des caractéristiques d'entrée similaires à celles des tubes électroniques, ce qui doit permettre une conception simplifiée et améliorée de circuits transistorisés.