

département
instrumentation générale

ENERTEC

**Fréquencemètre
programmable**

2741

MANUEL DE MAINTENANCE

ENERTEC

830104

TABLE DES MATIERESMANUEL DE MAINTENANCEPLANCHES

P1	Vues avant et arrière
P2	Vue de dessus
P3	Circuit Z1
P4	Circuit Z2
P5	Circuit Z3

PAGES5. - DESCRIPTION DES CIRCUITS

56	5.1 .- Généralités
	5.1.1 .- Principe de la mesure hyperfréquence
57	5.1.2 .- Organisation générale de l'appareil
58	5.2 .- Gestion générale - Microprocesseur
	5.2.1 .- Microprocesseur
59	5.2.2 .- Amplificateurs tampons et décodage d'adresses
60	5.2.3 .- Circuits interfaces périphériques
	5.3 .- Comptage
	5.3.1 .- Base de temps
61	5.3.2 .- Générateur de séquence
62	5.3.3 .- Compteurs
63	5.3.4 .- Circuits divers
	5.4 .- Pilote synthétiseur - Amplificateur de puissance
	5.4.1 .- Fréquence pilote
	5.4.2 .- Synthétiseurs de fréquence
64	5.4.3 .- Amplificateur de puissance du signal OL
65	5.5 .- Commandes de comptage et commandes diverses
	5.5.1 .- Basculeur et porte de comptage en modes "hyper" ou "BF/HF"
	5.5.2 .- Commande du comptage par le générateur de séquence
	5.5.3 .- Comptage en mode "Burst"
66	5.5.4 .- Choix du seuil de l'amplificateur d'enveloppe externe
67	5.5.5 .- Commande d'aiguillage : voie HF ou voie BF
	5.6 .- Circuit de burst
	5.6.1 .- Générateur de retard Δt
	5.6.2 .- Générateur de porte T_o

PAGES

68	5.7 .- Oscillateur local
	5.7.1 .- Oscillateur principal
	5.7.2 .- Oscillateur secondaire
	5.7.3 .- Commutateur VCO principal - VCO secondaire
	5.8 .- Echantillonneur
69	5.9 .- Amplificateur FI
70	5.10.- Affichage et commandes panneau avant
	5.11.- Voie BF/HF
71	5.12.- Option programme
72	5.13.- Option CEI
	5.14.- Alimentation

6. - MAINTENANCE

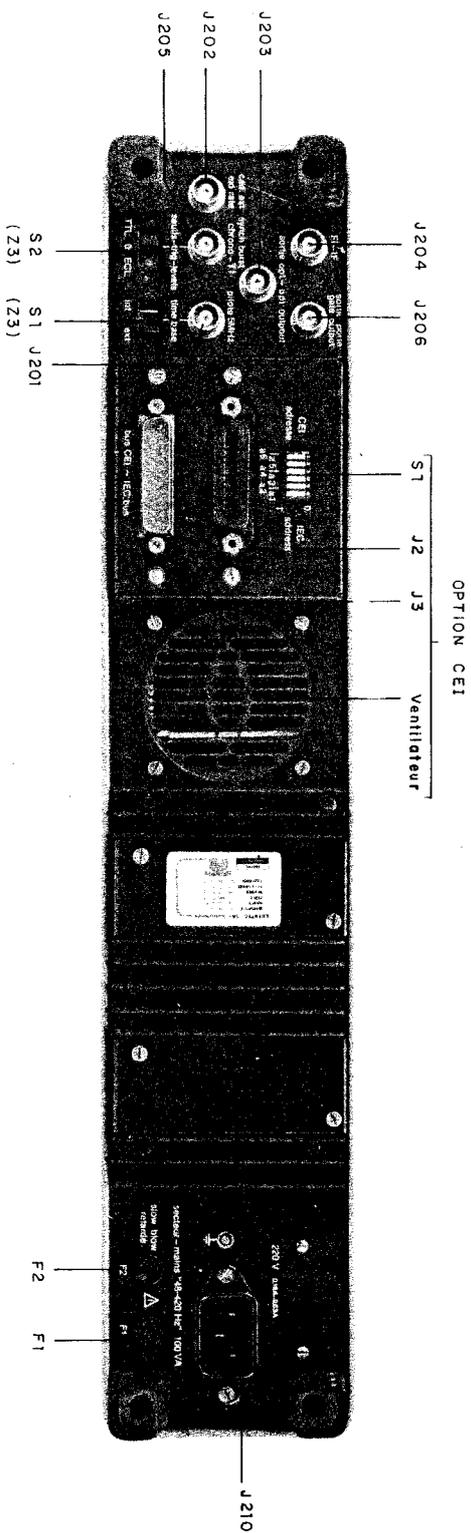
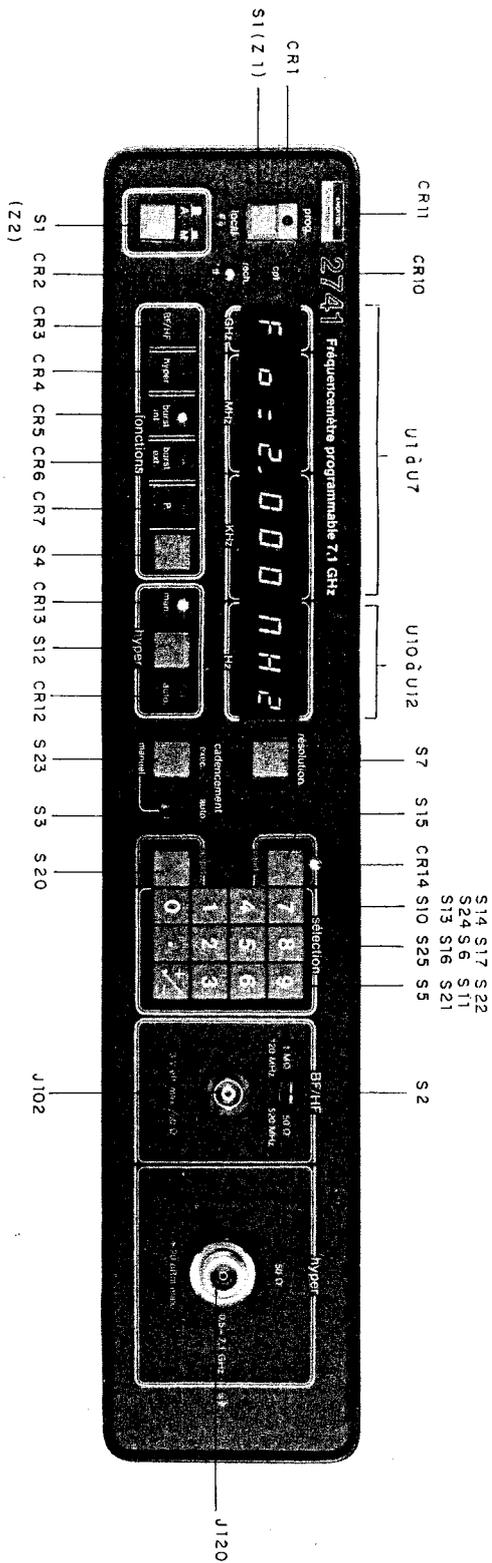
74	6.1 .- Entretien du panneau avant
	6.2 .- Accès aux organes internes
	6.2.1 .- Démontage des capots
	6.2.2 .- Démontage des circuits
75	6.2.3 .- Remplacement des transistors de puissance du panneau arrière
	6.3 .- Dépannage
	6.3.1 .- Matériel nécessaire pour le dépannage et le réglage
	6.3.2 .- Anomalie d'affichage à la mise sous tension
77	6.3.3 .- Affichage "Test 1"
	6.3.4 .- Affichage "Test 2"
	6.3.5 .- Affichage "Test 3"
78	6.3.6 .- Affichage "Test 4"
	6.3.7 .- Affichage "Test 5 et Test 6"
	6.3.8 .- Affichage "Test 7"
79	6.3.9 .- Affichage "Test 8"
	6.3.10.- Affichage "Test 9 et Test 10"
	6.3.11.- Affichage "Test 11 et Test 12"
80	6.3.12.- Affichage "Test 13 et Test 14"
	6.3.13.- Affichage "Test 15, Test 16, Test 17, Test 18, Test 19, Test 20"
81	6.3.14.- Affichage "Test 21"
	6.4 .- Réglage de la voie BF/HF

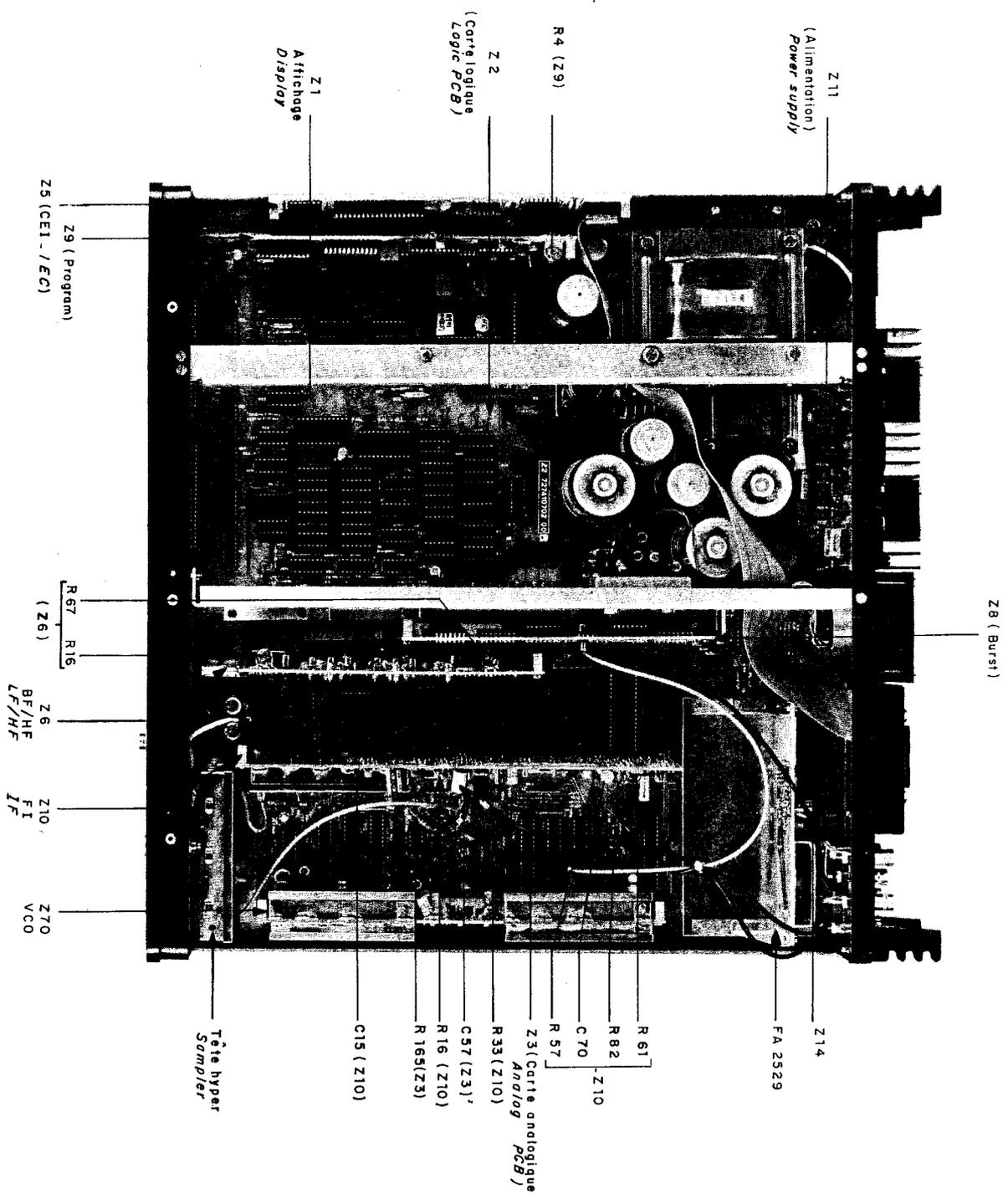
FIG.7. - SCHEMAS

- | | |
|----|---|
| 1 | Synoptique |
| 2 | Microprocesseur |
| 3 | Comptage |
| 4 | Pilote - Synthétiseur - Ampli de puissance |
| 5 | Commande de comptage |
| 6 | Burst (+ circuit Z8) |
| 7 | Oscillateur principal et secondaire (+ circuit Z70) |
| 8 | Amplificateur FI (+ circuit Z10) |
| 9 | Affichage |
| 10 | Voie BF/HF (+ circuit Z6) |
| 11 | Carte programme (+ circuit Z9) |
| 12 | Carte CEI (+ circuit Z5) |
| 13 | Interconnexion CEI (+ circuit Z14) |
| 14 | Alimentation (+ circuit Z11) |

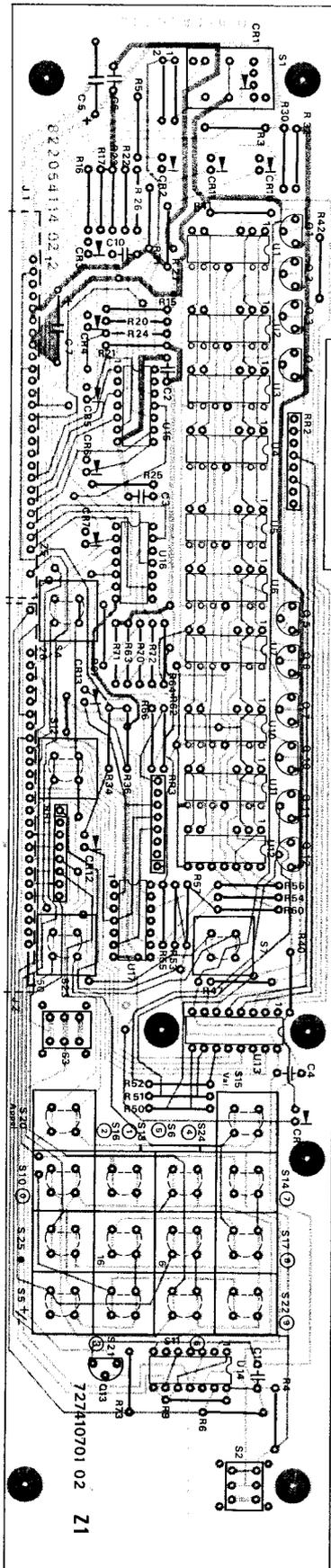
8. - NOMENCLATURE9. - ANNEXE

- Pilote FA 2527
- Pilote FA 2528
- Pilote FA 2529

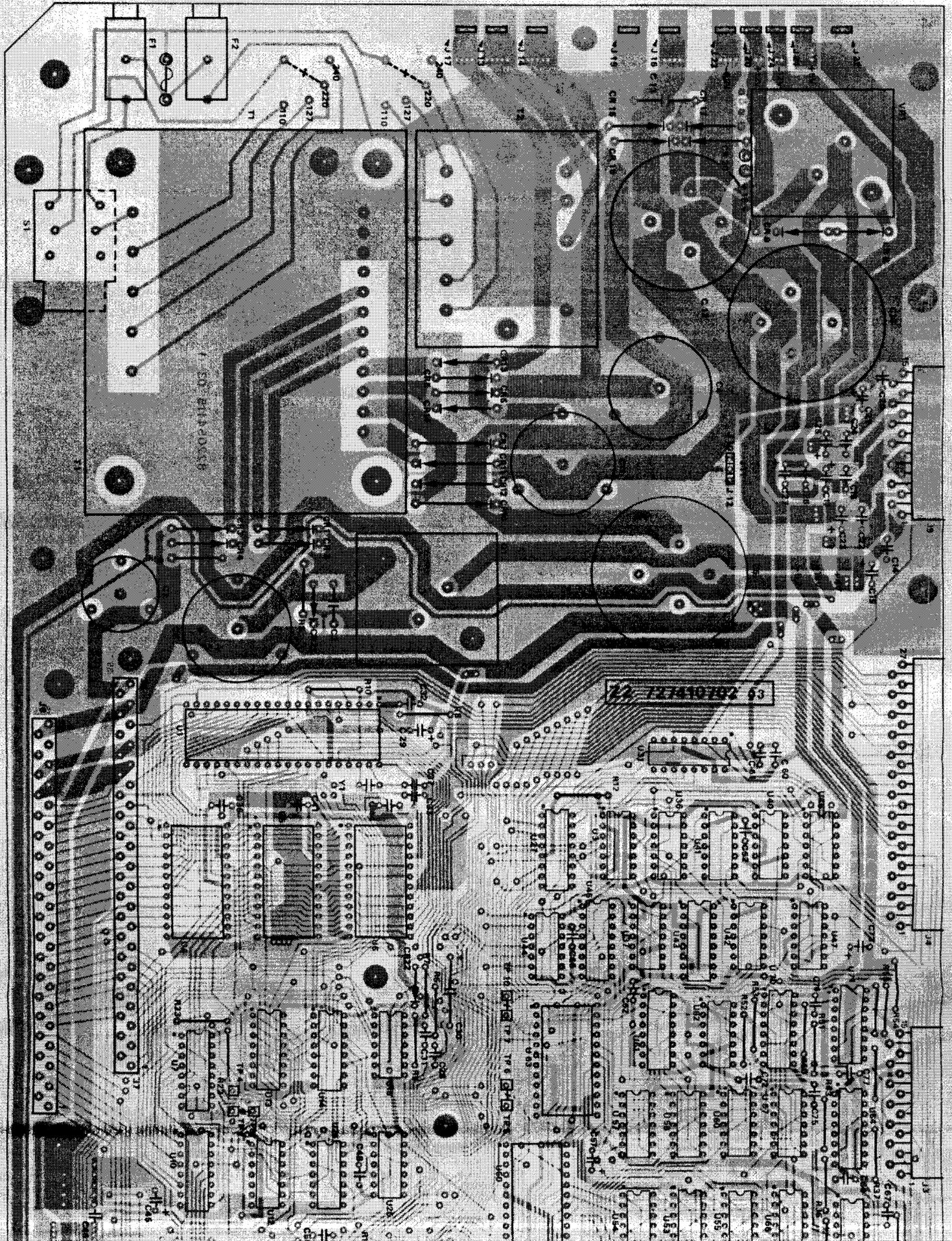


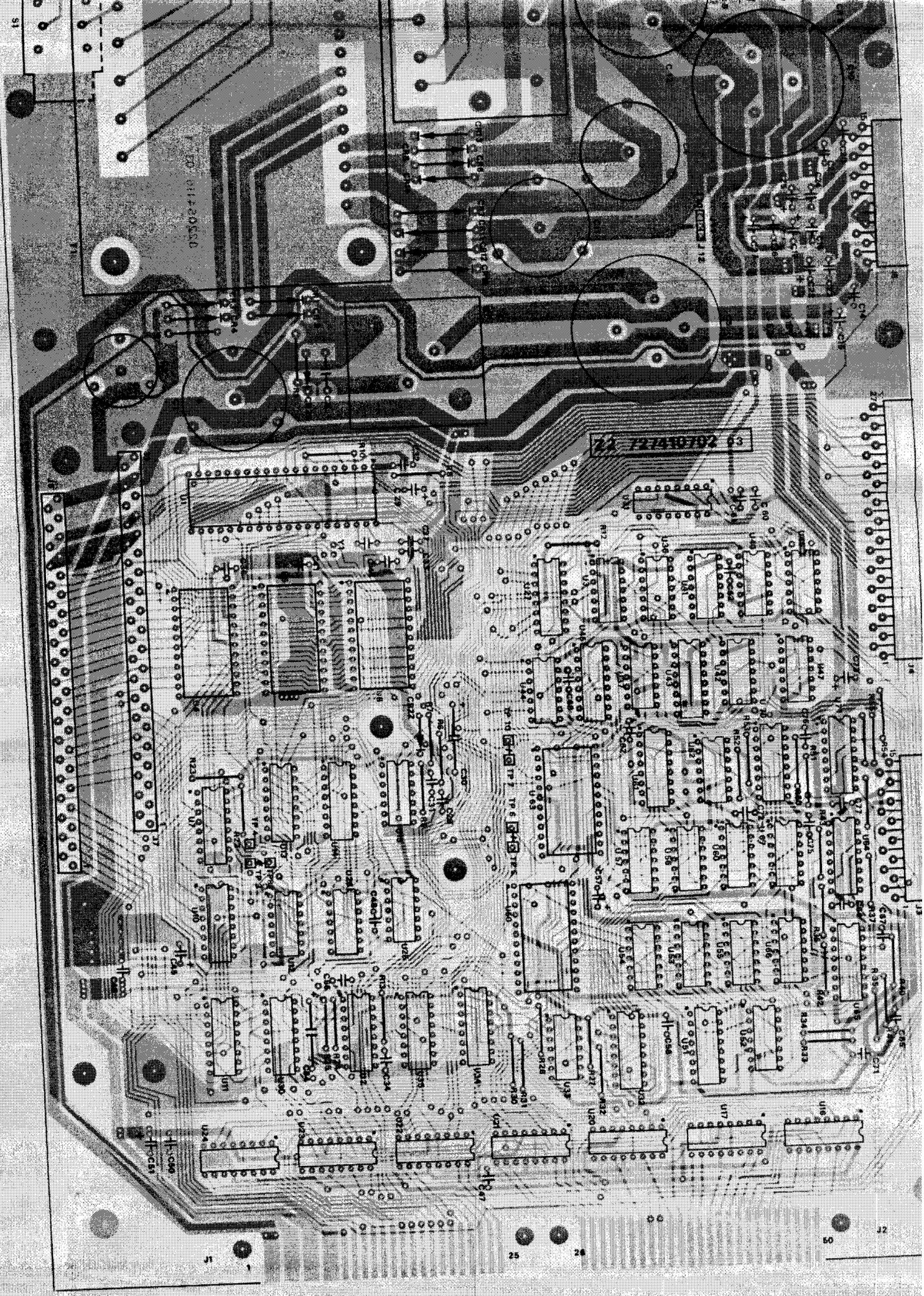


23.12.86
 R. Allen



CIRCUIT Z2





15

03302-110 02 1

217

72 122410702 63

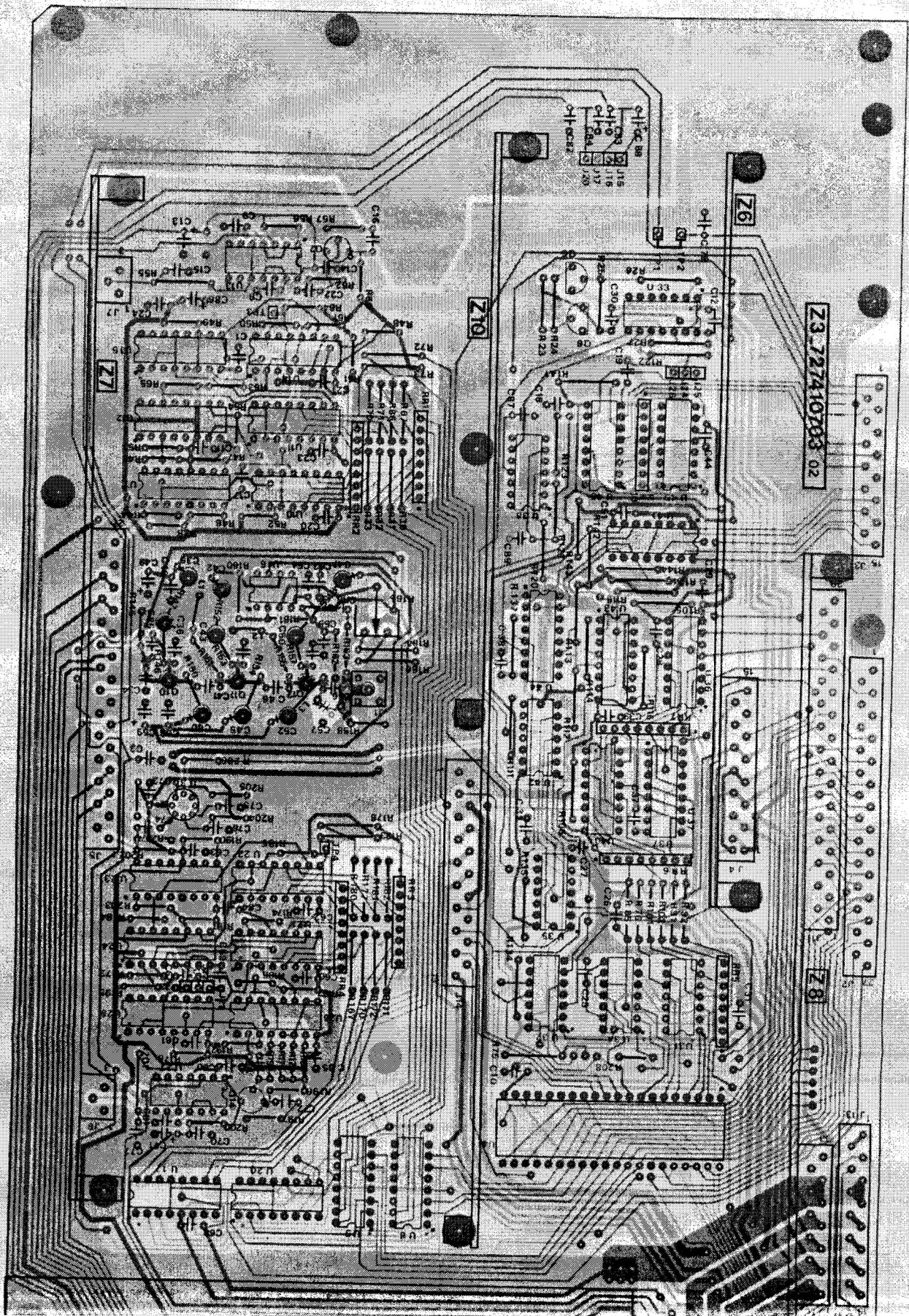
21

25

26

50

22



Z3 727410703 02

Z6

Z10

Z7

Z8

U15
U16
U17
U18
U19

U20
U21
U22
U23
U24
U25
U26
U27
U28
U29
U30
U31
U32
U33
U34
U35
U36
U37
U38
U39
U40
U41
U42
U43
U44
U45
U46
U47
U48
U49
U50
U51
U52
U53
U54
U55
U56
U57
U58
U59
U60
U61
U62
U63
U64
U65
U66
U67
U68
U69
U70
U71
U72
U73
U74
U75
U76
U77
U78
U79
U80
U81
U82
U83
U84
U85
U86
U87
U88
U89
U90
U91
U92
U93
U94
U95
U96
U97
U98
U99
U100

R1
R2
R3
R4
R5
R6
R7
R8
R9
R10
R11
R12
R13
R14
R15
R16
R17
R18
R19
R20
R21
R22
R23
R24
R25
R26
R27
R28
R29
R30
R31
R32
R33
R34
R35
R36
R37
R38
R39
R40
R41
R42
R43
R44
R45
R46
R47
R48
R49
R50
R51
R52
R53
R54
R55
R56
R57
R58
R59
R60
R61
R62
R63
R64
R65
R66
R67
R68
R69
R70
R71
R72
R73
R74
R75
R76
R77
R78
R79
R80
R81
R82
R83
R84
R85
R86
R87
R88
R89
R90
R91
R92
R93
R94
R95
R96
R97
R98
R99
R100

C1
C2
C3
C4
C5
C6
C7
C8
C9
C10
C11
C12
C13
C14
C15
C16
C17
C18
C19
C20
C21
C22
C23
C24
C25
C26
C27
C28
C29
C30
C31
C32
C33
C34
C35
C36
C37
C38
C39
C40
C41
C42
C43
C44
C45
C46
C47
C48
C49
C50
C51
C52
C53
C54
C55
C56
C57
C58
C59
C60
C61
C62
C63
C64
C65
C66
C67
C68
C69
C70
C71
C72
C73
C74
C75
C76
C77
C78
C79
C80
C81
C82
C83
C84
C85
C86
C87
C88
C89
C90
C91
C92
C93
C94
C95
C96
C97
C98
C99
C100

Q1
Q2
Q3
Q4
Q5
Q6
Q7
Q8
Q9
Q10
Q11
Q12
Q13
Q14
Q15
Q16
Q17
Q18
Q19
Q20
Q21
Q22
Q23
Q24
Q25
Q26
Q27
Q28
Q29
Q30
Q31
Q32
Q33
Q34
Q35
Q36
Q37
Q38
Q39
Q40
Q41
Q42
Q43
Q44
Q45
Q46
Q47
Q48
Q49
Q50
Q51
Q52
Q53
Q54
Q55
Q56
Q57
Q58
Q59
Q60
Q61
Q62
Q63
Q64
Q65
Q66
Q67
Q68
Q69
Q70
Q71
Q72
Q73
Q74
Q75
Q76
Q77
Q78
Q79
Q80
Q81
Q82
Q83
Q84
Q85
Q86
Q87
Q88
Q89
Q90
Q91
Q92
Q93
Q94
Q95
Q96
Q97
Q98
Q99
Q100

U1
U2
U3
U4
U5
U6
U7
U8
U9
U10
U11
U12
U13
U14

5. - DESCRIPTION DES CIRCUITS

5.1. - GENERALITES

5.1.1. - Principe de la mesure hyperfréquence

Le principe est basé sur la théorie de l'échantillonnage, et en particulier l'application du théorème de Shannon à la transposition fréquentielle d'un signal périodique dans le cas où la fréquence d'échantillonnage (OL) est plus faible que la fréquence du signal d'entrée (RF) :

$$RF = K. OL \pm FI$$

La détermination de RF, qui est automatique, comportera donc les différentes phases suivantes :

- a) Recherche de la fréquence d'oscillateur local (OL) ; celle-ci fournie par un synthétiseur principal peut varier de 250 à 300 MHz afin d'obtenir une FI située dans une bande réduite (30 à 80 MHz).
- b) Détermination du rang d'harmonique K : pour cela on utilise un synthétiseur secondaire, décalé de ΔF par rapport au premier, permettant d'obtenir deux FI.

$$\text{De la double relation : } \begin{cases} RF = K. OL_p \pm FI_1 \\ RF = K. OL_s \pm FI_2 \end{cases}$$

$$\text{on déduit : } K = \frac{FI_1 - FI_2}{\Delta F}$$

→ le signe de FI est déterminé par les positions respectives de FI_1 et FI_2 :

$$\begin{array}{l} FI_1 > FI_2 \rightarrow + FI \\ FI_1 < FI_2 \rightarrow - FI \end{array}$$

- c) Mesure de la fréquence intermédiaire FI et calcul de RF :

$$RF = K. OL \pm FI$$

5.1.2. - Organisation générale de l'appareil (synoptique fig. 1)

Le synoptique indique les principaux organes de l'appareil et donne à l'utilisateur une vue d'ensemble de son fonctionnement. La description détaillée sera abordée lors de l'examen de chaque schéma.

Le procédé utilisé pour mesurer la fréquence peut différer selon le type de signal : signal en onde entretenue, ou signal en trains d'impulsions.

Signal en onde entretenue (CW)

Une base de temps, pilotée par un oscillateur 10 MHz rigoureusement stable, délivre, par l'intermédiaire d'un basculeur synchronisé sur le signal incident, un créneau de comptage dont la durée dépend de la résolution choisie.

Pendant ce créneau un aiguillage logique transmet le signal à mesurer à une chaîne de comptage.

En fonction BF le signal incident (10 Hz - 120 MHz) est directement appliqué à la chaîne de comptage A. En fonction HF (100 MHz - 520 MHz) la fréquence est préalablement divisée par 4. En fonction HYPER la fréquence appliquée aux compteurs est issue d'un amplificateur FI. C'est une fréquence intermédiaire, résultant de l'échantillonnage du signal incident RF (500 MHz - 7,1 GHz) par une harmonique (K.OL) de l'oscillateur local. Cette conversion s'effectue dans un boîtier : la tête d'échantillonnage.

L'oscillateur local (VCO) utilise un synthétiseur programmé (par le microprocesseur) qui, pendant une phase exploratoire, va fournir un signal variant de 250 à 300 MHz, par pas successifs de 500 kHz. Cette exploration prendra fin lorsque sera détectée la présence d'un signal FI, répondant à certaines conditions de fréquence et de niveau. Le synthétiseur s'immobilise alors sur la fréquence correspondante (OL) et la mesure s'effectue.

Les deux synthétiseurs associés à leur VCO ont les fonctions suivantes : un VCO principal destiné à obtenir la fréquence FI 1 qui, appliquée à la chaîne de comptage A, sera prise en compte pour l'affichage, et un VCO secondaire décalé en permanence de 1 MHz par rapport au principal et permettant d'obtenir une fréquence FI 2. Ce dernier fonctionne (simultanément avec le principal) pendant une séquence d'environ 300 ms, pour permettre au microprocesseur de mesurer l'écart de fréquence FI 1 - FI 2 et d'en déduire le facteur K affectant l'oscillateur local ainsi que le signe (+ ou -) de FI (voir le principe de mesure au paragraphe 5.1.1.).

La commutation VCOP- compteur A/VCOs- compteur B est commandée par un générateur de séquence synchronisé sur l'horloge du microprocesseur.

- 58 -

Signal en trains d'impulsions (burst)

Le comptage est déclenché à l'intérieur de chaque salve par une porte dont on commande d'une part le retard d'ouverture (Δt) par rapport au début de la salve, et d'autre part la durée d'ouverture (T_0).

L'appareil fonctionne alors en fréquencesmètre réciproque, les deux chaînes de comptage étant utilisées simultanément : l'une compte les signaux incidents, pendant que l'autre compte une fréquence pilote jusqu'à obtention de la résolution souhaitée, remplissant ainsi la fonction "base de temps".

Gestion et commande

La gestion de la mesure et les calculs nécessaires sont assurés par un microprocesseur qui utilise un programme situé dans des mémoires PROM. Il centralise et ordonnance séquentiellement les diverses activités de l'appareil grâce à un décodage d'adresse.

Des amplificateurs tampons (Buffers d'entrée et de sortie) évitent de trop charger le bus de données par l'ensemble des périphériques. Ceux-ci servent d'interface pour permettre au microprocesseur de commander les différentes fonctions de l'appareil :

- Lecture du clavier et des diverses touches du panneau avant
- Programmation des voyants de fonction
- Multiplexage des afficheurs et programmation de leur contenu
- Programmation des synthétiseurs et VCO principal et secondaire
- Programmation des diverses commandes et fonctions internes
- En Burst : commande de retard et de largeur de porte
- Programmation de la base de temps
- Multiplexage des compteurs et lecture de leur contenu.

5.2. - GESTION GENERALE - MICROPROCESSEUR (Z2 - Fig. 2)5.2.1. - Microprocesseur

- Les diverses opérations de mesures sont gérées par le circuit U1 (microprocesseur 6802) qui utilise le programme contenu dans les circuits U4, U5 et U6 qui sont des mémoires PROM à 2 K octets.

- L'horloge de U1 est élaborée à partir du quartz Y1 (4 MHz) connecté en 38 et 39. Le microprocesseur, qui divise intérieurement par 4 cette fréquence, assure donc le déroulement de son programme à un rythme de 1 MHz (sortie 37).
- Les signaux $\overline{\text{NMI}}$ (entrée 6) soumettent le programme en cours à des interruptions cycliques pendant lesquelles le microprocesseur se consacre à la gestion séquentielle de l'affichage. Ces NMI sont fournies par la bascule U3a (sortie 5 à l'état 0) commandée par le monostable U2. Dès la fin du programme NMI (à chaque transfert de nombre dans les afficheurs) une impulsion négative est appliquée en 12 de U2 et en 4 de U3a : l'entrée $\overline{\text{NMI}}$ passe à l'état 1 et le microprocesseur effectue son programme normal.
Au bout de 1 ms le monostable U2 retombe et sa sortie $\overline{\text{Q}}$ fait basculer U3a à 0, imposant à nouveau une interruption NMI.
- Les signaux $\overline{\text{IRQ}}$ (entrée 4 de U1) sont également des signaux d'interruptions utilisés pour la remise à zéro externe, pour certains ordres CEI, et en option Programme pour les cycles d'effacement et de mémorisation de l'EAROM.
- A la mise sous tension de l'appareil, le signal $\overline{\text{RESET}}$ (entrée 40) fourni par U15/10 permet d'initialiser le microprocesseur avec un certain retard (dû à C30) pour laisser aux alimentations le temps de se stabiliser.
- Le microprocesseur fournit en outre un signal de validation d'adressage (VMA, sortie 5) ainsi qu'un signal R/W (sortie 34) indiquant le type d'opération effectuée sur le Bus de données (état 1 : lecture, état 0 : écriture).

5.2.2. - Amplificateurs tampons et décodage d'adresses

- Les circuits U7, U10 et U11 sont des amplificateurs tampons permettant de ne pas trop charger le bus de données par tous les périphériques. Pour chacun des 8 fils de données (D0 à D7) l'amplification est faite d'une part dans le sens "lecture", et d'autre part dans le sens "écriture".
- Les circuits U13 et U14 sont des décodeurs d'adresses permettant au microprocesseur d'adresser les mémoires PROM ainsi que les divers circuits périphériques.

5.2.3. - Circuits interfaces périphériques

Les circuits ci-après, commandés par l'intermédiaire des décodeurs d'adresses U13 et U14, servent d'interface de lecture ou d'écriture entre le microprocesseur et les différents organes de l'appareil.

- U16 : Lecture du clavier (choix des lignes)
- U17 : Multiplexage de l'affichage
- U20 : Programmation des voyants "Man", "Auto", "Valid" et "Rech."
- U21-U22 : Programmation du contenu des afficheurs (segments et point décimal)
- U23-U24 : Programmation des voyants de fonction : "BF/HF", "hyper", "Burst int.", "Burst ext.", et du voyant "CPT" - Choix de la colonne du clavier (colonne 1 ou 2)
- U35 : Programmation de commandes internes :
 - . armement du monostable NMI
 - . lancement de la séquence préalable (RAZ PS)
 - . commutation VCO principal ou secondaire (cde switch)
 - . horloge d'avancement pour la lecture multiplexée des 5 décades contenues dans U50 et U63 (SC)
 - . réinitialisation de la base de temps (RM)
 - . remise à zéro générale des compteurs (Z0)
- U34 : Lecture du contenu des compteurs et commande de cadencement
- U27 : Programmation de la base de temps (2^0 , 2^1 , 2^2)
- U30 : Multiplexage de lecture des compteurs

5.3. - COMPTAGE (Z2 - fig. 3)

5.3.1. - Base de temps

Le circuit U31 est un compteur-diviseur programmable (par le microprocesseur) sur ses entrées 12, 13 et 14. Il reçoit en 3 une fréquence référence de 1 MHz. Selon la résolution choisie, le rapport de division (et par conséquent la durée du créneau fourni sur la sortie 1) sera de 10^1 à 10^6 .

Le créneau est envoyé au basculeur (Z3, fig. 5) par l'intermédiaire des portes U46/3 et U46/8.

Noter qu'en fonction HF la fréquence du signal, avant de parvenir à la porte de comptage, a été divisée par 4 (voir carte Z6, fig. 10) pour être compatible avec la fréquence max. des compteurs. Il faut donc un créneau de comptage 4 fois plus long pour que le nombre compté traduise la fréquence réelle. Pour cela, en HF, la fréquence du créneau issu de la base de temps est divisée par 4 dans les bascules U47a et b avant d'être appliquée au basculeur.

5. 3. 2. - Générateur de séquence

En fonction hyper, la phase de comptage du signal FI (commandée comme en BF/HF par la base de temps, le basculeur et la porte de comptage) est précédée d'une phase destinée à déterminer le rang d'harmonique K de l'oscillateur local.

Elle consiste à compter successivement le signal FI 1 obtenu à partir de l'oscillateur principal (VCOP), et le signal FI 2 obtenu à partir de l'oscillateur secondaire (VCOS), les durées de comptage A et B étant rigoureusement égales et connues. Le microprocesseur en déduit alors le facteur K.

Pour éviter toute erreur due à la modulation de fréquence, on ouvre alternativement les portes des compteurs A et B de manière à échantillonner le signal tout le long du spectre de fréquence possible.

Le générateur de cette séquence est constitué par un double registre à décalage U41-U42 rebouclé en retour par les portes U36/8 et U36/11. Les registres reçoivent sur leur entrée horloge (8) un signal 100 kHz obtenu en divisant par 10 (dans U40) la référence 1 MHz.

Le début de séquence est commandé par un signal arrivant en 3 de la bascule U37a. La fin de séquence est commandée par le compteur programmé U43 qui vient bloquer, via U36/6, les bascules U37 a et b. La sortie 8 de U37b avertit le microprocesseur que la séquence est terminée.

Pendant la séquence les signaux de sortie en 12 de U42 sont utilisés par l'intermédiaire de la bascule U3b pour commander, via U46/6, la commutation des synthétiseurs principal et secondaire (Switch). En même temps, via 7 de J3, ces signaux de commande sont envoyés sur la carte Z3, pour ouvrir et fermer en alternance les portes aiguillant le signal FI sur le compteur A (principal) ou sur le compteur B (secondaire).

5. 3. 3. - Compteurs

Deux chaines de comptage A et B sont utilisées. Leur fonction est différente selon le mode d'utilisation du fréquencemètre :

. En onde entretenue (CW) :

La chaine A est utilisée en compteur principal . Pendant le créneau défini par la base de temps elle compte : soit le signal FI 1 (en hyper), soit le signal HF divisé par 4 (en HF), soit le signal BF.

La chaine B est utilisée (en mode hyper seulement) comme compteur secondaire pour compter le signal décalé FI 2 pendant la séquence destinée à déterminer le rang d'harmonique de l'oscillateur local.

En trains d'impulsions (burst)

Le fréquencemètre fonctionnant en réciproque, la chaine A compte le signal incident (F) pendant que la chaine B compte le signal d'horloge (H) servant de fréquence référence.

- Chaine de comptage A

Elle comporte 9 décades en série, de poids 10^0 à 10^8 ; les deux premières sont U71 et U62, les deux suivantes sont contenues dans U61, et les 5 dernières dans U63.

A la fin du comptage, le contenu des décades est prélevé en séquentiel série par le microprocesseur. Le multiplexage des 4 premières décades est assuré respectivement par U67, U60, U57, U56, et les 5 décades du boitier U63 sont multiplexées intérieurement dans ce circuit.

Les amplificateurs U70 assurent l'adaptation entre la première décade rapide U71 (ECL) et les autres circuits (TTL).

- Chaine de comptage B

Identique à la précédente elle comprend : une décade d'entrée rapide U64 (U65 servant d'adaptation ECL/TTL), une 2ème décade U52, les deux décades contenues dans U51, et la quintuple décade multiplexée U50.

Le multiplexage des 4 premières décade est assuré par U66, U55, U54 et U53.

Le circuit U32 est un décodeur BCD/décimal qui gère la sélection des compteurs : chacun des circuits multiplexeurs est activé à tour de rôle, pour permettre la lecture du contenu de tous les compteurs des chaines A et B.

5.3.4. - Circuits divers

- Le circuit U2 est un monostable assurant le cadencement automatique (entrée 3 à l'état 1). Le temps de cadencement est défini par la constante R25-C54.
- Le circuit U33 transmet au microprocesseur les informations concernant la présence de la carte "Burst" et des options "BF/HF", "CEI" et "Programme".

5.4. - PILOTE SYNTHETISEUR - AMPLIFICATEUR DE PUISSANCE - Z3 - Fig. 4

5.4.1. - Fréquence pilote

Selon la position du commutateur S1, la référence de fréquence 5 MHz peut être fournie soit par le pilote interne (via 4 de J12) soit par un pilote externe par l'intermédiaire de la prise J201 du panneau arrière. Ce signal est amplifié par le transistor Q1 et mis en forme par le Trigger U3. En "pilote interne" il est ressorti sur la prise J201.

La décade U1 est utilisée pour diviser la fréquence 5 MHz par 5 et par 10. Le signal 1 MHz délivré en 11 sert à piloter la base de temps. Le signal 500 kHz délivré en 12 sert de référence aux synthétiseurs programmables dont le pas de progression est précisément de 500 kHz.

5.4.2. - Synthétiseurs de fréquence

a) Synthétiseur principal

Les circuits U7, U10, U11, U14 et U15 sont des compteurs utilisés en diviseurs de fréquence. Ils constituent une chaîne de décomptage programmable permettant de diviser la fréquence de l'oscillateur principal VCOP (arrivant en 27 de J5) par un nombre N pouvant varier de 500 à 599.

U7 divise normalement par 10, et U14 constitue avec U15 un diviseur 1/50. La fréquence de sortie appliquée au transistor Q7 devrait donc être divisée par 500. Mais pour compléter ce nombre (par exemple : 583) interviennent deux compteurs U10 et U11 qui sont programmables par le microprocesseur, par l'intermédiaire des périphériques U5 et U6. U10 est programmé au nombre représentant les unités (3), et U11 à celui représentant les dizaines (8). Ils reçoivent tous deux les impulsions issues du diviseur d'entrée U7.

- 64 -

U10, tant qu'il n'a pas compté 3 impulsions modifie U7 en diviseur 1/11 (au lieu de 1/10) ce qui ajoute 3 unités au décompte total. De même U11, tant qu'il n'a pas compté 8 impulsions maintient bloqué le diviseur 1/50 ce qui ajoutera 8 dizaines au décompte final.

Après cette division par N, le signal OL est transmis via Q7 au comparateur de phase U13. Celui-ci le compare à la référence 500 kHz très stable issue du pilote. U13 va délivrer une tension d'erreur qui asservira (via 2 de J7) la fréquence de l'oscillateur local de telle sorte que $\frac{OL}{N} = 500 \text{ kHz}$.

Pendant la phase de recherche automatique, chaque fois que le nombre N s'incrémente d'une unité, la tension d'erreur progresse en marche d'escalier et la fréquence OL s'incrémente de 500 kHz, pouvant ainsi varier de 250 MHz à 300 MHz par bonds de 500 kHz.

Dès que les conditions d'échantillonnage sont remplies (Détection FI), le nombre N fourni par le microprocesseur reste fixe, et la tension d'erreur se stabilise ainsi que la fréquence OL.

b) Synthétiseur secondaire

Le synthétiseur secondaire indentique au principal est constitué par :

- . le diviseur d'entrée U23 (1/10 ou 1/11)
- . le diviseur 1/50 constitué par U25-U26
- . le décompteur d'unités U22 (programmé via U20)
- . le décompteur de dizaines U21 (programmé via U17)
- . le comparateur de phase U27 qui fournit (en 2 de J6) la tension d'erreur destinée à asservir l'oscillateur local secondaire.

En fonction "Burst", la fréquence du synthétiseur secondaire est fixe : 250 MHz. U30 est un diviseur par 2 permettant d'obtenir le signal d'horloge (H = 125 MHz) qui sera pris en compte par la chaîne de comptage B (Z2 - fig. 3) pour la mesure en réciproque.

5.4.3. - Amplificateur de puissance du signal OL

Le signal VCOP ou VCOS issu de l'oscillateur local (via 14 de J5), avant d'être utilisé dans la tête d'échantillonnage pour effectuer la conversion de fréquence du signal hyper à mesurer, est amplifié de 25 dB environ dans trois étages successifs constitués par les transistors Q10, Q11 et Q12.

- 65 -

Une bouche d'asservissement permet d'obtenir en sortie une puissance constante (environ + 15 dBm) entre 250 et 300 MHz. Cette boucle comprend d'abord une détection constituée par la diode CR5, la capacité C55 et la résistance R 162, et ensuite un amplificateur comparateur U16 (le niveau de sortie étant ajustable par R165).

5. 5. - COMMANDES DE COMPTAGE ET COMMANDES DIVERSES - Z3 - Fig 5

La plupart des circuits de la figure 5 sont commandés par l'intermédiaire du circuit d'interface U4 (PIA) relié au bus de données du microprocesseur.

5. 5.1. - Basculeur et porte de comptage en modes "hyper" ou "BF/HF"

Le créneau issu de la base de temps est appliqué, via U36/12, à un basculeur constitué par la double bascule U43/a et b. Celui-ci fournit sur les sorties 2 et 14 un créneau qui, appliqué à la bascule U44b (entrée 10) va se synchroniser dans celle-ci sur le signal de comptage (arrivant en 11) pour éviter d'ouvrir ou de fermer la porte de comptage sur une fraction de période.

Cette porte U41/14 recoit donc en 11 le créneau négatif de base de temps et en 10 le signal à compter transmis par la porte U40/14. Ce signal peut provenir : soit de l'amplificateur BF/HF (carte Z6), soit de l'amplificateur FI via la porte U 40/3 ouverte par la sortie PA0 du PIA U4.

5. 5.2. - Commande du comptage par le générateur de séquence

Pendant la séquence préalable (destinée à déterminer le rang d'harmonique) deux portes de comptage sont utilisées en alternance : l'une (U41/15) s'ouvre lorsque le signal reçu est FI 1 et l'autre (U41/2) lorsque c'est le signal décalé FI 2. La commande de ces portes est assurée par la double bascule U45/a et b, elle-même commandée (via U46/13 et U46/3) par les signaux PRS fournis par le générateur de séquence. Le signal FI 1 est envoyé (via 14 de J3) au compteur A, et le signal FI 2 (via 11 de J3) au compteur B.

La commande "début" et "fin" de séquence est transmise par la porte U46/15.

5. 5.3. - Comptage en mode "Burst"

En mode "Burst", le basculeur U43 n'est plus commandé par la base de temps. U43b recevant en 11 (via U36/3) le signal "mono-retard", déclenche le départ du comptage ; U43a recevant en 6 (via U36/4) le signal "mono-porte" commande la fin du comptage.

- 66 -

La réinitialisation du basculeur (en 4 et 13) est commandée après chaque fenêtre de comptage par la sortie PA7 (9) du PIA U4. Les portes U34/1 et U34/13 constituent un différentiateur permettant d'obtenir une impulsion très brève.

En Burst, la mesure de fréquence se fait par comptage réciproque. Pendant le temps d'ouverture de la porte U41/14 (transmettant le signal FI au compteur A) une deuxième porte s'ouvre : U41/3 transmettant au compteur B le signal référence 125 MHz.

La commande de cette porte (par la sortie 15 de U44b) se fait par l'intermédiaire de la bascule U44 a pour synchroniser son ouverture sur le signal 125 MHz.

L'amplificateur U38 permet d'une part, via U33/8 et U33/10, de sortir les créneaux de comptage sur le panneau arrière, et d'autre part d'informer le microprocesseur de la fin du comptage, par l'intermédiaire de la bascule U42 et des portes U32 et U35.

Les portes U37/2, 3, 14 et 15 ont pour rôle d'inhiber le comptage ou d'imposer un mode de fonctionnement dans certaines circonstances particulières.

5. 5. 4. - Choix du seuil de l'amplificateur d'enveloppe externe

Cette commande utilise l'interrupteur analogique U2 commandé (via les transistors Q2, Q3, Q4) par les sorties PB5, PB4 et PB3 du PIA U4.

En mode local : les commandes C2 et C3 sont validées par Q4 ; elles connectent les entrées i2 et i3 vers la sortie (broches 2, 3, 9, 10)

- . Si S2 est sur "TTL" : le potentiel en sortie est défini par le pont R6-R7
- . Si S2 est sur "ECL" : le potentiel est défini par R10-R11
- . Si S2 est sur "0" : le potentiel (ajusté sur Z10- Fig. 8) est de 0V

En mode "prog." (CEI) : les commandes C2-C3 ne sont plus validées. Le choix TTL est commandé par Q2 qui connecte i 1 sur la sortie, et le choix ECL par Q3 qui connecte i 4. Le seuil est sur 0V si aucune des commandes C1 ou C4 n'est validée.

5. 5. 5. - Commande d'aiguillage : voie HF ou voie BF

Le choix BF ($1M\Omega$) ou HF (50Ω) issu de l'inverseur S2 du panneau avant (via 33 de J2 - Z2 - fig. 3) arrive en 3 de J3 et permet de commander :

- . d'une part, via U33/2 et les transistors Q5 et Q6, le relais d'aiguillage du signal HF ou BF, à l'entrée de la carte Z6 (fig. 10)
- . d'autre part, via U33/12, l'aiguillage de sortie du signal sur cette même carte Z6.

5. 6. - CIRCUIT DE BURST - Z8 - Fig. 6

Ce circuit comporte deux générateurs de temps : l'un commandant le retard " Δt " d'ouverture de la porte de comptage par rapport au début de chaque salve, l'autre commandant le temps " T_0 " d'ouverture de cette porte.

5. 6. 1. - Générateur de retard Δt

Les circuits U5-U12-U16-U22 sont des compteurs recevant un signal d'horloge 25 MHz transmis par le transistor Q1, et aiguillé par U1/10. Ils sont programmables par l'intermédiaire des circuits U4-U11-U15-U21, l'adressage étant assuré par les portes des boîtiers U1-U23-U24-U6.

Ces compteurs constituent ainsi un monostable qui est déclenché (via la bascule U25) par un signal "Autorisation Mono" indiquant le début d'une salve. Lorsque le nombre programmé est atteint (traduisant le retard Δt défini par l'utilisateur) le monostable rebascule, fournissant en 11 de U22 un signal "Mono retard" destiné à commander l'ouverture de la porte de comptage.

5. 6. 2. - Générateur de porte T_0

C'est un monostable identique au précédent. Il est constitué par les compteurs U2-U7-U14-U17, recevant le même signal d'horloge 25 MHz (via U 1/8), et se déclenchant au même instant sur le signal "Autor. Mono". Ce monostable est programmé par le microprocesseur (via U3-U10-U14-U20) à un nombre qui représente le temps Δt auquel s'ajoute le temps de largeur de porte T_0 défini sur le clavier par l'utilisateur. En rebasculant il va fournir en 11 de U17 un signal "Mono porte" destiné à commander la fermeture de la porte de comptage.

5.7. - OSCILLATEUR LOCAL (Z 70 - fig. 7)

5.7.1. - Oscillateur principal

C'est un oscillateur commandé en tension (VCO). Il est constitué par les transistors Q1 - Q2 montés en multivibrateur, ayant pour charge de collecteur un circuit LC comportant notamment les diodes varicap CR1 et CR2. Ce sont ces diodes qui reçoivent de l'amplificateur U1 la tension d'erreur fournie par le synthétiseur principal pour définir la fréquence d'oscillation.

Le signal de sortie "VCOP" est transmis par le suiveur Q4, d'une part (via C22 - R25) au synthétiseur principal, et d'autre part (via Q13 - R71 - C23) à un commutateur électronique destiné à aiguiller vers la tête d'échantillonnage soit le signal VCO principal, soit le signal VCO secondaire.

Le transistor Q3 a pour rôle de bloquer l'oscillateur en mode BF ou HF.

5.7.2. - Oscillateur secondaire

Absolument identique au précédent, cet oscillateur comprend : le multivibrateur Q11 - Q12, l'amplificateur de tension d'erreur U2 qui commande les diodes varicap CR11 - CR12, les suiveurs Q7, Q14 et le transistor de blocage Q10.

5.7.3. - Commutateur VCO principal - VCO secondaire

Les transistors Q5 et Q6 recevant la commande "switch" issue du générateur de séquence (Z3 - fig. 6) assurent en alternance l'ouverture ou la fermeture des portes à diodes CR3 - CR4 - CR5 ou CR6 - CR7 - CR10, commutant ainsi vers l'amplificateur de puissance (14 de J3) puis vers la tête d'échantillonnage soit le signal "VCOP" de l'oscillateur principal, soit le signal "VCOS" de l'oscillateur secondaire.

5.8. - ECHANTILLONNEUR (Z4)

Le schéma de la tête hyperfréquence n'est pas communiqué. Le boîtier contenant la carte Z4 ne doit pas être ouvert, toute opération de mise au point ou de maintenance ne pouvant être effectuée qu'en usine.

Le principe consiste à utiliser diverses harmoniques du signal "OL" fourni par l'oscillateur local pour échantillonner le signal hyperfréquence "RF". Cet échantillonnage qui peut être assimilé à une translation de fréquence permet d'obtenir en sortie une fréquence intermédiaire "FI" comprise entre 10 et 100 MHz.

L'échantillonneur constitué par deux diodes Shottky de hautes performances est couplé à un générateur de peigne excité par le signal OL (250 à 300 MHz). Le signal FI issu d'un adaptateur d'impédance est préamplifié avant d'être appliqué à l'entrée de la carte amplificateur FI.

5. 9. - AMPLIFICATEUR FI - Z10 - fig. 8

- Le signal issu de l'échantillonnage est d'abord appliqué à un filtre passe bas (fréquence de coupure : $\frac{OL_{max}}{2} = 150$ MHz) destiné à éliminer la fréquence d'OL et la raie image supérieure à 150 MHz. Il est constitué par les capacités C11 à C15, et par des selfs réalisées en technologie microstrip (sur circuit imprimé).
- Ce filtre est suivi de deux étages d'amplification constitués par les circuits U1 et U2. Pour obtenir une dynamique suffisante, le niveau de sortie est maintenu constant par une boucle d'asservissement intervenant sur l'atténuateur d'entrée réalisé avec les diodes PIN CR1-CR2. Cette boucle comprend une détection constituée par CR5-C51 et un amplificateur comparateur U3, le niveau de sortie étant ajustable par R33. Le transistor Q1 permet de court-circuiter R17 pour atténuer le gain de U2 en fonction "Burst".
- Transmis par le suiveur Q2, le signal FI est envoyé sur la sortie J204 du panneau arrière. Il est aussi appliqué à un deuxième filtre passe bas ($F = 105$ MHz) définissant une bande passante FI comprise entre 10 et 100 MHz. Ce filtre comprend les capacités C62-C65-C66-C67-C70 ainsi que des selfs réalisées en microstrip.
- Un dernier étage est constitué par l'amplificateur différentiel Q2-Q3, suivi des amplificateurs rapides du circuit U4 constituant un trigger de mise en forme. Le signal est alors envoyé (via 13 de J5) vers la porte de comptage (Z3 - fig. 5).
- Par ailleurs le signal FI, en sortie du filtre 105 MHz, prélevé via C71, est détecté par CR7-C72. Ceci permet, grâce au comparateur U5a, dont le seuil est réglable par R82, de délivrer en 15 de J5 (via U56) une information DET indiquant au microprocesseur la présence d'un signal FI de fréquence convenable et de niveau suffisant. En fonction "hyper" cette information est destinée à arrêter la recherche automatique d'OL et à autoriser la mesure. En fonction "Burst interne", elle représente l'enveloppe des salves et elle est destinée à déclencher le monostable "retard".

- 70 -

En fonction "Burst externe" la porte U5b est fermée (par la commande "INHIB INT"). Les enveloppes de salves sont alors fournies par l'utilisateur sur la prise J205 "Synchro Burst". Elles sont transmises par le double TEC Q5, le comparateur U5c et la porte U5d. Cette porte, ouverte ou fermée par la commande "INH. EXT." constitue une fonction "ou" avec la porte U5b. Le seuil d'entrée au "Burst externe" est défini sur la 2ème gate de Q5 (TTL-0 -ECL, voir fig. 5). En sortie de Q5 des cavaliers internes, sur J6 et J7, permettent de choisir la polarité de déclenchement (signal synchro externe positif ou négatif).

5. 10. - AFFICHAGE ET COMMANDES PANNEAU AVANT (Z1 - Fig. 9)

La carte Z1 comporte les 10 afficheurs 7 segments : U1 à U7 et U10 à U12. Ceux-ci sont mis en service à tour de rôle (au rythme des interruptions NMI du microprocesseur) par l'intermédiaire des transistors Q1 à Q7 et Q10 à Q12. Le multiplexage est assuré par le circuit U13 qui est un convertisseur BCD/décimal. Les segments et le point décimal reçoivent d'un bus commun les informations multiplexées fournies par le microprocesseur. Leur allumage est commandé par mise à la masse des sorties correspondantes, par l'intermédiaire des amplificateurs U16 et U17.

L'allumage des voyants du panneau avant (CR2 à CR14) est également commandé par fermeture à la masse de leur cathode, par l'intermédiaire des amplificateurs U15-U16-U17.

La plupart des touches fugitives du panneau avant sont organisées en une matrice comportant 3 colonnes et 6 lignes. L'exploration par le microprocesseur de l'état de chaque touche se fait par repérage de sa ligne et de sa colonne : les colonnes sont sélectionnées chacune à tour de rôle pour une mise à l'état 0 (via le décodage U14) ; une touche est reconnue comme active par le microprocesseur si, au moment où sa colonne est validée, un état 0 est fourni sur la ligne correspondante.

La carte Z1 comporte en outre la touche S1 commandant le retour en "local" ainsi que les inverseurs S2 (choix BF ou HF) et S3 (choix de cadencement automatique ou manuel). Ces deux dernières commandes sont inhibées en programmation CEI, l'une via U14/12, et l'autre via le transistor Q13.

5. 11. - VOIE BF/HF (Z6 - Fig. 10)

La carte Z6 ainsi que la prise coaxiale d'entrée J102 (BNC) ne sont montées que sur option.

Le signal d'entrée est aiguillé vers l'amplificateur BF ou vers l'amplificateur HF par l'intermédiaire du relais K1 commandé par l'inverseur à tirette S2 du panneau avant.

L'amplificateur BF (10 Hz - 120 MHz) comporte un étage d'entrée à haute impédance ($1M\Omega$) utilisant le double T.E.C Q1, suivi d'un étage différentiel Q2 - Q3. Les amplificateurs rapides du circuit U1 constituent un trigger de mise en forme.

L'amplificateur HF (100 MHz - 520 MHz) comporte une entrée à basse impédance (50Ω) protégée par le fusible rapide F1. Il est constitué par les 6 étages à transistors : Q4, Q5, Q6, Q7, Q10 et Q11. Le circuit U3 est un diviseur par 4 permettant d'obtenir en sortie une fréquence mesurable par les compteurs (le temps de comptage étant alors multiplié par 4). Un dispositif permet de détecter l'absence de signal mesurable : il est constitué par la détection CR6 - C63 - R65, l'amplificateur comparateur U4 et le suiveur Q12 qui vient bloquer U3 en cas d'insuffisance du signal d'entrée.

Les portes du circuit U2 commutent vers les compteurs (fig. 6) soit la sortie de l'amplificateur BF (via U2/3), soit celle de l'amplificateur HF (via U2/15). La porte de sortie U2/2 est coupée en fonction Hyper.

5. 12. - OPTION PROGRAMME - Z9 - fig. 11

Le circuit U1 est une mémoire EAROM permettant à chaque instant de mémoriser la configuration complète des commandes de l'appareil. Cette mémoire non volatile assure la conservation des données, même lorsque l'appareil n'est plus sous tension.

Ce circuit est relié au microprocesseur par l'intermédiaire du circuit périphérique d'interface U2 (PIA).

La tension d'alimentation de U1 (-28V), régulée sur Z9 par le circuit VR1, est ajustable par R4.

Les opérations de lecture, d'effacement ou d'écriture, commandées par le microprocesseur à l'EAROM U1, peuvent nécessiter un certain temps (jusqu'à plusieurs secondes). Les deux monostables U7a et b ont pour fonction, lorsqu'un tel ordre a été donné, de maintenir la commande pendant toute la durée de l'opération, tout en permettant au microprocesseur de continuer à dérouler son programme.

Les circuits U3 et U4 sont des mémoires PROM contenant les programmes spécifiques de la carte Z9.

Le circuit U5 est une mémoire RAM utilisée en registre de travail par le microprocesseur pour stocker momentanément les données qu'il n'utilise pas immédiatement.

5. 13. - OPTION CEI - Z5 - fig. 12 -

Le circuit U5 est un circuit d'interface (GPIA) spécialement adapté pour gérer la programmation à distance d'un appareil par l'intermédiaire d'un bus CEI ou IEEE.

La liaison U5 et le bus s'effectue par l'intermédiaire d'amplificateurs tampons bidirectionnels : U1, U2, U3 et U4.

U5, commandé par le microprocesseur, utilise le programme contenu dans une mémoire PROM : U14.

Les portes des circuits U7, U10 et U15 constituent un décodage d'adresses du GPIA et de la PROM.

Le circuit U6 permet de transmettre au microprocesseur l'adresse qui a été codée au moyen des 6 minirupteurs situés sur le panneau arrière du 2741 (S0 à S5).

La double bascule U11 assure le retour en mode local : U11:a reçoit en 1 la commande issue de la touche "Local" du panneau avant et fait basculer U1/b qui délivre en 9 (Q) une demande d'interruption IRQ (via U12/12) et en 8 (Q) l'indication pour le microprocesseur que cette interruption provient de la touche "Local".

Le circuit U13 permet, lorsque l'appareil passe en programmation CEI :

- . d'allumer le voyant "Prog" (via U12/6, 8, 10)
- . d'inhiber les commandes locales (via U12/2)
- . d'assurer le choix BF ou HF (via U12/4)
- . de réinitialiser la bascule U11a.

5. 14. - ALIMENTATION - Z2 - Z11 - fig. 14

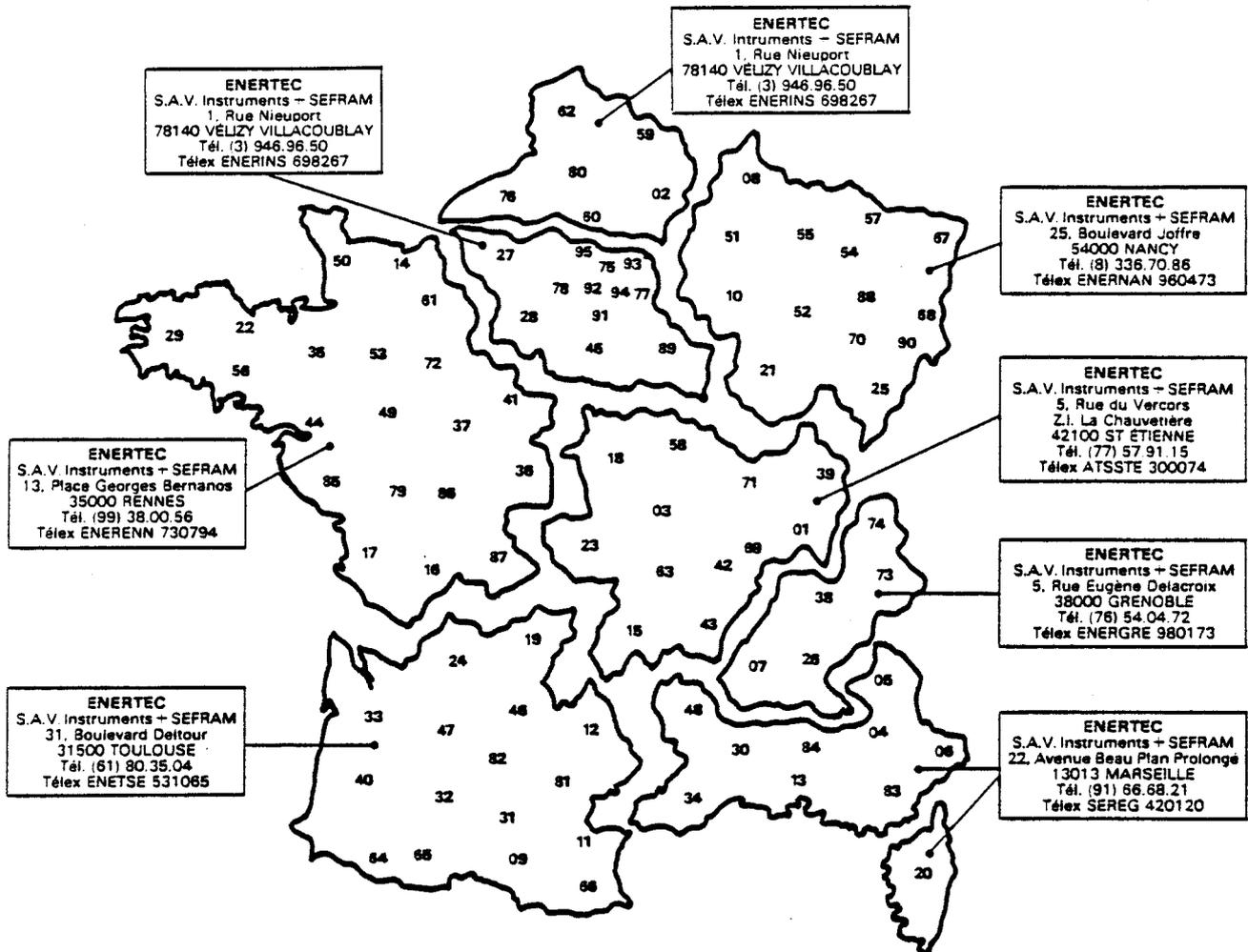
Les diverses tensions d'alimentation, redressées et filtrées sur la carte Z2, sont délivrées à partir du réseau par deux transformateurs.

- Le transformateur T1, sur un secondaire à sorties multiples, fournit les tensions suivantes :
 - . + 12 V régulé par le circuit VR 201
 - . + 5 V régulé par VR3 et le ballast Q 201
 - . - 5,2 V régulé par VR4 et le ballast Q 202
 - .. - 12 V régulé par VR 202
 - . Une tension non régulée de - 35 V est destinée à fournir à la carte option "Programme" une alimentation - 28 V (la régulation s'effectuant sur cette carte).

Un deuxième enroulement secondaire de T1 permet d'obtenir, après régulation sommaire par la diode Zener CR21 et le transistor Q1, l'alimentation + 4 V des afficheurs dont le débit est très variable.

- Le transformateur T2 fournit la tension + 18 V alimentant l'oscillateur pilote et son enceinte thermostatée. Il reste branché sur le réseau, même lorsque l'interrupteur général de mise sous tension est ouvert, de façon à maintenir le pilote en fonctionnement permanent et rigoureusement stable. La régulation est assurée par le circuit VR1.

nos Services Après Vente en France



Le découpage géographique de nos différents centres de maintenance nous permet de vous proposer un contact permanent à courte distance.

Nos techniciens assurent une maintenance rapide grâce à leur formation et à leur parfaite connaissance de nos produits actuels et anciens. Ils peuvent également vous assister dans l'application de nos instruments.

Ceci, ajouté au fait que l'emploi de composants d'origine garantit le maintien des caractéristiques initiales, est pour vous la meilleure assurance d'une intervention efficace au plus bas prix.

Pour toute commande de pièces détachées adressez-vous à notre service après-vente de Saint-Etienne 5, rue du Vercors Z.I. La Chauvetière 42100 ST-Etienne, tél. : (77) 57- 91-15 Télex : ATSSSTE 300074

EN CAS DE BESOINS, N'HÉSITEZ PAS, CONTACTEZ-NOUS !

6. - MAINTENANCE

6.1. - ENTRETIEN DU PANNEAU AVANT

Le panneau avant peut se ternir au cours des manipulations. Pour le nettoyer utiliser l'eau savonneuse. PROSCRIRE TOUS LES PRODUITS A BASE D'ACETONE, DE TRICHLORE, DE BENZINE OU D'ALCOOL qui attaquent la peinture et les matières synthétiques, ainsi que les inscriptions sérigraphiées.

6.2. - ACCES AUX ORGANES INTERNES

6.2.1. - Démontage des capots

Pour retirer le capot supérieur, solidaire de la poignée, il suffit de dévisser les 4 vis latérales de fixation.

Pour retirer le capot inférieur, dévisser dans l'ordre suivant :

- . les 4 pieds en caoutchouc
- . 2 vis avec rondelles situées sous l'appareil
- . 2 vis accessibles de l'intérieur sur la carte Z2, aux deux extrémités du connecteur de la carte CEI (sous la tige de mise en marche).
- . les 4 vis latérales de fixation

6.2.2. - Démontage des circuits

Les cartes Z5 (programme), Z9 (CEI), Z8 (burst), Z6 (BF/HF), Z10 (FI) et Z70 (VCO) sont reliées au circuit plancher (Z2 ou Z3) par un ou plusieurs connecteurs. Chacune de ces cartes est fixée par des vis ou colonnettes hexagonales (2 ou 3) qui sont accessibles sous la carte plancher.

Le câble d'arrivée du signal BF/HF sur Z6 pourra être déconnecté en le tirant vers l'avant. Noter la présence, sur un clips à l'arrière de la carte Z6, d'un fusible de rechange destiné à remplacer éventuellement le fusible d'entrée du signal HF (à proximité du câble coaxial).

Il est strictement recommandé à l'utilisateur de ne pas essayer d'intervenir sur la carte Z4 (tête d'échantillonnage). Toute opération de mise au point ou de maintenance de ce circuit ne peut être effectuée qu'en usine.

6.2.3. - Remplacement des transistors de puissance du panneau arrière

Retirer le blindage protecteur noir du transistor à changer, fixé par deux vis sur le radiateur du panneau arrière.

Les transistors sont connectés (non soudés) sur la carte Z11. Pour les retirer, il suffit, pour chacun, de dévisser les deux vis de fixation.

6.3. - DEPANNAGE

Ci-après sont donnés des processus de recherche utilisant notamment la séquence "Auto test" de l'appareil qui se déroule à la mise sous tension préalablement à toute mesure. Pendant cette séquence, le fréquencemètre affiche pendant quelques secondes seulement "Auto test", et un dispositif interne explore automatiquement les diverses fonctions de l'appareil pour vérifier leur bon fonctionnement. En cas de panne, l'exploration s'arrête sur la fonction défectueuse et le numéro de test donné par l'affichage (test 1 à 21) indique à l'utilisateur le paragraphe du présent chapitre auquel il devra se référer pour localiser la panne. La fonction concernée est alors activée de façon cyclique, ce qui rend possible les mesures avec un oscilloscope.

IMPORTANT : le déroulement et l'exploitation normale de la séquence "Auto test" suppose un bon fonctionnement du microprocesseur (alimentations, horloges, bus données, adresses, circuits mémoires). Toute anomalie dans le fonctionnement du microprocesseur provoquera une panne d'affichage à la mise sous tension puisque celui-ci est géré par programme (digits éteints ou partiellement allumés, affichage incohérent etc ...)

6.3.1. - Matériel nécessaire pour le dépannage et le réglage

- Un oscilloscope et sa sonde - Sensibilité 5 mV/div. - BP : 150 MHz
- Un générateur 0-550 MHz
- Un analyseur de spectre
- Un voltmètre numérique précision 10^{-3}
- Un ohmètre

6.3.2. - Anomalie d'affichage à la mise sous tension

a) Vérification du fonctionnement du microprocesseur

- . Vérifier au voltmètre sur le connecteur J5 (Z2 fig. 14) les diverses tensions d'alimentation : + 5V (14-15), + 12V (10-11), + 18V (3),
- 5,2V (8-9), - 12V (12-13), + 4V (1-2)

- 76 -

- . Vérifier l'horloge du microprocesseur (37 de U1 Z2 fig. 2). Ce signal est élaboré à partir du quartz Y1. (4 MHz) connecté en 38 et 39 de U1 et ramené à 1 MHz par les diviseurs internes de U1
 - . Vérifier le niveau de $\overline{\text{RESET}}$ en 40 de U1. Ce niveau TTL "1" est fourni par la sortie 10 de U15.
 - . Vérifier les bus adresses (A0 à A15) et données (D0 à D7) sur U1
 - . Vérifier les bus données en sortie des amplificateurs tampons U7, U10, U11.
 - . Vérifier les décodages adressant les mémoires (7, 9 et 10 de U13)
 - . Vérifier le fonctionnement des interruptions $\overline{\text{NMI}}$ (entrée 6 de U1) issues de la bascule U3a (sortie 5) commandée par le monostable U2 (sortie 9). Un niveau 0 sur les entrées 4 de U3a et 12 de U2 place la ligne NMI au niveau 1, bloquant le déroulement cyclique des NMI (l'affichage complètement éteint est un symptôme caractéristique de l'absence d'interruptions $\overline{\text{NMI}}$)
- b) Vérification des circuits d'affichage : (Z1 fig. 9 et Z2 fig. 2)
- . S'assurer du bon fonctionnement du multiplexage de l'affichage : chacune des sorties de U13 (sur Z1) doit passer successivement au niveau "0" au rythme des $\overline{\text{NMI}}$, c'est-à-dire 1 ms environ
 - . S'assurer du bon fonctionnement des transistors Q1 à Q12 et des afficheurs 7 segments U1 à U6 (sur Z1)
 - . S'assurer du bon fonctionnement des amplificateurs tampons U16 et U17, ce sont eux qui engendrent le multiplexage de l'affichage dynamique des 10 chiffres (sur Z1)
 - . Vérifier le bon fonctionnement des circuits interfaces périphériques U21 et U22 de programmation du contenu des afficheurs (sur Z2)
 - . Vérifier le bon fonctionnement du circuit interface périphérique U17 de multiplexage de l'affichage (sur Z2)
 - . Vérifier les commandes d'adressage de ces circuits interfaces périphériques qui proviennent du décodeur U14 (sortie 14 pour U17, et sortie 13 pour U21 et U22) transitant par les portes U25 pour se mettre en phase avec l'horloge du microprocesseur $\phi 2$.

6.3.3. - Affichage "Test 1"

Le programme positionne au niveau TTL "0" les 2 commandes INHINT et INHEXT (10 et 11 de U4 sur Z3) pour inhiber le signal de détection F1 et vérifie ensuite que c'est bien le cas ($\overline{\text{DET}}$ au niveau 1 en 9 de U5 sur Z10 ou niveau 0 en 16 et 18 de U4 sur Z3). L'affichage de "Test 1" révèle que cette inhibition n'a pas eu lieu.

Vérifier le bon fonctionnement de U4 (sur Z3) et de U5 sur Z10

6.3.4. - Affichage "Test 2"

C'est le test d'initialisation de la bascule "mesure" U42 (sur Z3). Cette bascule indique au microprocesseur par l'intermédiaire de sa sortie \overline{Q} (6 de U42) via la porte U35 et le PIA U4 (entrée 17) qu'une mesure est en train de se dérouler (sortie \overline{Q} - 6 de U42 au niveau "1" ou entrée 17 de U4 au niveau "0"). Cette bascule est initialisée par la remise à zéro générale $Z\emptyset$. Le programme génère une impulsion sur Z0 et vérifie que la bascule s'est bien initialisée (fil "mesure" en 17 de U4 - Z3 au niveau "0"). L'affichage de "Test 2" révèle que cette initialisation s'est mal déroulée. Vérifier le fonctionnement de U42, U35, U4 sur Z3 et U35 sur Z2 qui génère $Z\emptyset$ (sortie 2 de U35-Z2)

6.3.5. - Affichage "Test 3"

Lors du test précédent, le programme ayant généré une remise à 0 générale, tous les compteurs des 2 chaînes A et B doivent être à 0. Le programme vérifie cela, et l'affichage de "Test 3" révèle que l'un au moins des compteurs de la chaîne A n'est pas à \emptyset . La pression sur le bouton "RAZ-EXEC" du panneau avant entraîne l'affichage du contenu des compteurs de la chaîne A, ce qui indique quel est le ou les compteurs qui n'ont pas été initialisés à 0. Vérifier le fonctionnement du ou des compteurs en cause, et qu'ils reçoivent bien la RAZ (U71, U62, U61 et U63 - Z2)

Vérifier le fonctionnement du multiplexage de la lecture des compteurs (Z2)

U30 commande U32 qui sélectionne le compteur à lire
 U56 - U57 - U60 - U67 transfèrent l'information du compteur à lire sur le bus de lecture des compteurs
 U34 transfère au microprocesseur le résultat lu (présent sur le bus de lecture)

- 78 -

6.3.6. - Affichage "Test 4"

La panne révélée par l'affichage de "Test 4" est similaire à celle du test précédent, mais elle affecte un ou plusieurs compteurs de la chaîne B. Le traitement est identique :

- La pression du bouton RAZ entraîne l'affichage du contenu des compteurs de la chaîne, ce qui indique le ou les compteurs en cause
- Vérifier le fonctionnement des compteurs U50 - U51 - U52 - U64
- Vérifier le multiplexage de leur lecture : U32 qui sélectionne le compteur à lire, U53, U54, U55 et U66 qui transfèrent les informations sur le bus de lecture.

6.3.7. - Affichage "Test 5 et Test 6"

Ces 2 tests vérifient le fonctionnement du basculeur. L'oscillateur local secondaire étant programmé à 250 MHz, le programme envoie un signal de 125 MHz (fréquence VCOS/2) sur la porte de comptage U40 (Z3) puis lance une mesure par les commandes INHSS, INHSS (4 et 5 de U4 - Z3). L'état du fil mesure est ensuite testé (17 de U4 - Z3). S'il est repassé au niveau "1", la mesure s'est déroulée normalement. S'il est toujours à \emptyset , par contre, 2 possibilités de pannes :

- la mesure n'a pas démarré, et le contenu des compteurs reste à 0. Ceci se traduit par l'affichage de "Test 5"
- la mesure a démarré mais ne s'est pas terminée. Le contenu des compteurs est alors différent de 0. Ceci se traduit par l'affichage de "Test 6"

Dans les deux cas, vérifier le fonctionnement de U4 (Z3) ; U31, U37, U43, U44, U40, U38, U33 et U35 (Z3).

6.3.8. - Affichage "Test 7"

Le 125 MHz étant toujours envoyé sur la porte de comptage U40 (Z3), le programme lance une mesure par la base de temps. Si la mesure ne se déroule pas, cela peut provenir soit d'une panne, soit de l'absence de pilote. L'appareil affiche alors "FREQ 5 MHz" pour demander à l'utilisateur de vérifier la présence du pilote (interne ou externe).

Si l'absence du pilote se vérifie, la remise en place de celui-ci fait passer au test suivant. Si par contre le pilote est bien présent, l'utilisateur doit appuyer sur la touche RAZ du panneau avant et l'appareil affiche "Test 7" indiquant une panne de base de temps.

- 79 -

Vérifier alors le circuit base de temps depuis le pilote jusqu'au basculeur

- Q1, U3, U1 sur Z3
- U31, U47, U44, 45 et U46 sur Z2
- U36 et U43 sur Z3

6.3.9. - Affichage "Test 8"

La mesure s'étant déroulée correctement dans le test précédent, le programme vérifie que le résultat de cette mesure (comptage de 125 MHz pendant 1 ms) est correct. Dans la négative, l'appareil affiche "Test 8", et une pression du bouton RAZ entraîne l'affichage du contenu des compteurs de la chaîne A, ce qui peut fournir une indication quant à la nature de la panne (le résultat devant être de $125\ 000 \pm 1$).

6.3.10. - Affichage "Test 9 et Test 10"

Le programme lance une mesure par le générateur de retard et l'arrête par le générateur de porte. Si la mesure ne se termine pas (signal mesure en 17 de U4-Z3 reste à "0") 2 causes sont possibles :

- soit la mesure n'a pas démarré, les compteurs sont à 0, ce qui indique une panne sur le générateur de retard et se traduit par l'affichage de "Test 9"
- soit la mesure a démarré, mais ne s'est pas terminée, les compteurs ne sont pas à 0, ce qui indique une panne sur le générateur de porte et se traduit par l'affichage de "Test 10".

Vérifier les générateurs de porte et retard (circuit Z8) et U36-Z3

6.3.11. - Affichage "Test 11 et Test 12"

La mesure est lancée par la base de temps qui est programmée à 10 ms. De plus, afin de vérifier les 2 chaînes de comptage, le 125 MHz est envoyé simultanément sur la porte de comptage de chacune des chaînes.

Un résultat incorrect sur la chaîne A entraîne l'affichage de "Test 11" et un résultat incorrect sur la chaîne B entraîne l'affichage de "Test 12".

Dans les 2 cas, la pression du bouton RAZ entraîne l'affichage du contenu des compteurs de la chaîne en panne.

Vérifier le circuit base de temps U31 avec la programmation U27, et chaque chaîne de comptage.

- 80 -

6.3.12. - Affichage "Test 13 et Test 14"

Cette séquence permet de tester la réalisation d'une mesure en réciproque (en envoyant le 125 MHz sur les portes de comptage des 2 chaînes) en 80µs. Si la mesure ne se termine pas (fil mesure en 17 de U4 Z3 au niveau 0) l'appareil affiche "Test 13".

Vérifier le circuit d'arrêt de la mesure BUS D - U 35 (Z3) entrée 9.

Si le résultat du comptage sur les 2 chaînes n'est pas identique (à quelques coups près) l'appareil affiche "Test 14" et une pression du poussoir RAZ entraîne l'affichage de la différence entre le contenu des 2 chaînes.

Vérifier les portes de comptage U40 - U41 (Z3)

6.3.13. - Affichage "Test 15, Test 16, Test 17, Test 18, Test 19, Test 20"

Cette série de tests vérifie le fonctionnement de la séquence de comptage utilisée pour déterminer le rang d'harmonique K : vérification de son lancement, de sa fin, et de sa durée approximativement correcte sur chacune des 2 chaînes de comptage.

Le 125 MHz étant toujours envoyé sur la porte de comptage de chacune des 2 chaînes, le programme lance la séquence et vérifie qu'elle se termine. Si ce n'est pas le cas, 2 possibilités de panne :

- soit elle n'a pas démarré, le contenu des compteurs des 2 chaînes est nul. Cela se traduit par l'affichage de "Test 15".
Vérifier le circuit de lancement de la séquence : 037-Z2, son horloge 100 kHz U40 (Z2) et les registres à décalage U41 - U42 (Z2).
Vérifier aussi que le fil Cde SWITCH (entrée 4 de U36-Z2) ne bloque pas la séquence par un niveau .
- soit la séquence a démarré, mais ne s'est pas terminée, le contenu des compteurs n'étant pas nul. L'appareil affiche alors "Test 16".
Vérifier le fonctionnement des registres U41, U42, de U43 et des portes de bouclage U36.

Si la séquence s'est déroulée, le programme vérifie que l'ordre de grandeur du résultat du comptage est correct sur chaque chaîne, c'est-à-dire que la durée du comptage a été correcte.

- 81 -

- Si le résultat comptage est trop petit sur la chaîne B : affichage de "Test 17"
- Si le résultat est trop grand sur la chaîne B : affichage de "Test 18"
- Si le résultat est trop petit sur la chaîne A : affichage de "Test 19"
- Si le résultat est trop grand sur la chaîne A : affichage de "Test 20"

Dans ces 4 cas, la pression du bouton RAZ fait apparaître à l'affichage le contenu des compteurs de la chaîne en cause, ce qui peut aider dans l'investigation de la panne.

Vérifier l'horloge 100 kHz de la séquence (U40-Z2) et le fonctionnement de tous les autres circuits de la séquence U41-U42-U36-U43 (Z2)

6.3.14. - Affichage "Test 21"

Ce dernier test vérifie le VCO secondaire tant sur le plan de sa programmation que de la fréquence du signal délivré.

Le signal VCO secondaire dont la fréquence est divisée par 2 par U30-Z3 est envoyé sur la porte de comptage U40 (Z3) de la chaîne de comptage A pour y être mesuré.

Les valeurs suivantes (correspondant à l'activation successive de chacun des bits de programmation du VCO) sont ainsi testées :

- 250,5 MHz
- 251 MHz
- 252 MHz
- 254 MHz
- 255 MHz
- 260,5 MHz

Les 2 derniers bits de programmation ne sont pas testés. Si l'une de ces valeurs est trouvée fautive, l'appareil affiche "Test 21" et la pression du poussoir RAZ fait afficher le résultat lu sur les compteurs.

Vérifier le fonctionnement des périphériques de programmation du VCOS U17-U20 (Z3).

6.4. - REGLAGE DE LA VOIE BF/HF (Z6 fig. 10)

- a) Appareil en fonction BF/HF et S2 en position BF.

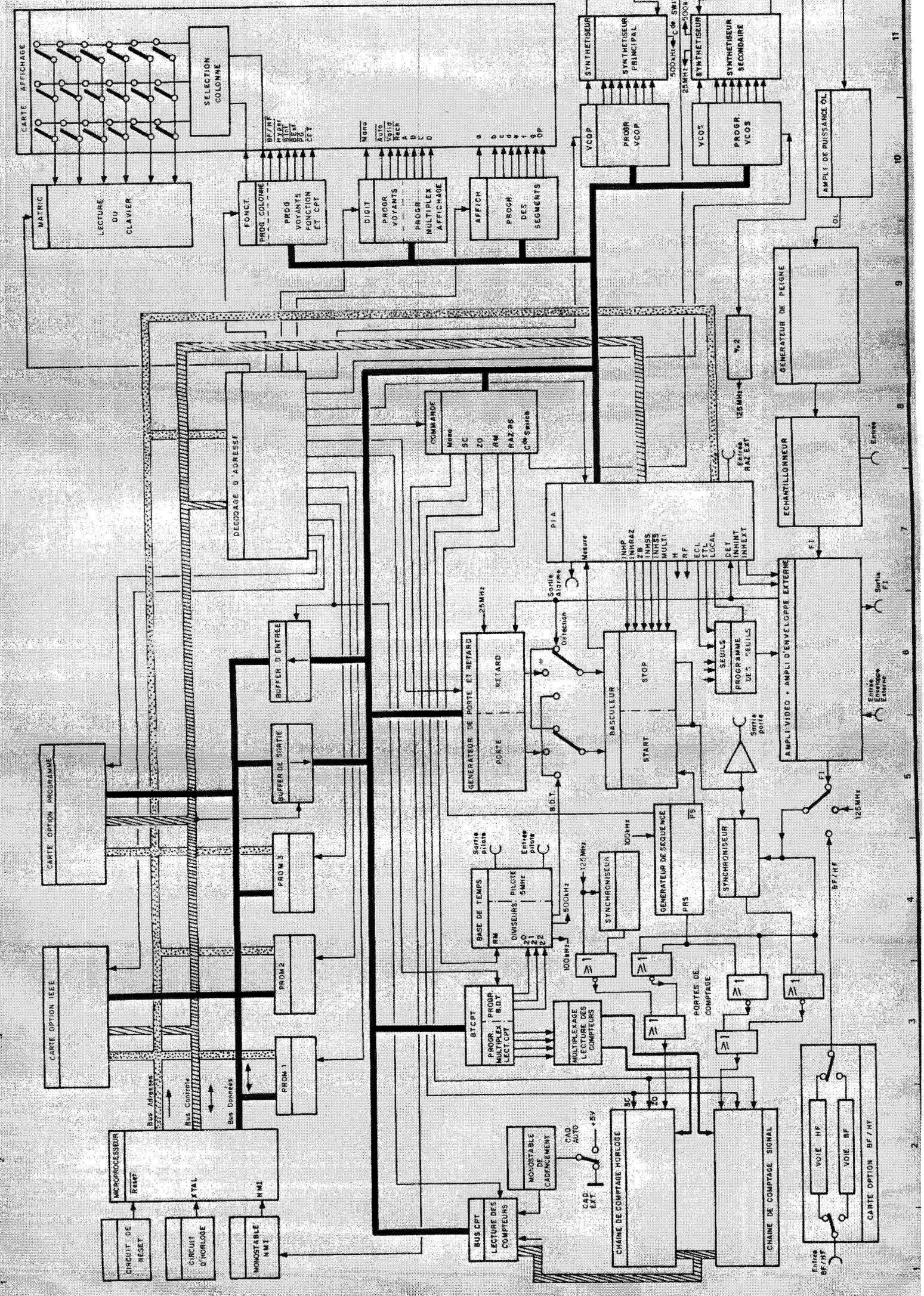
- 82 -

- Appliquer un signal sinusoïdal de fréquence 1 MHz sur l'entrée BF/HF J102
- Visualiser à l'oscilloscope le signal de sortie pris sur TP1
- Régler R16 de façon que le signal de sortie présente un rapport cyclique unitaire sans jitter, et ceci pour le plus petit niveau d'entrée possible (< 30 mV eff.)
- Vérifier ensuite que la sensibilité est toujours bonne à 10 Hz (< 30 mV eff.) puis à 120 MHz (< 50 mV eff.)

Retoucher éventuellement le réglage de R16 si cela s'avère nécessaire pour tenir la sensibilité en bout de gamme.

b) Appareil en fonction BF/HF et S2 en position HF

- Appliquer un signal sinusoïdal de fréquence 520 MHz et de niveau < 5 mV eff. sur l'entrée J102
- Placer le potentiomètre R67 en butée de façon que l'appareil compte (même faux). Augmenter ensuite le niveau d'entrée pour que l'appareil compte juste. Tourner ensuite R67 en sens inverse jusqu'à ce que le comptage soit bloqué, puis revenir jusqu'à la limite du comptage
- Vérifier ensuite que la sensibilité est correcte à 100 MHz (niveau < 15 mV eff.)



1 2 3 4 5 6 7 8 9 10 11

MICROPROCESSEUR
 CIRCUIT DE RESET
 CIRCUIT D'HORLOGE
 MONOSTABLE NMI

Bus Adresse
 Bus Commande
 Bus Donnees

XTAL
 NMI

CARTE OPTION IEEE
CARTE OPTION PROGRAMME

PROM 1
 PROM 2
 PROM 3

BUFFER DE SORTIE
 BUFFER D'ENTREE

BASE DE TEMPS
 RM
 DIVISEURS PILOTE 5MHz

Sortie pilote
 Entree pilote

500kHz

CARTE AFFICHAGE
 SELECTION COLONNE

MATRIC
 LECTURE DU CLAVIER

FONCT.
 PROG. COLONNE
 PROG. VOYANTS
 FONCTION ET CPT

DIGIT
 PROG. VOYANTS
 PROG. MULTIPLEX AFFICHAGE

AFFICH. DES SEGMENTS

BF/RF
 HYPER
 BUILT
 BERT
 CPT

MEMO
 Auto
 VOYIZ
 RECH
 A
 B
 C
 D

g
 b
 c
 e
 f
 s
 DP

BASE DE COMPTE
 MULTIPLEXAGE LECTURE DES COMPTEURS

PROG. MULTIPLEX LECT. CPT

100kHz

CHAIENE DE COMPTE MORLOGE
 SC
 ZO

MONOSTABLE CADENCEMENT
 CAP. EXT. +5V

100kHz

CHAIENE DE COMPTE SIGNAL
 SC
 ZO

100kHz

GENEREUR DE SEQUENCE
 PR3
 PS

100kHz

STOP
 START

Sortie porte

GENEREUR DE PEIGNE
 125MHz

ECHANTILLONNEUR
 FT

Sortie Enveloppe Externe
 Entree Enveloppe Externe

AMPLI. VIDEO - AMPLI. D'ENVELOPPE EXTERNE
 FT

Sortie FT

AMPLI. DE PUISSANCE
 OL

CARTE OPTION BF/RF
 VOIE HF
 VOIE BF

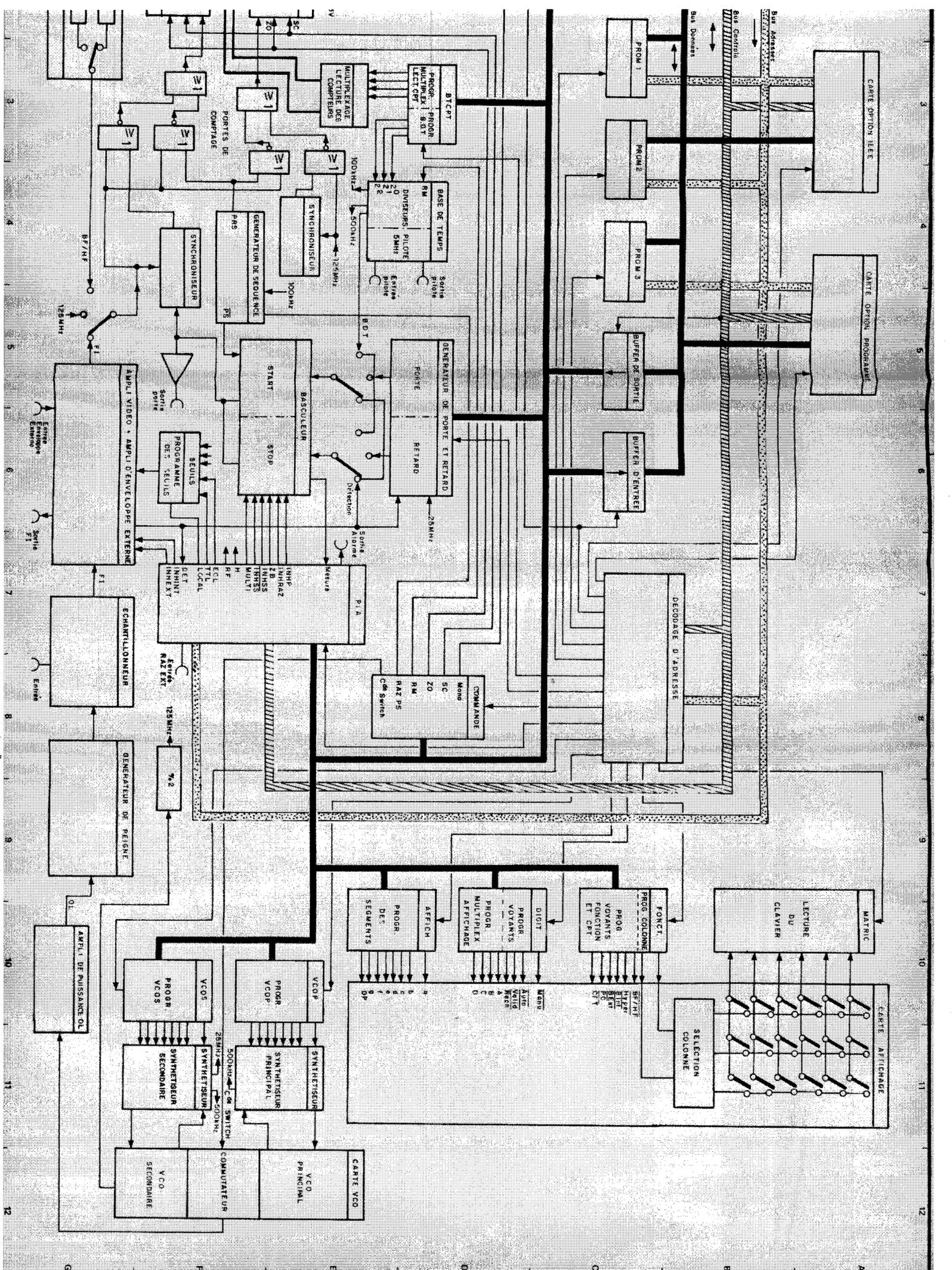


Fig. 1 SYNOPTIQUE

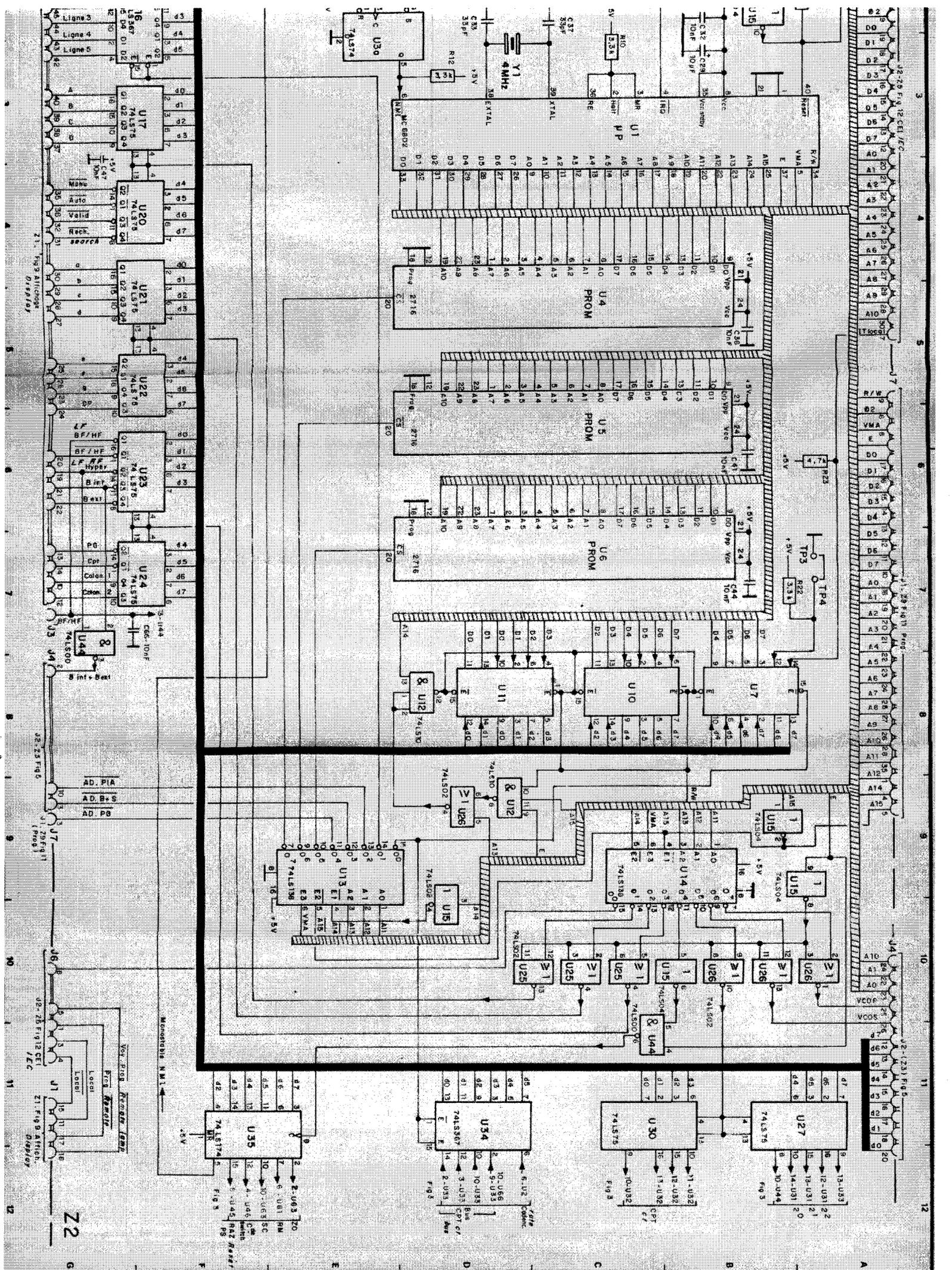
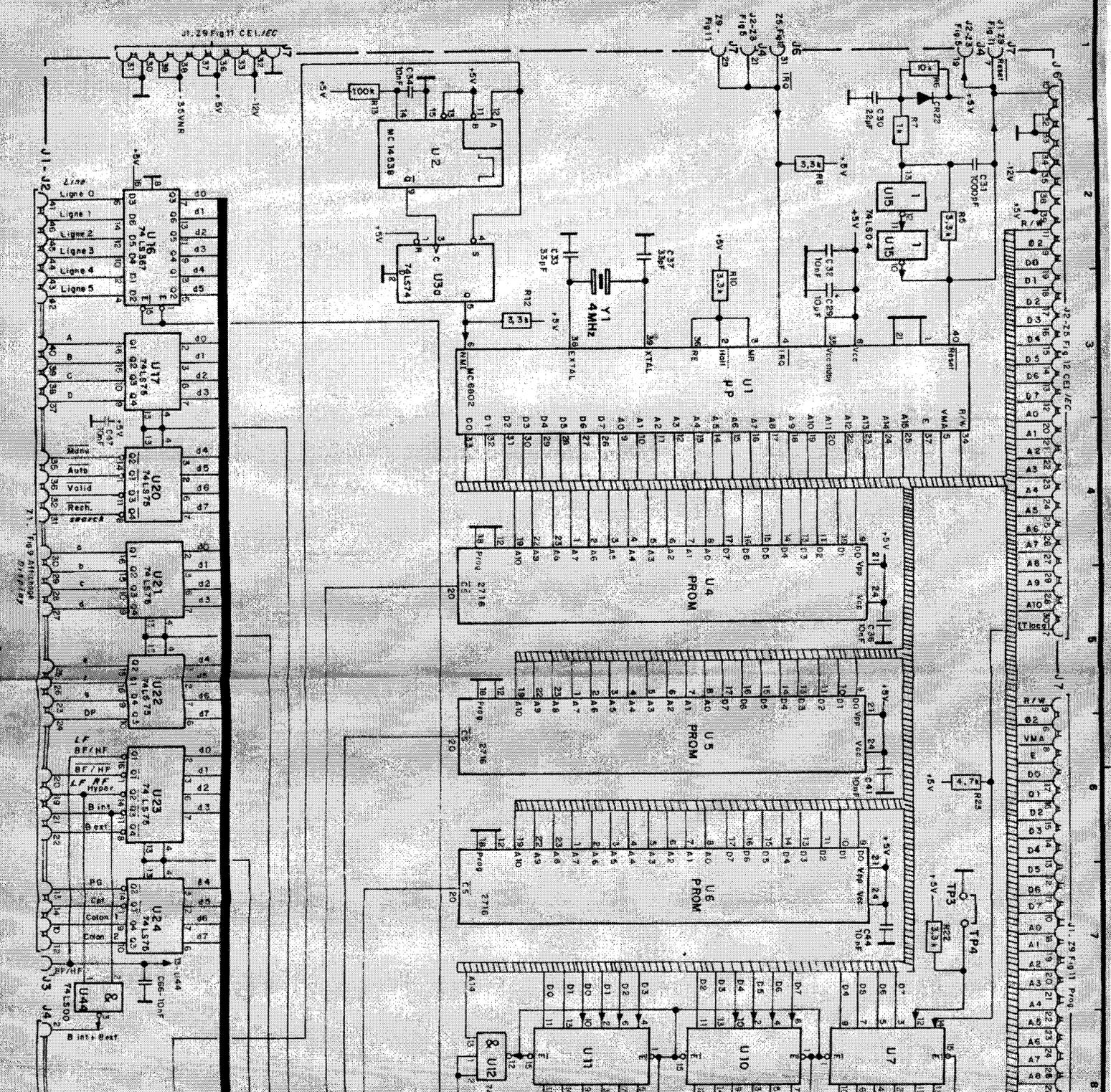


Fig 2 **MICROPROCESSEUR** **MICROPROCESSOR**

W. J. ...
04.10.92



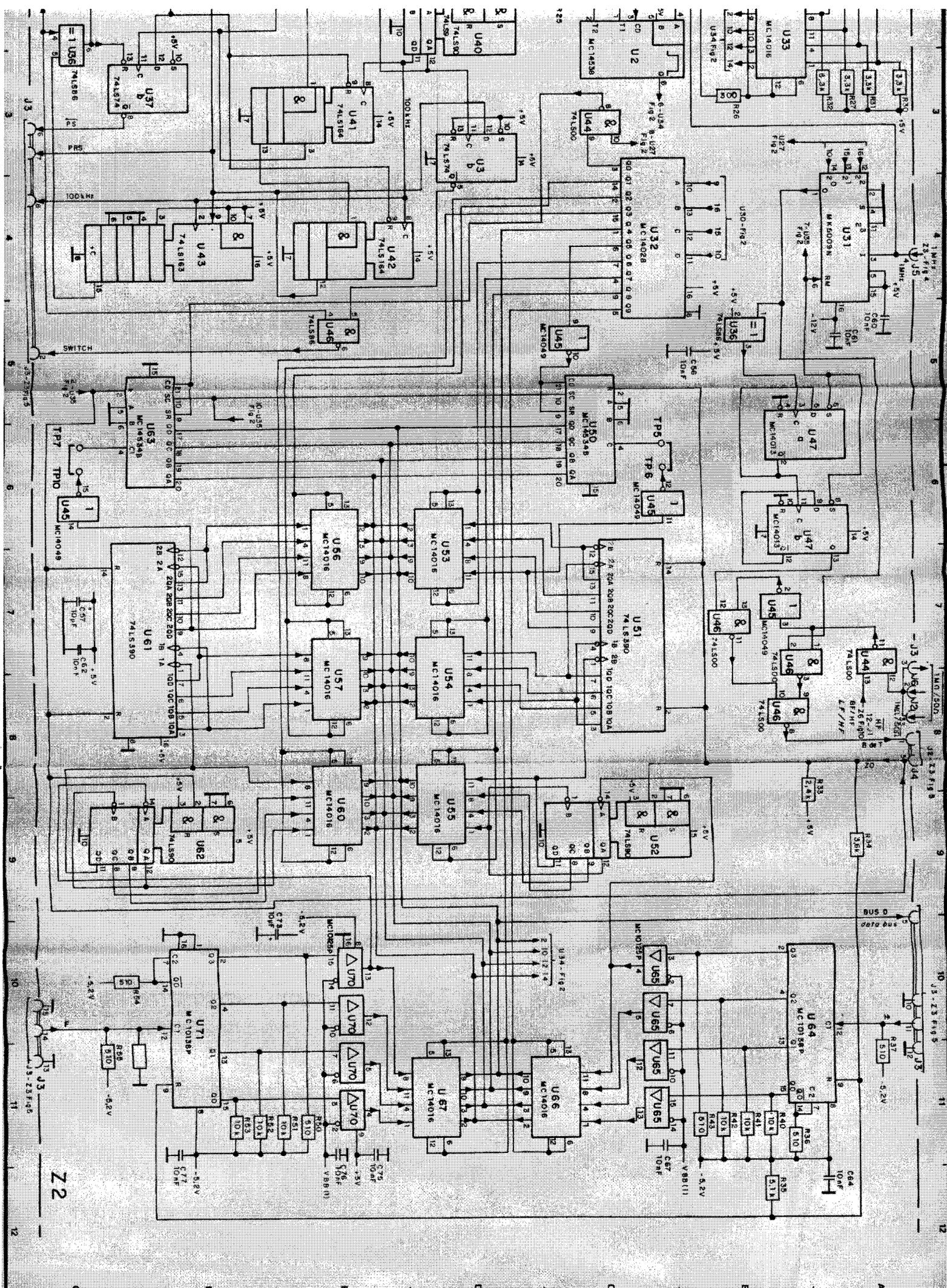
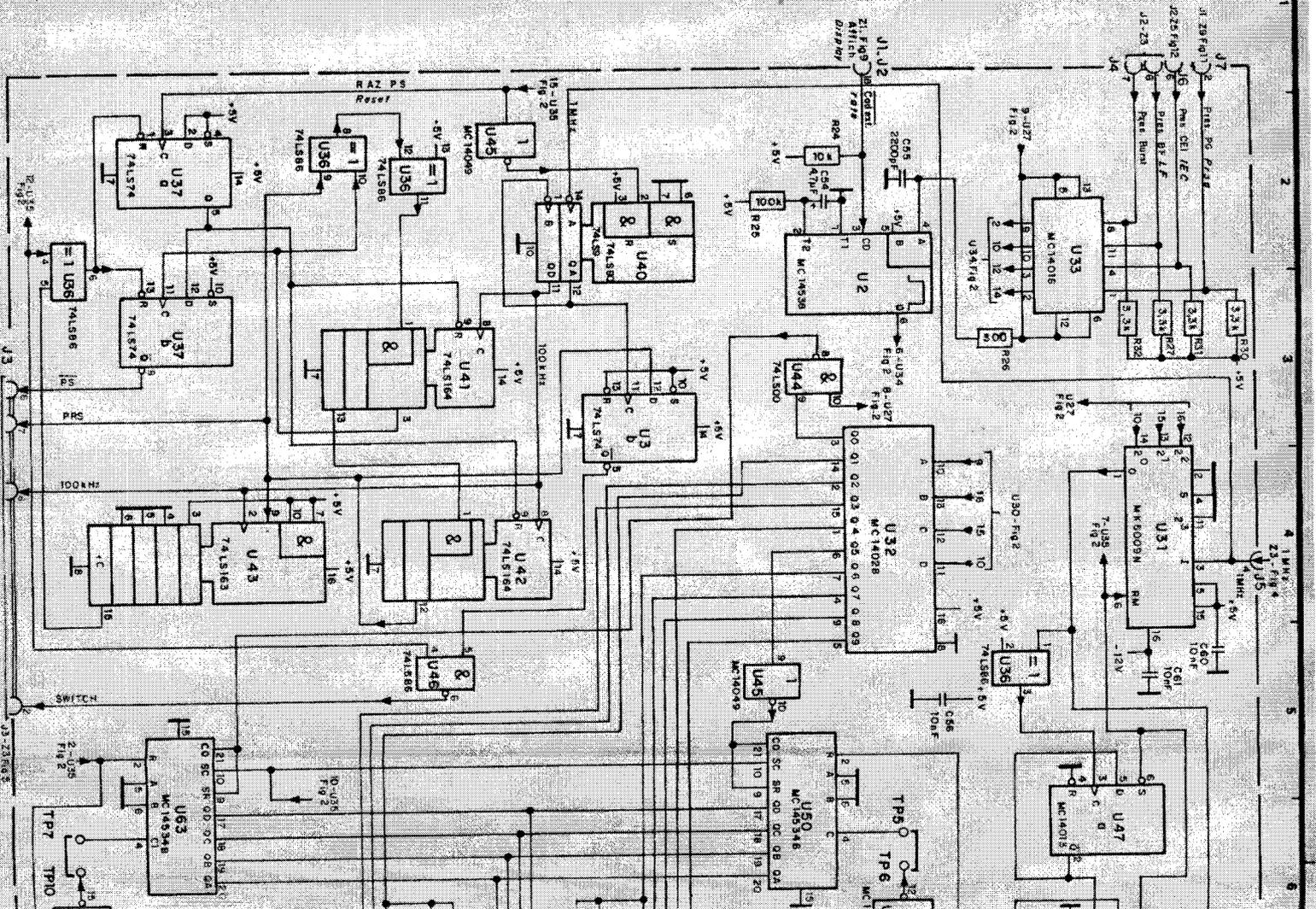


Fig 3 COMPTAGE COUNTING

Rubber
1987



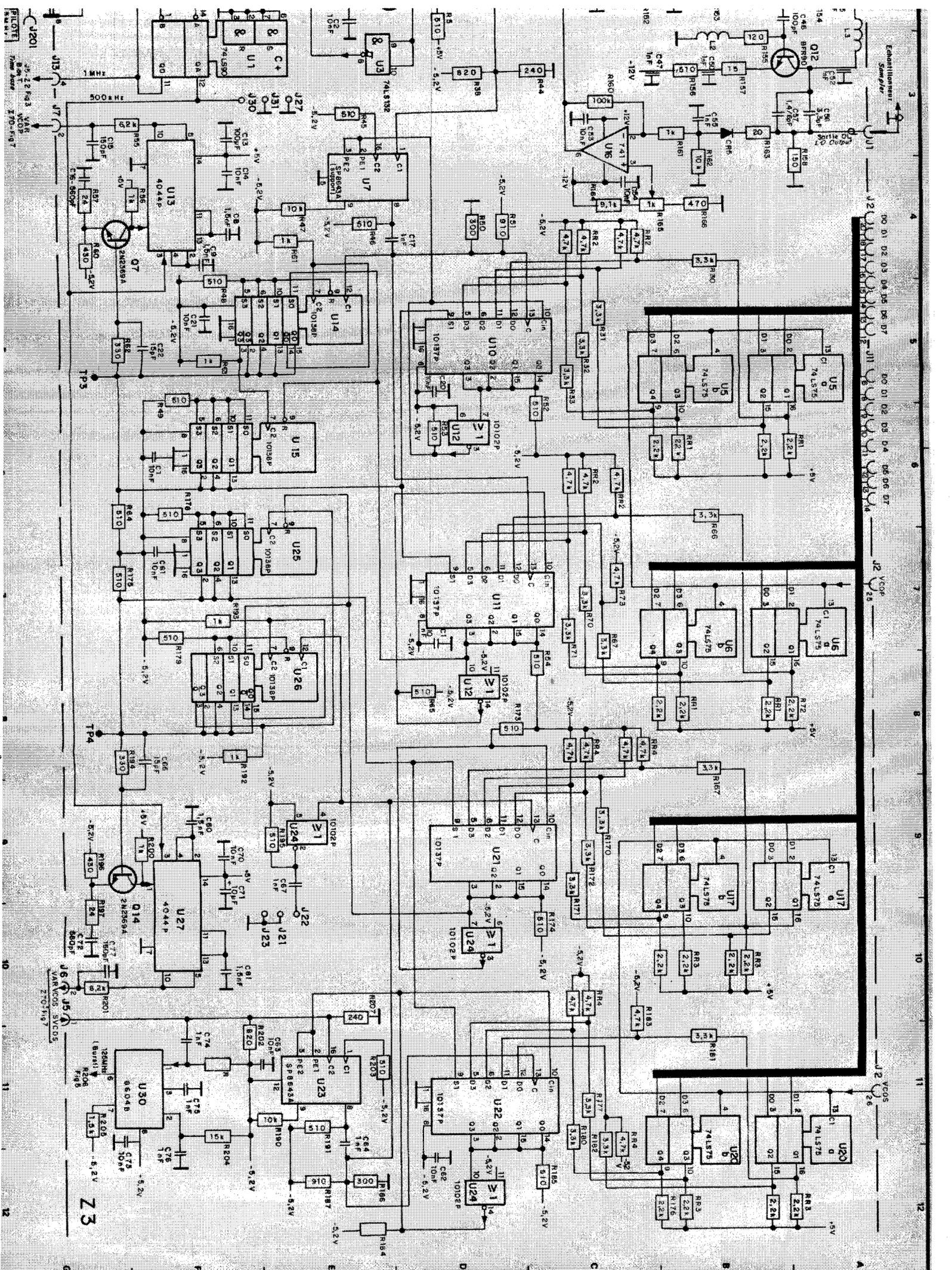
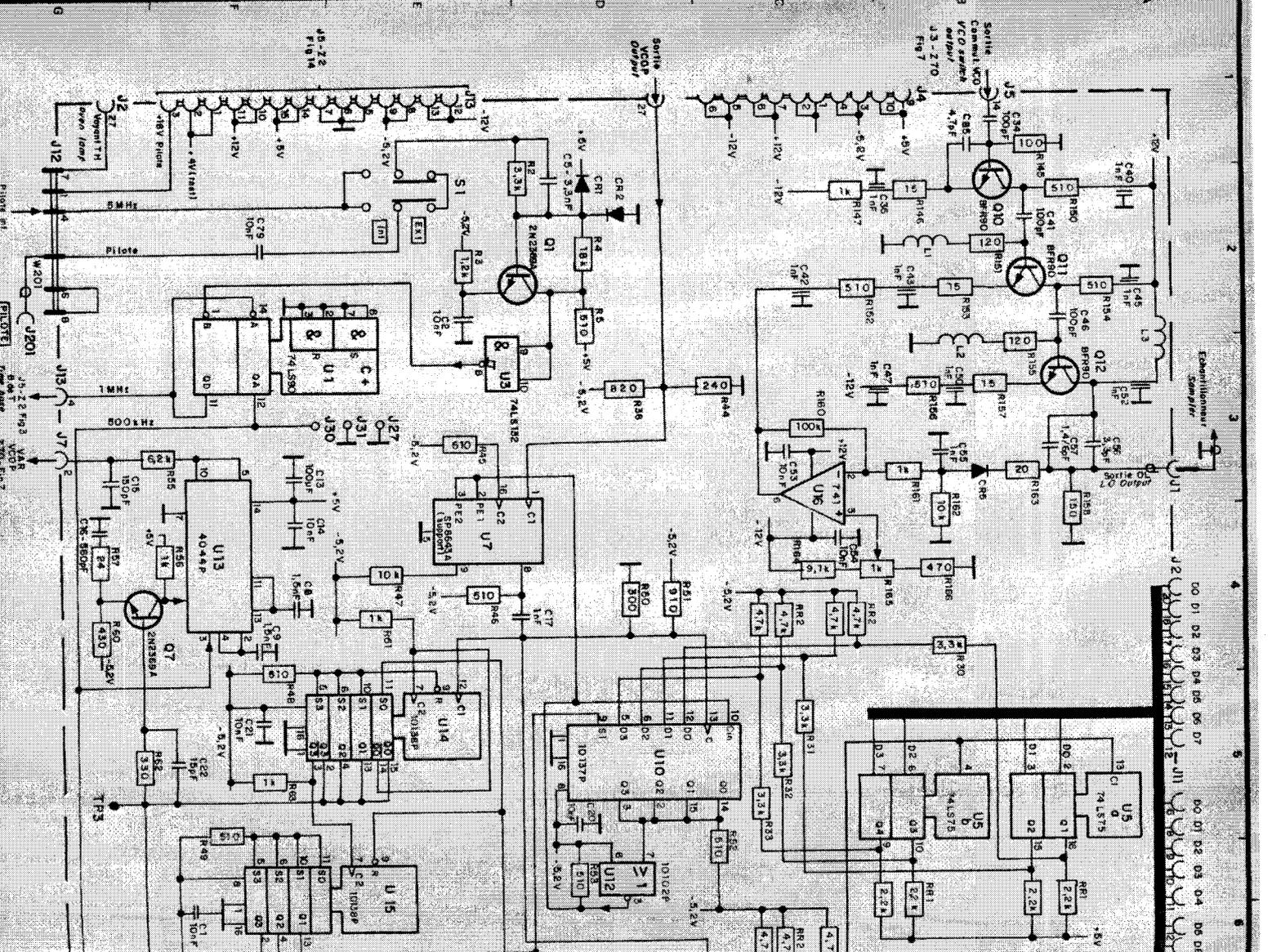


Fig 4 PILOTE - SYNTHETISEUR
AMPLI DE PUISSANCE

PILOT - SYNTHESIZER
POWER AMPLIFIER

W. J. ...



CO D1 D2 D3 D4 D5 D6 D7
 PO D1 D2 D3 D4 D5 D6 D7

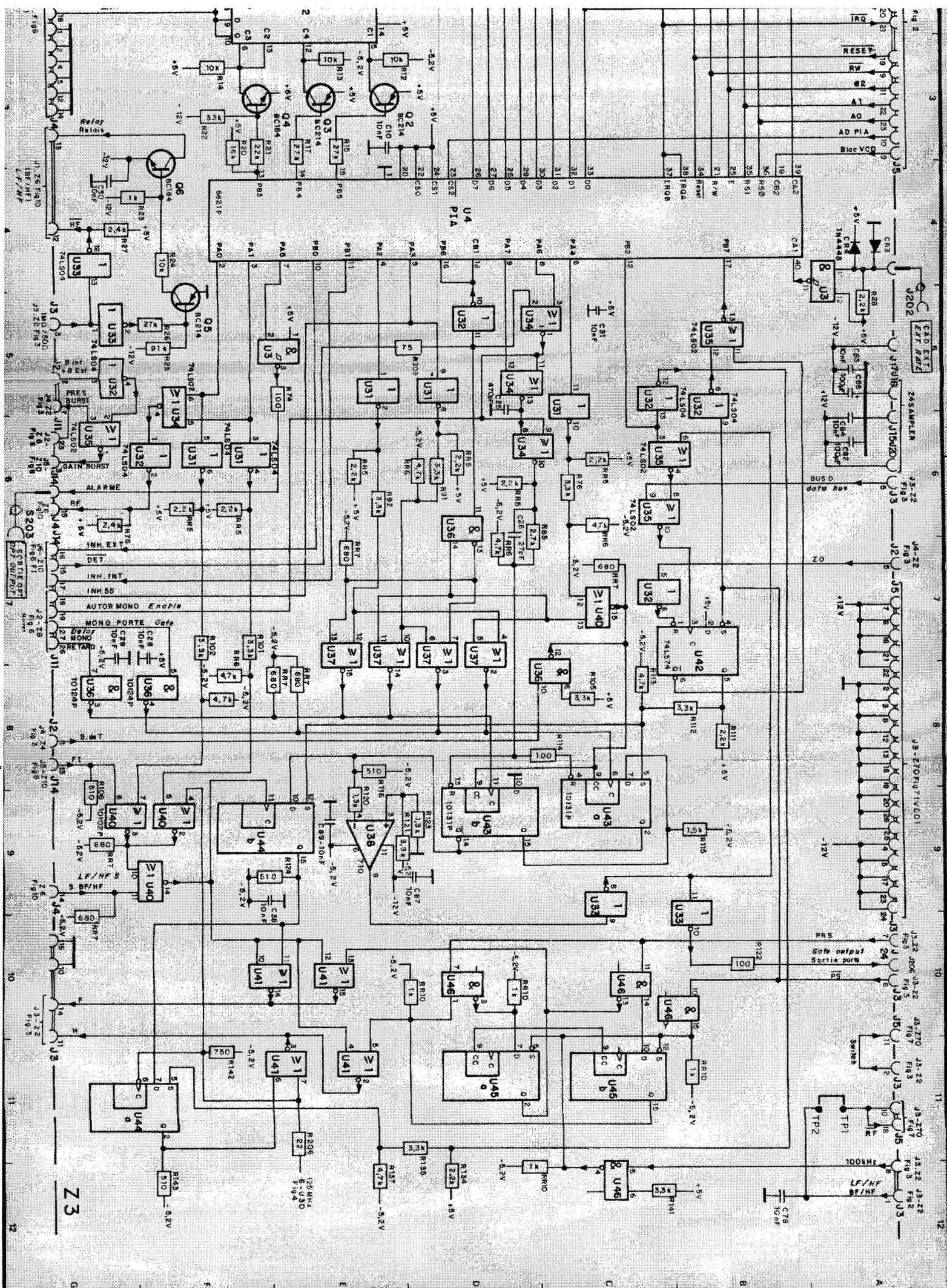
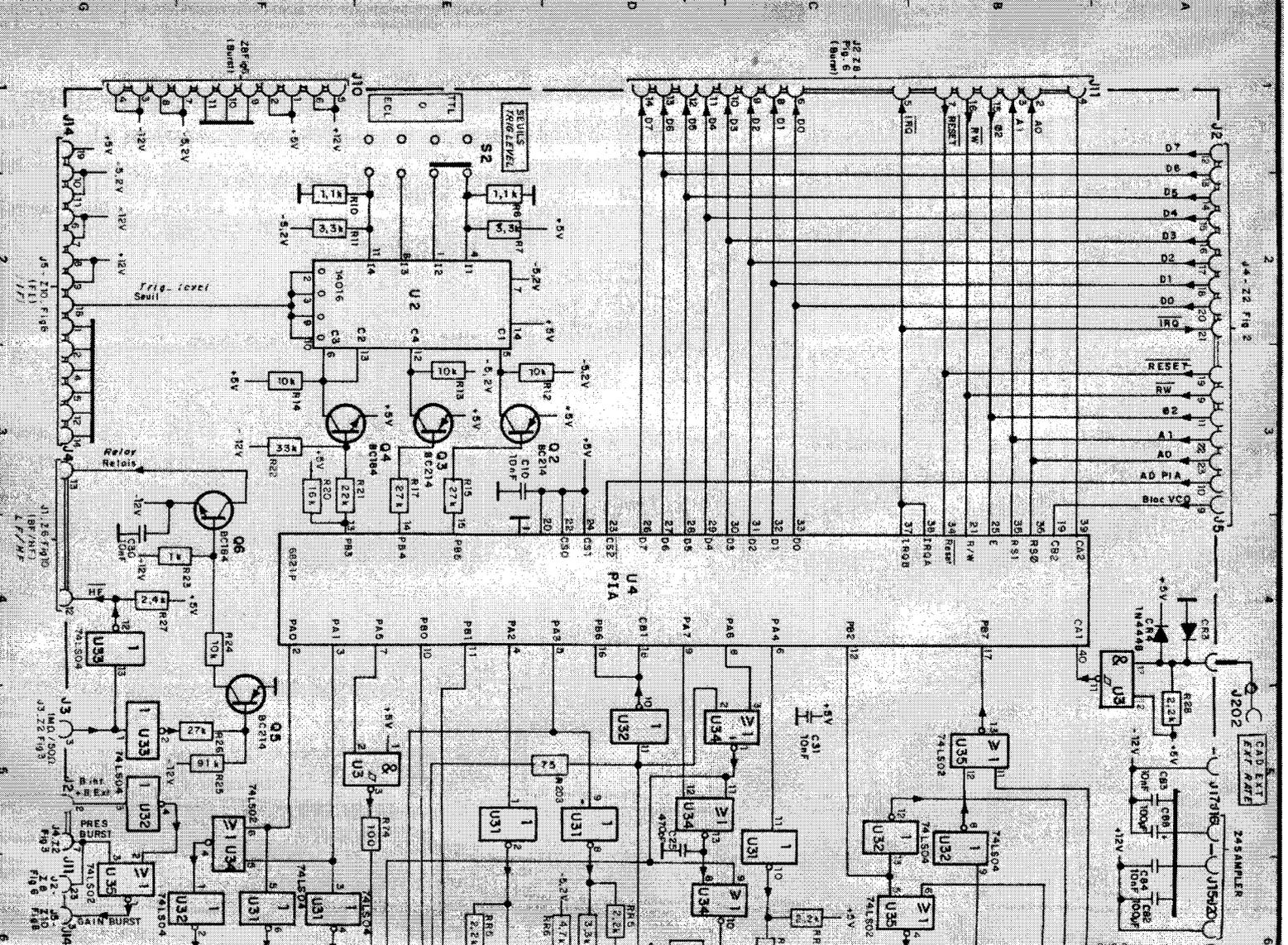
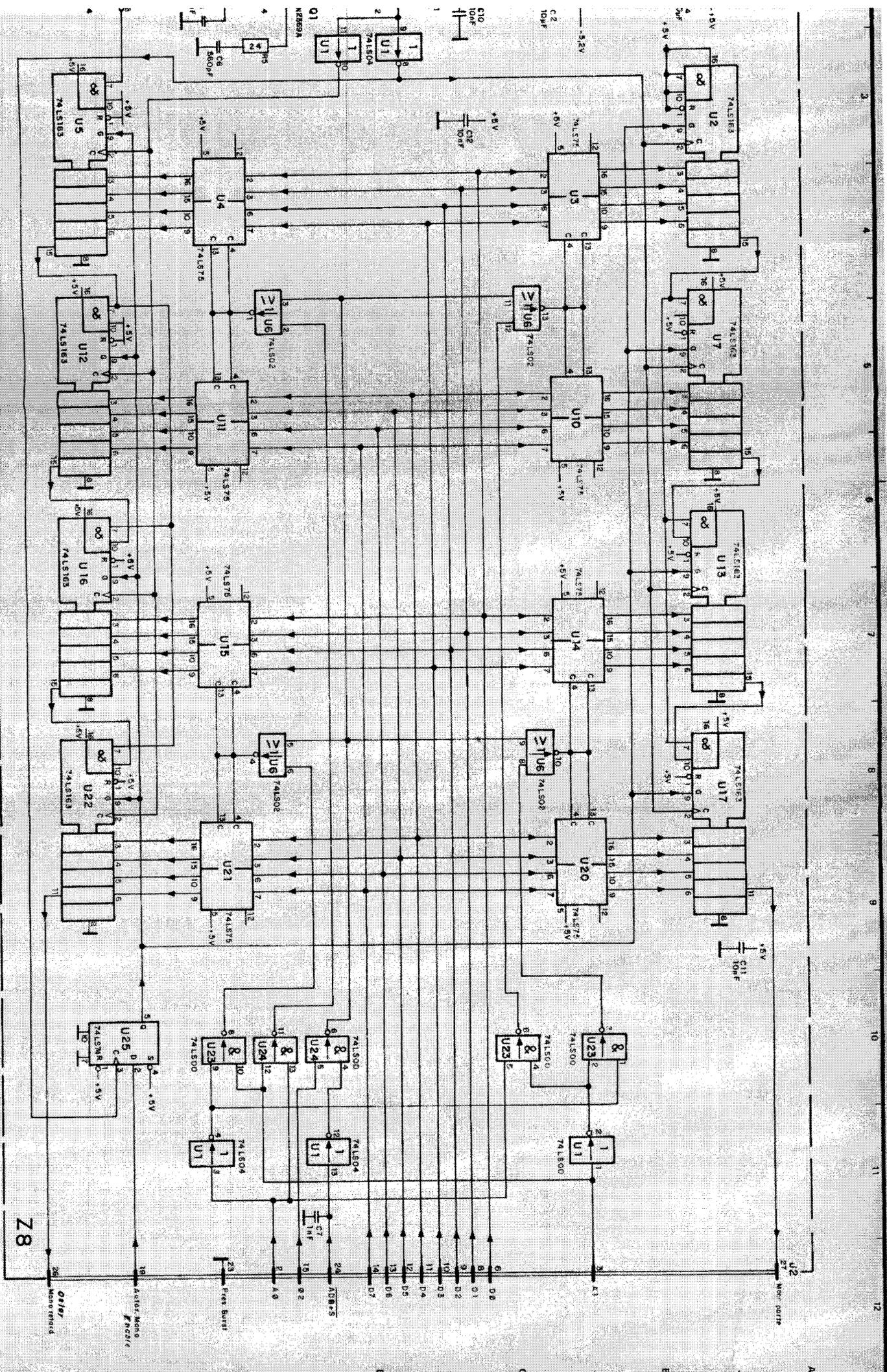


Fig 5 COMMANDE DE COMPTAGE

COUNTING CONTROL

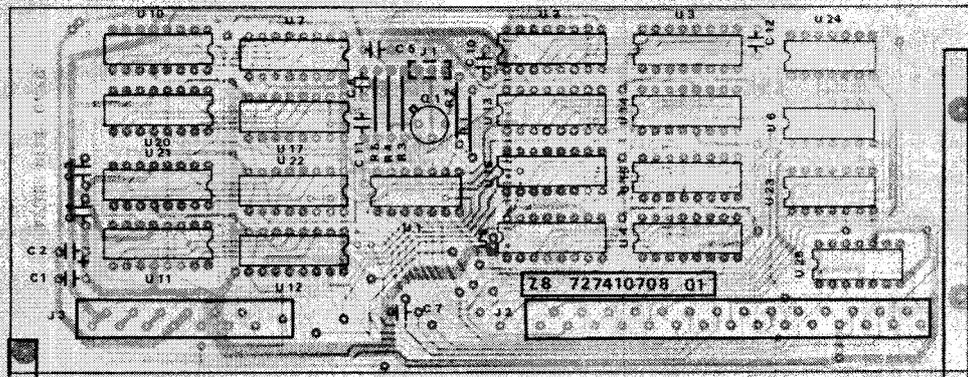
V. 0004
25.12.82



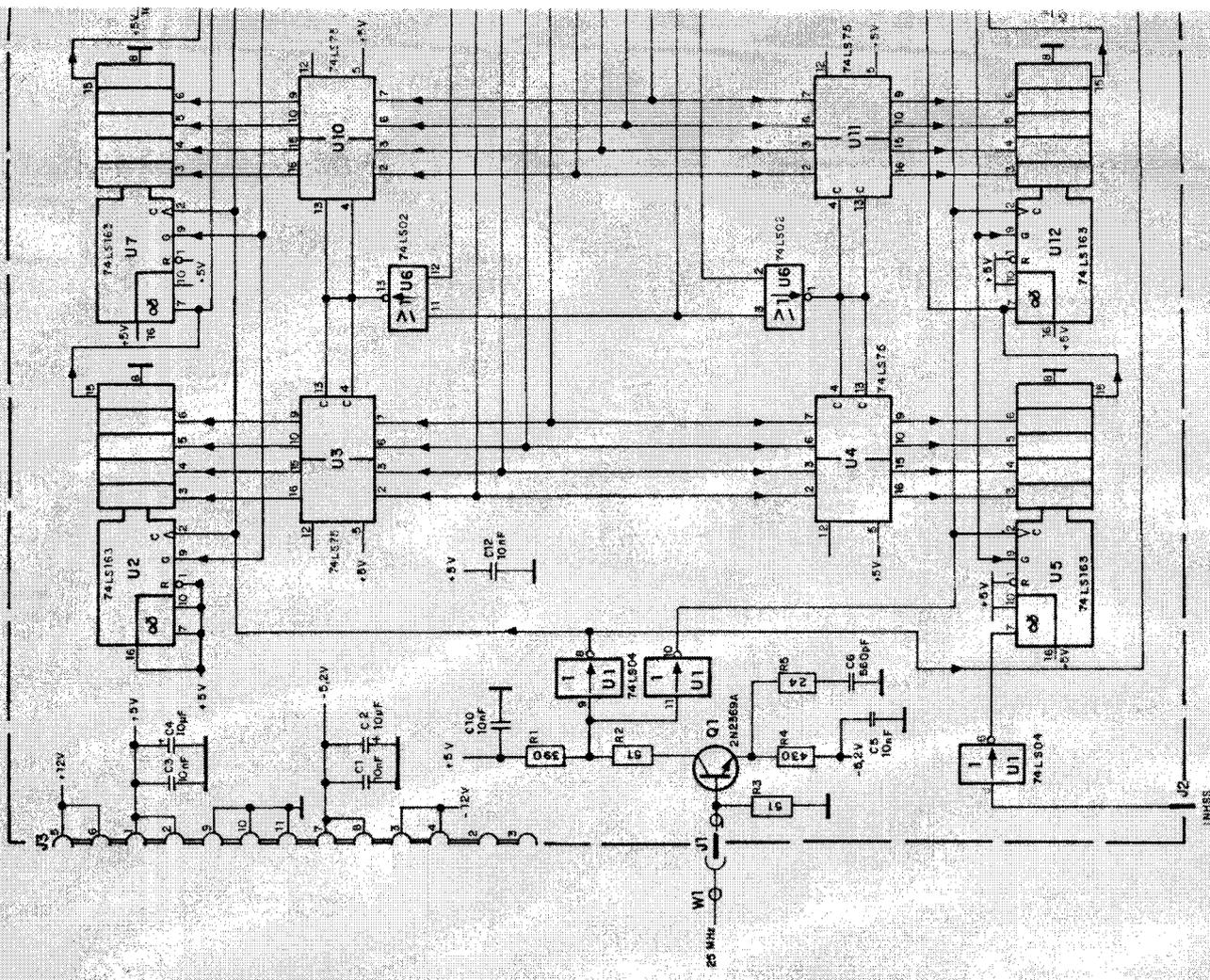


BURST

Fig 6



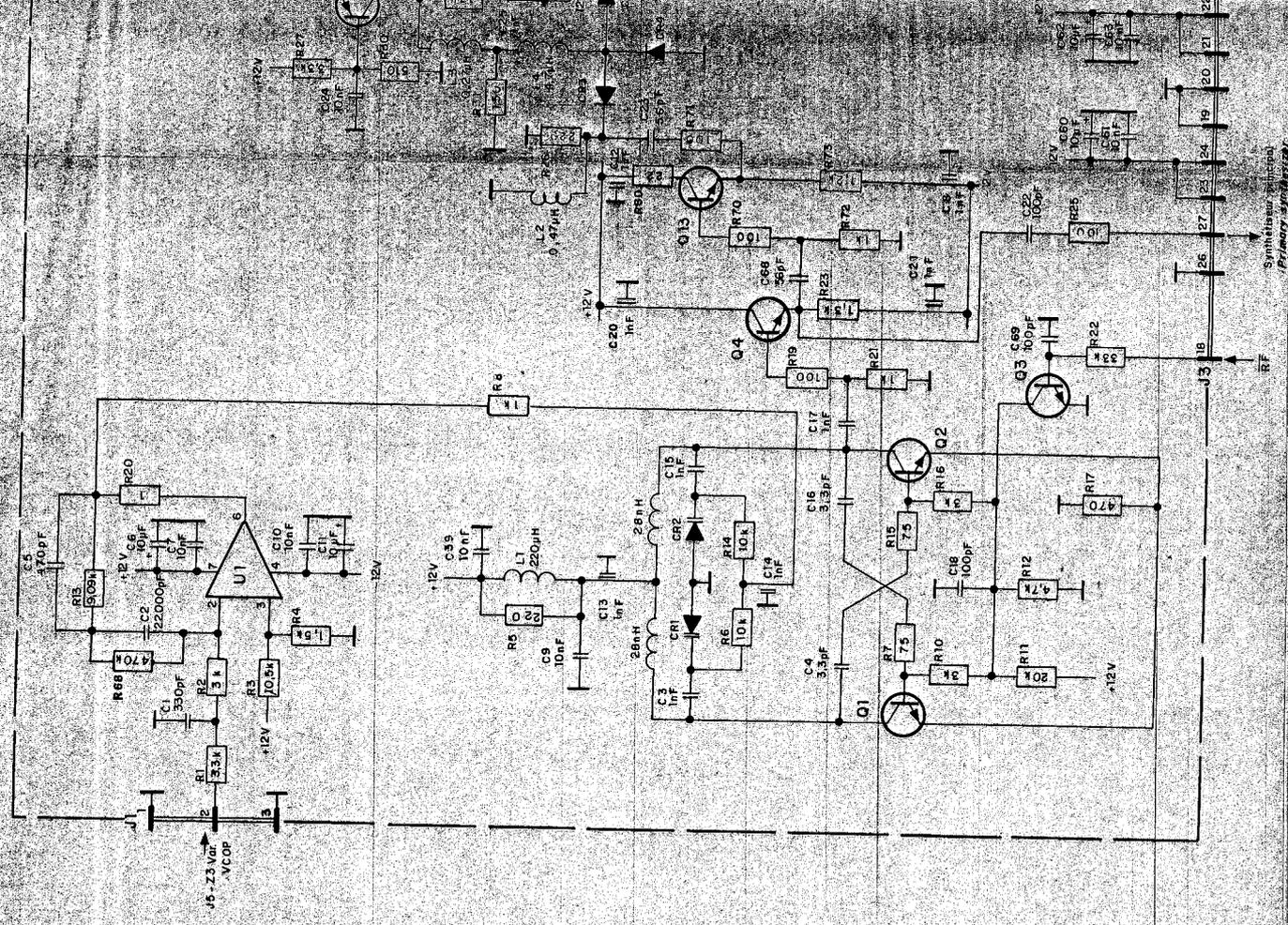
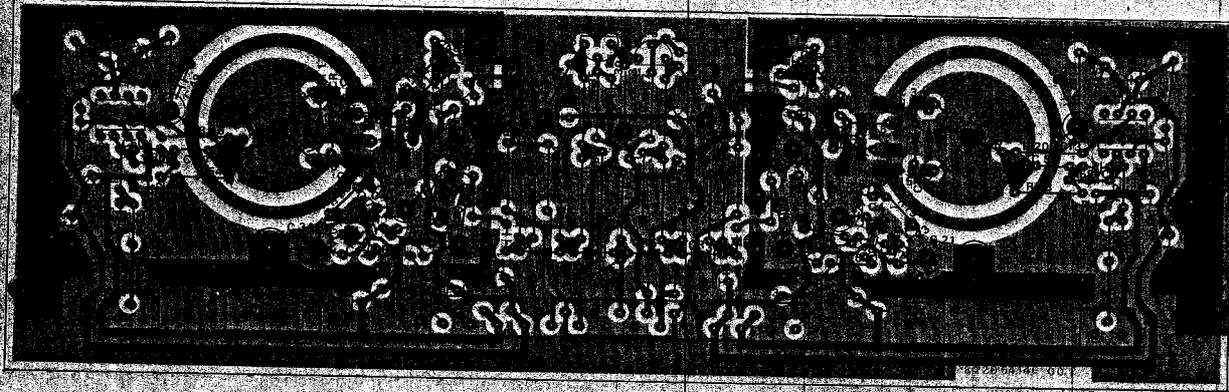
CIRCUIT Z8



Walter
03-12-82

2741

ENERTEC
Schlumberger



CIRCUIT Z70

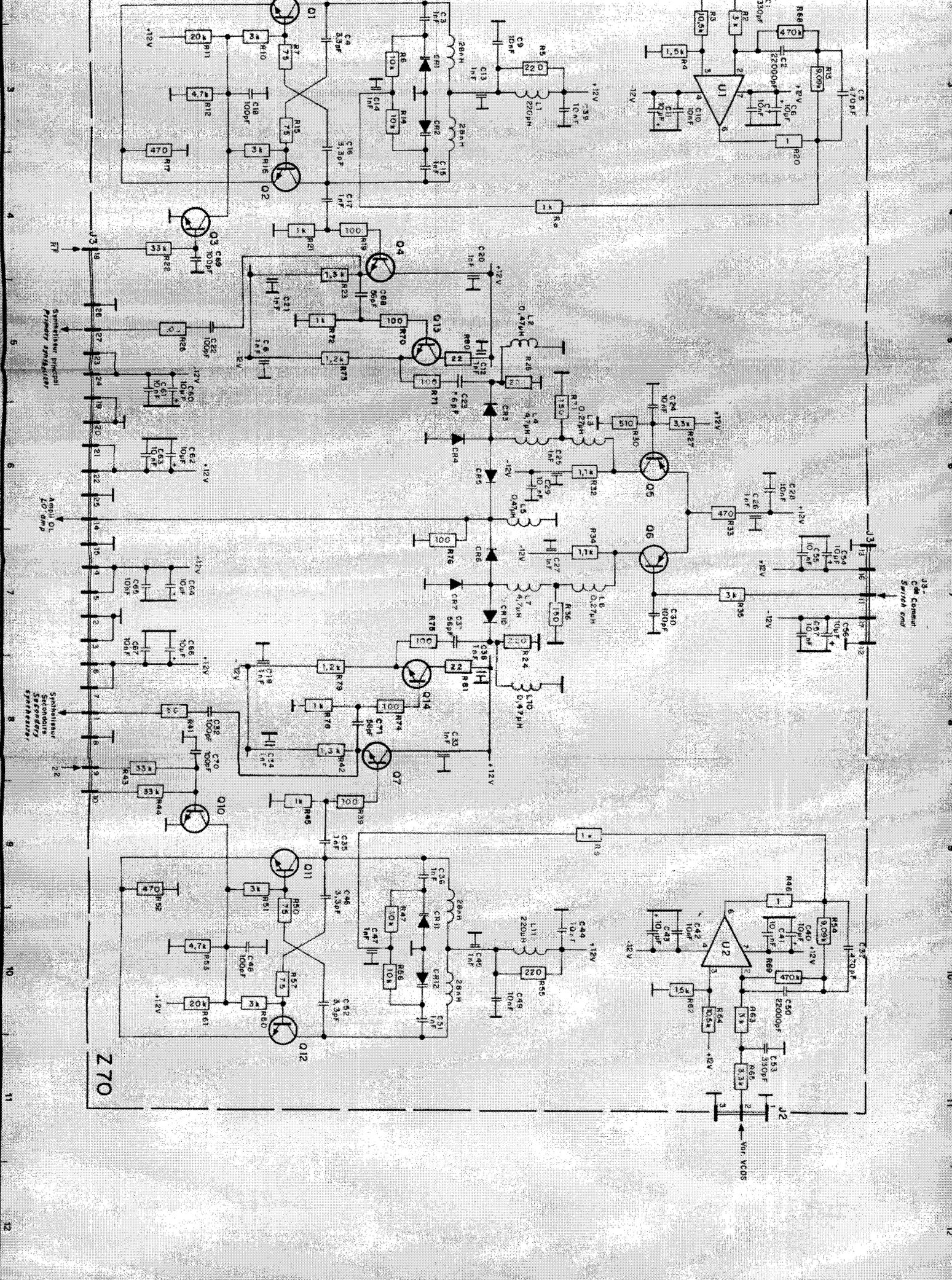


Fig. 7 OSCILLATEUR PRINCIPAL ET SECONDAIRE - COMMUTATEUR VCO
PRINCIPAL AND SECONDARY VCO SWITCH

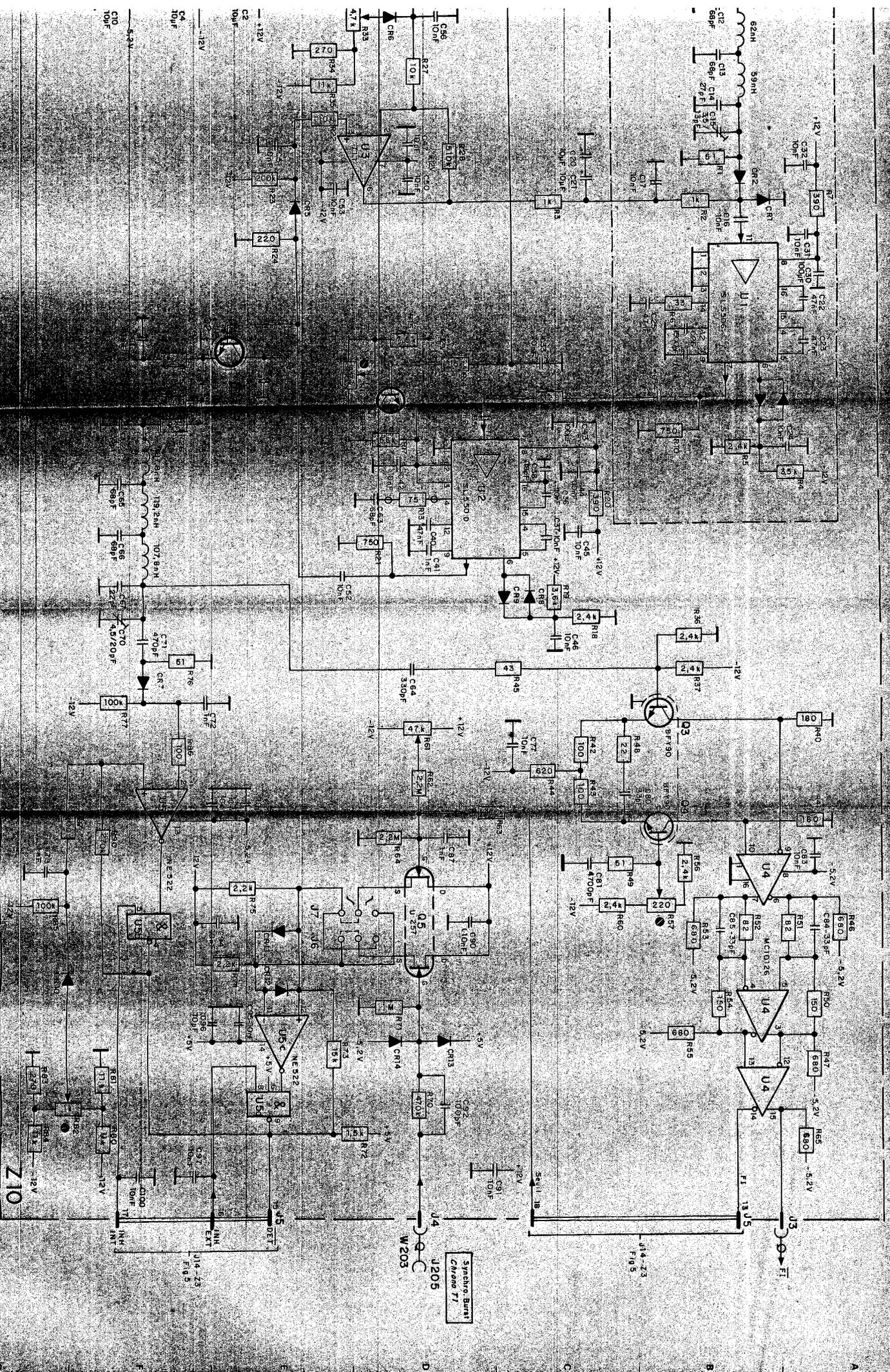
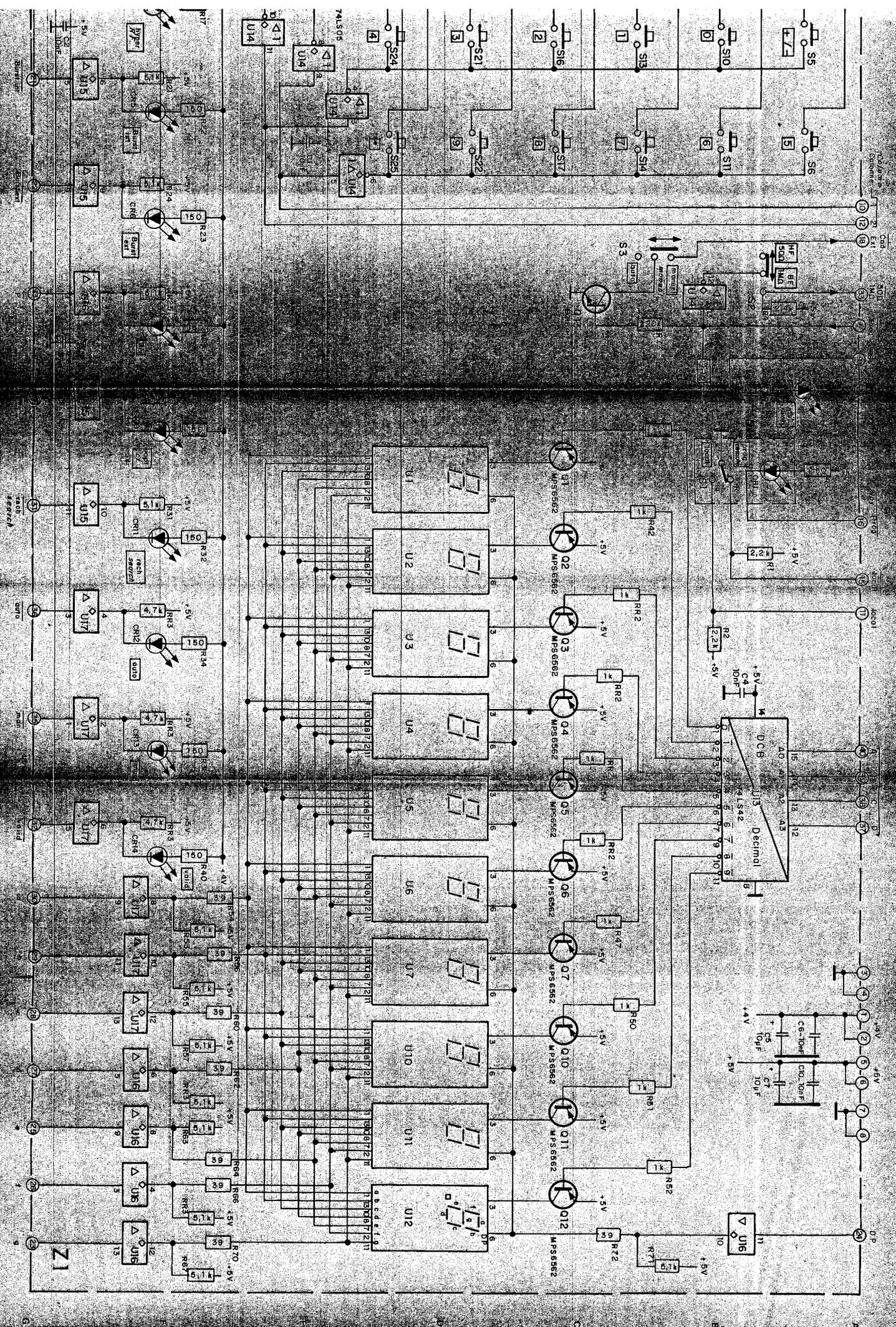
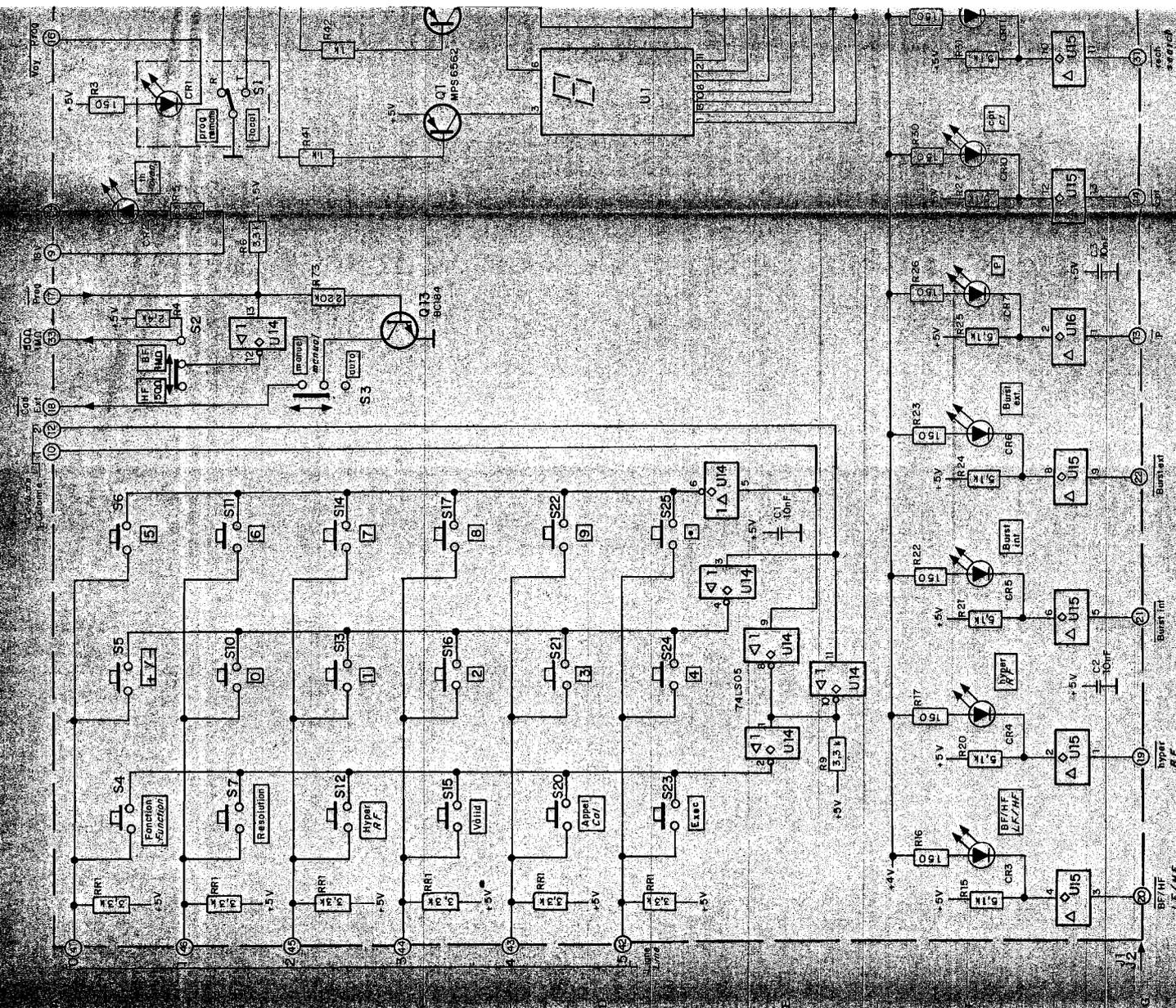


FIG 8 AMPLIFICATEUR FI

IF AMPLIFIER





8. 20. 1977
 23-10-77

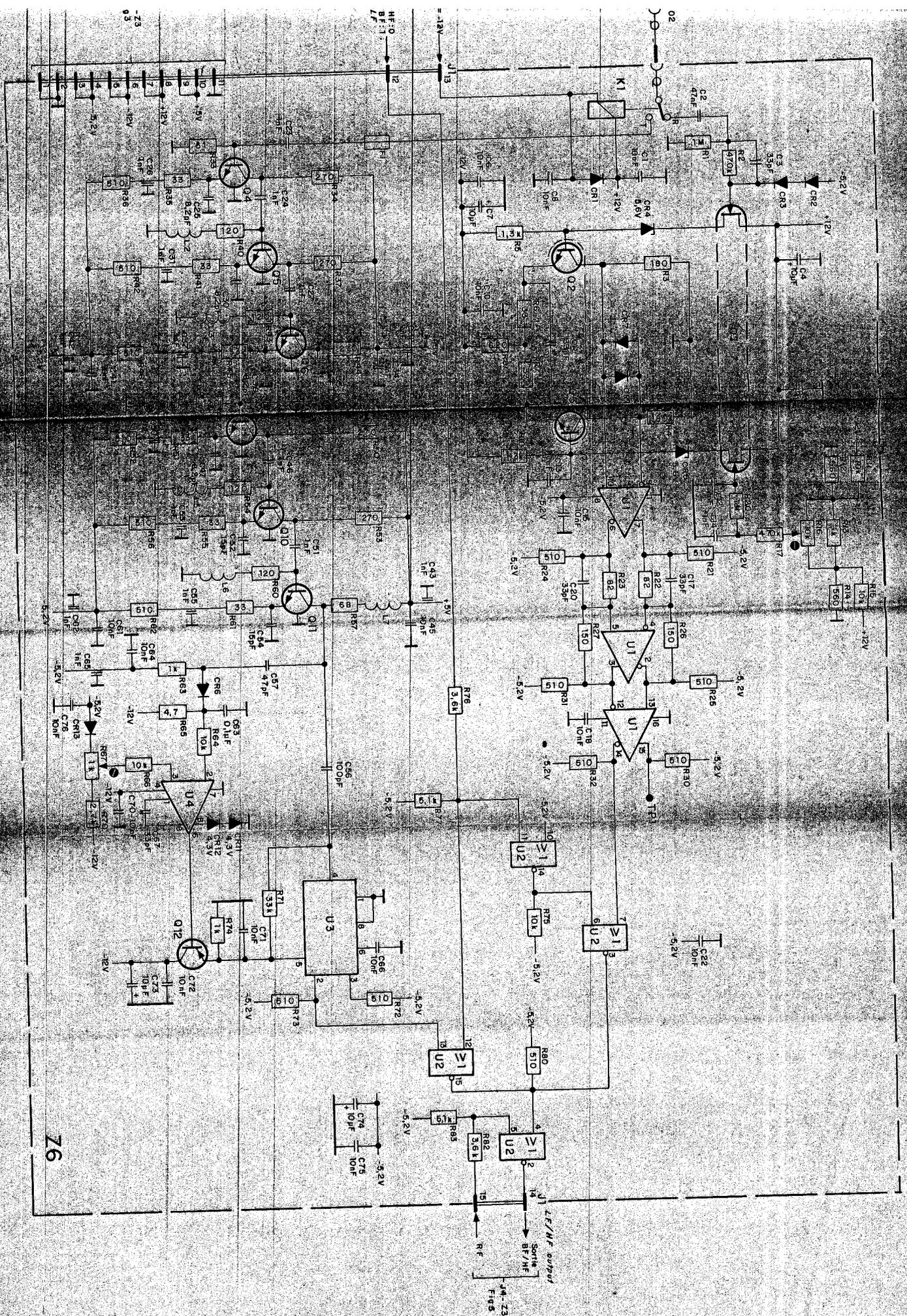
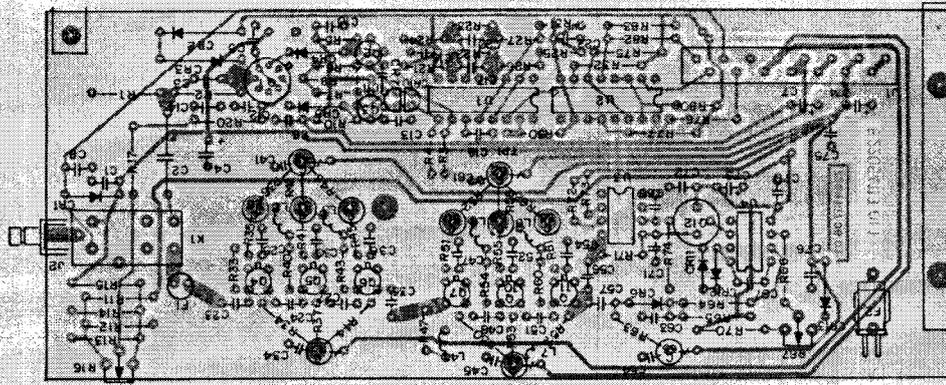
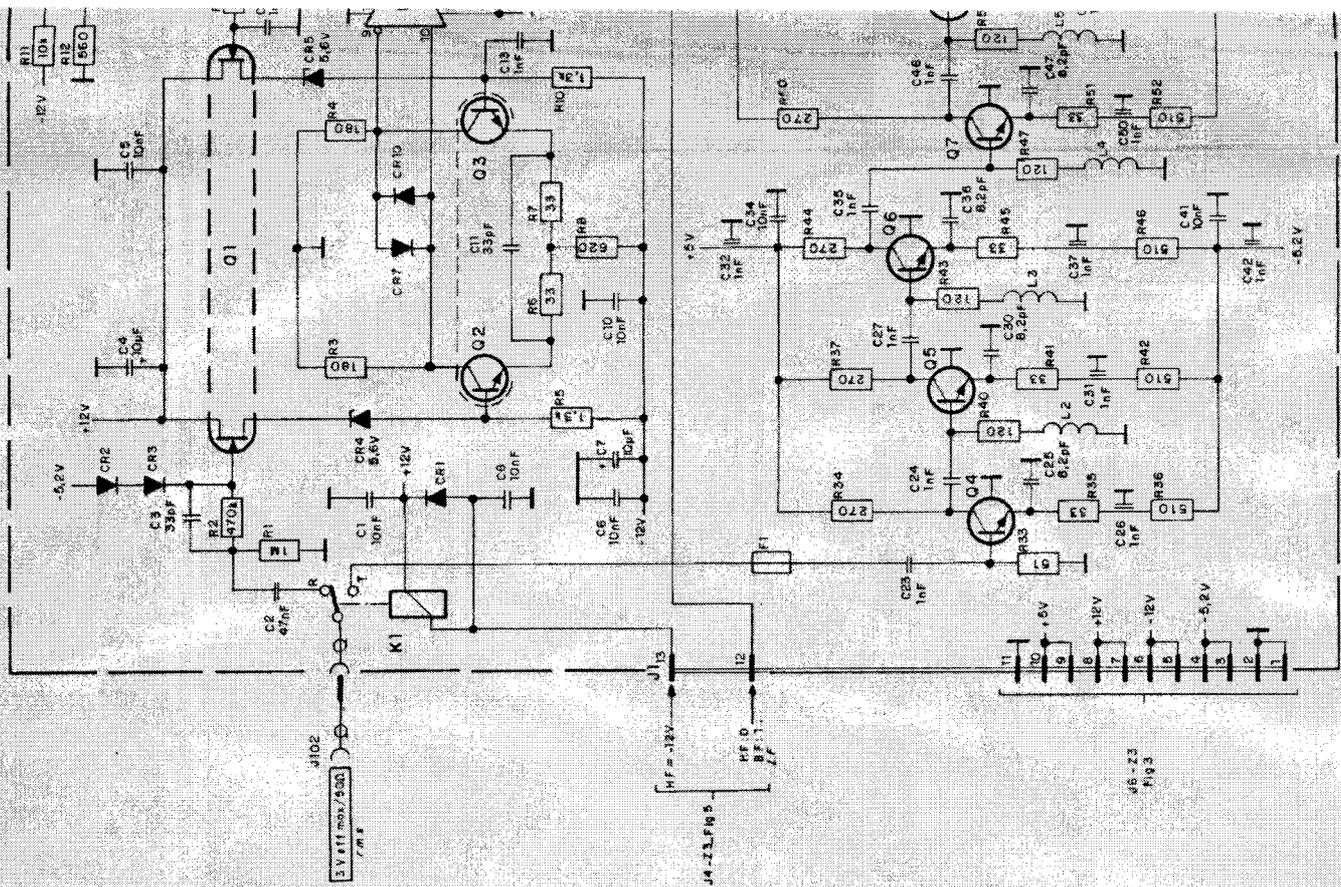


FIG 10 VOIE BF/HF (OPTION)

LF / HF CHANNEL



CIRCUIT Z6



46-23
Fig 3

23.12.80

2741

ENERTEC
Schlumberger

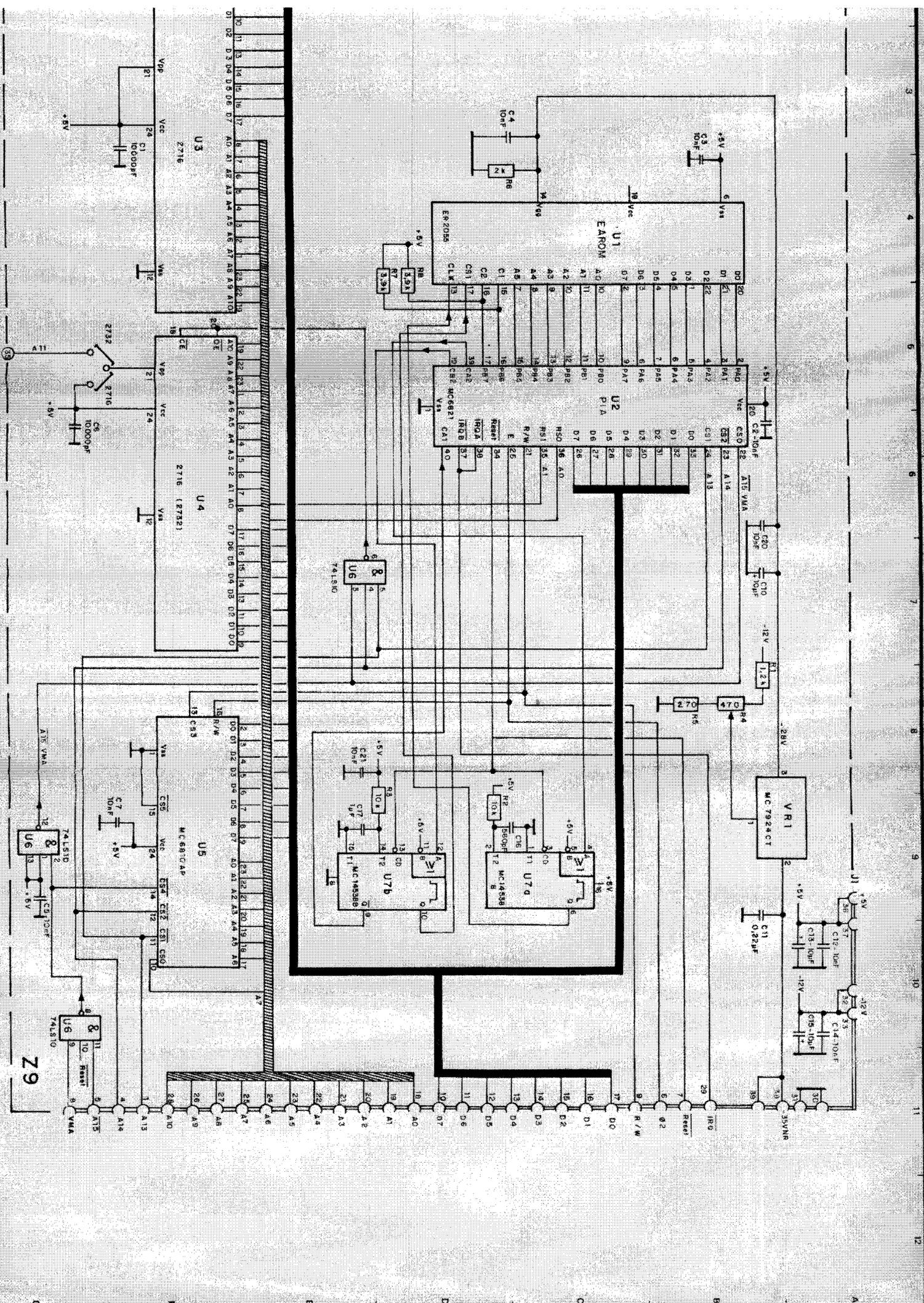
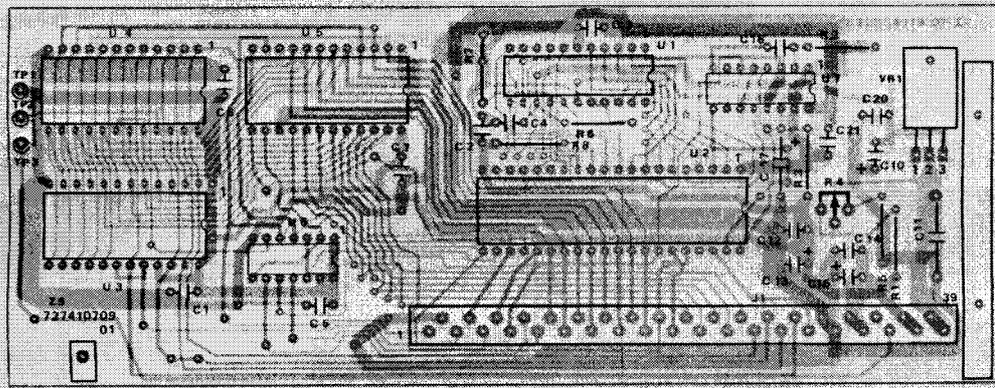
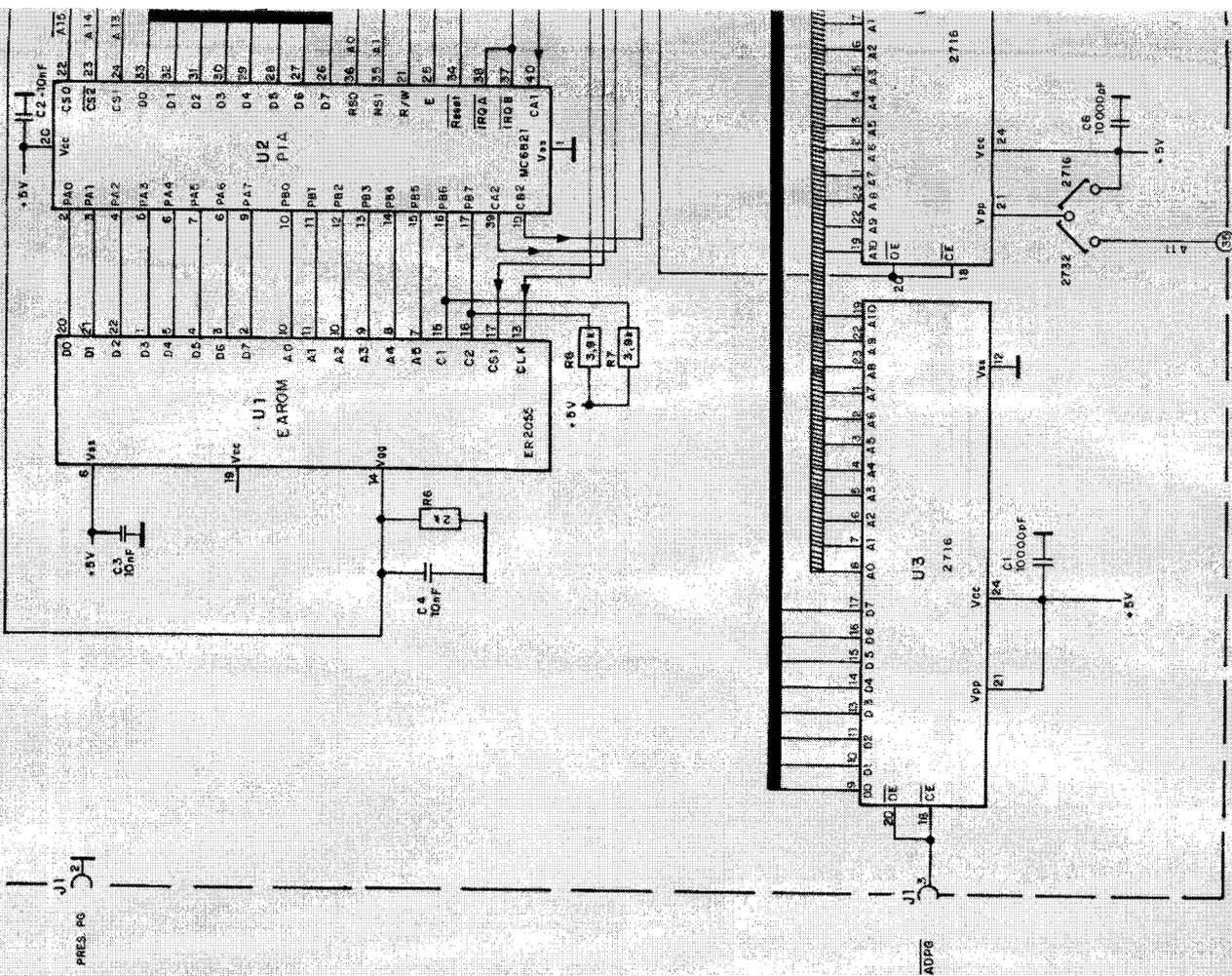


Fig11 CARTE PROGRAMME (OPTION)

(OPTION) PROGRAM PCB



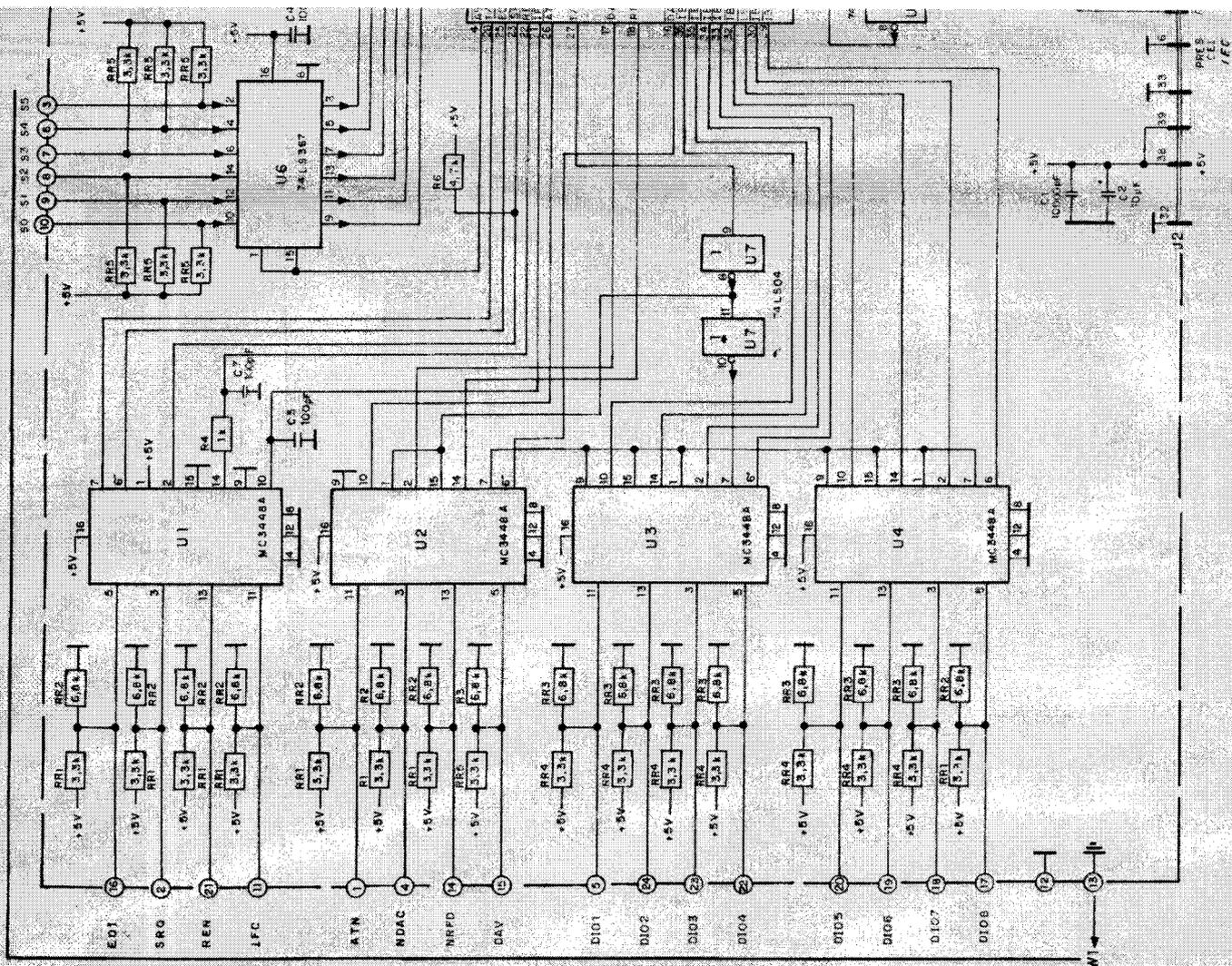
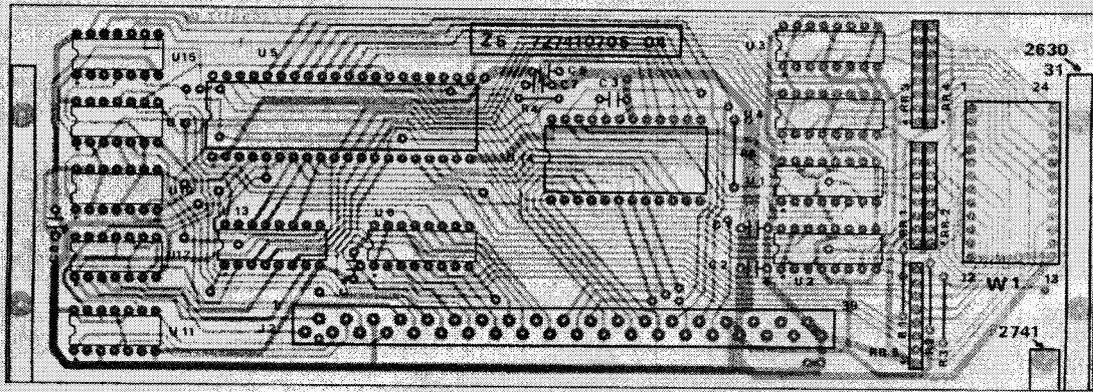
CIRCUIT 29



23/12/82

2741

ENERTEC
Schlumberger



W. Allen
23.12.92

2630-2631, 2741

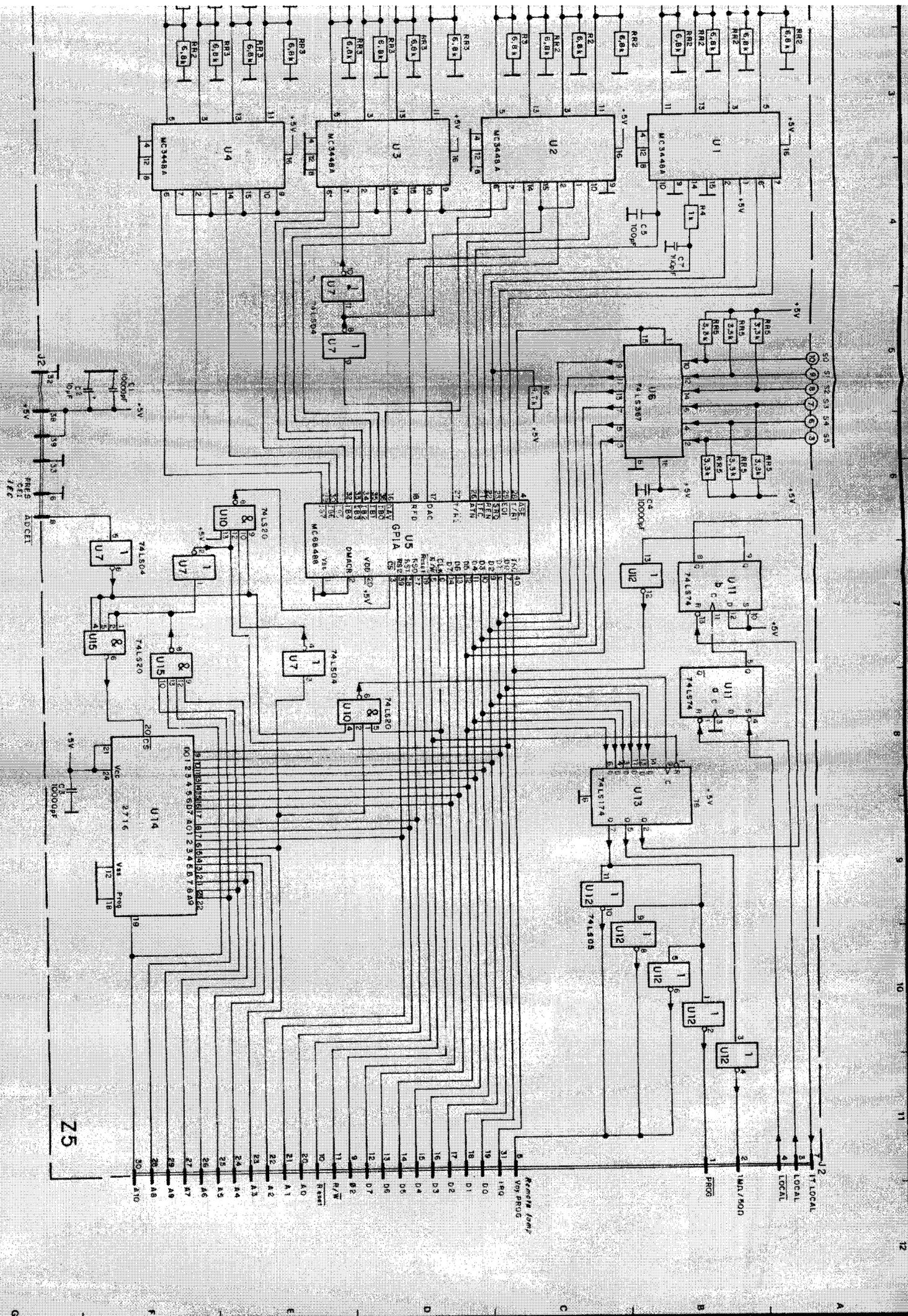


Fig.12 CARTE CEI (OPTION)

(OPTION) IEC PCB

23.12.82
R. J. B. B.

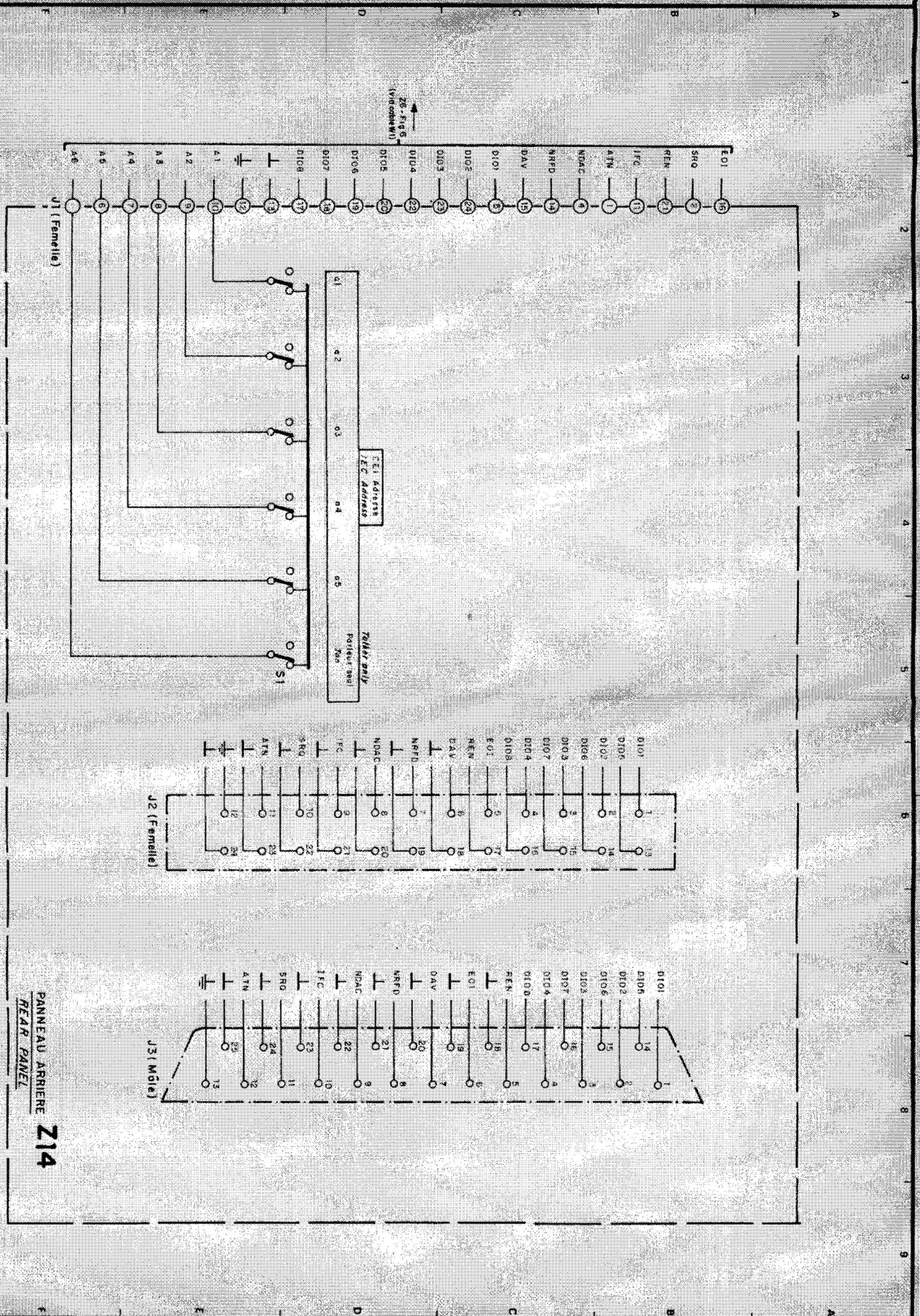
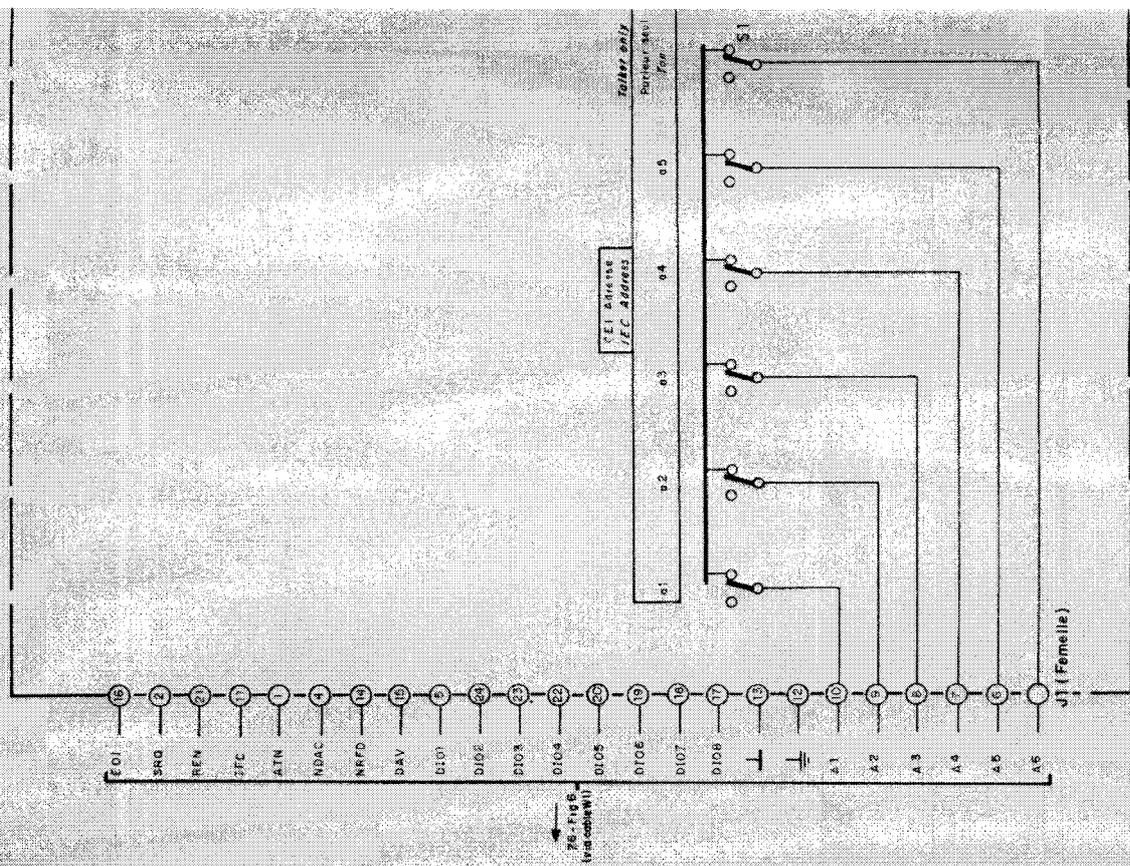
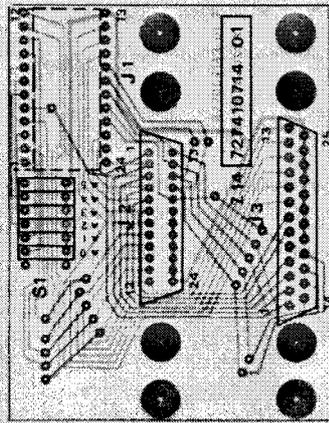


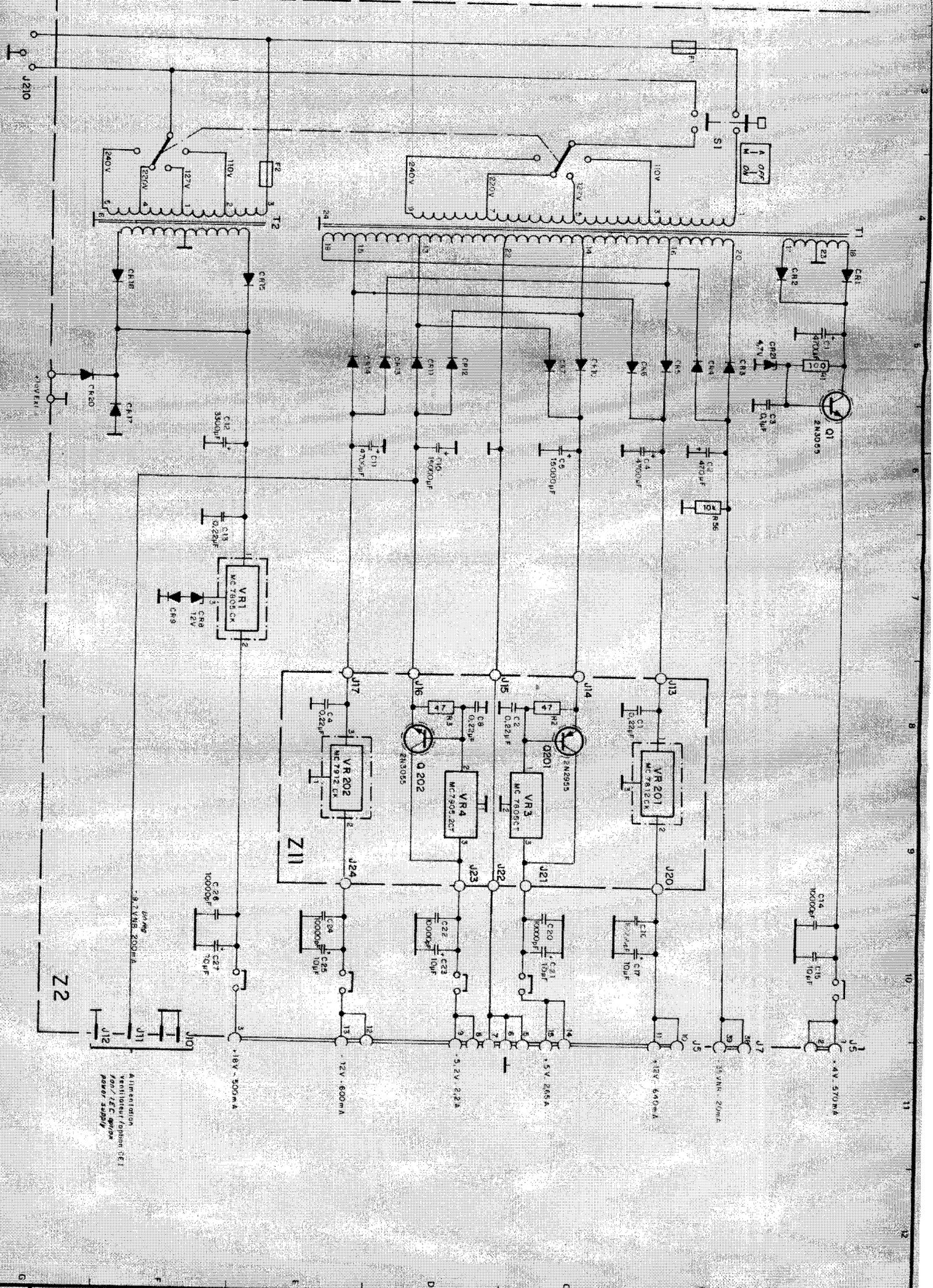
Fig 13 INTERCONNEXION CEI IEC INTERCONNECTION



Walla
23.12.82

2630 - 2631, 2741

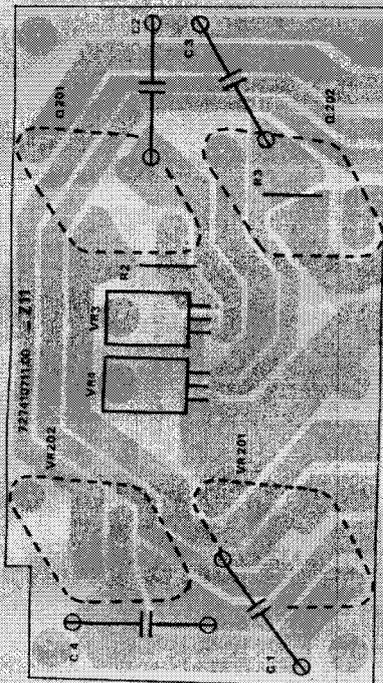
ENERTEC
Schlumberger



Alimentation
 Ventilateur (option) 0.21
 pour 2500g

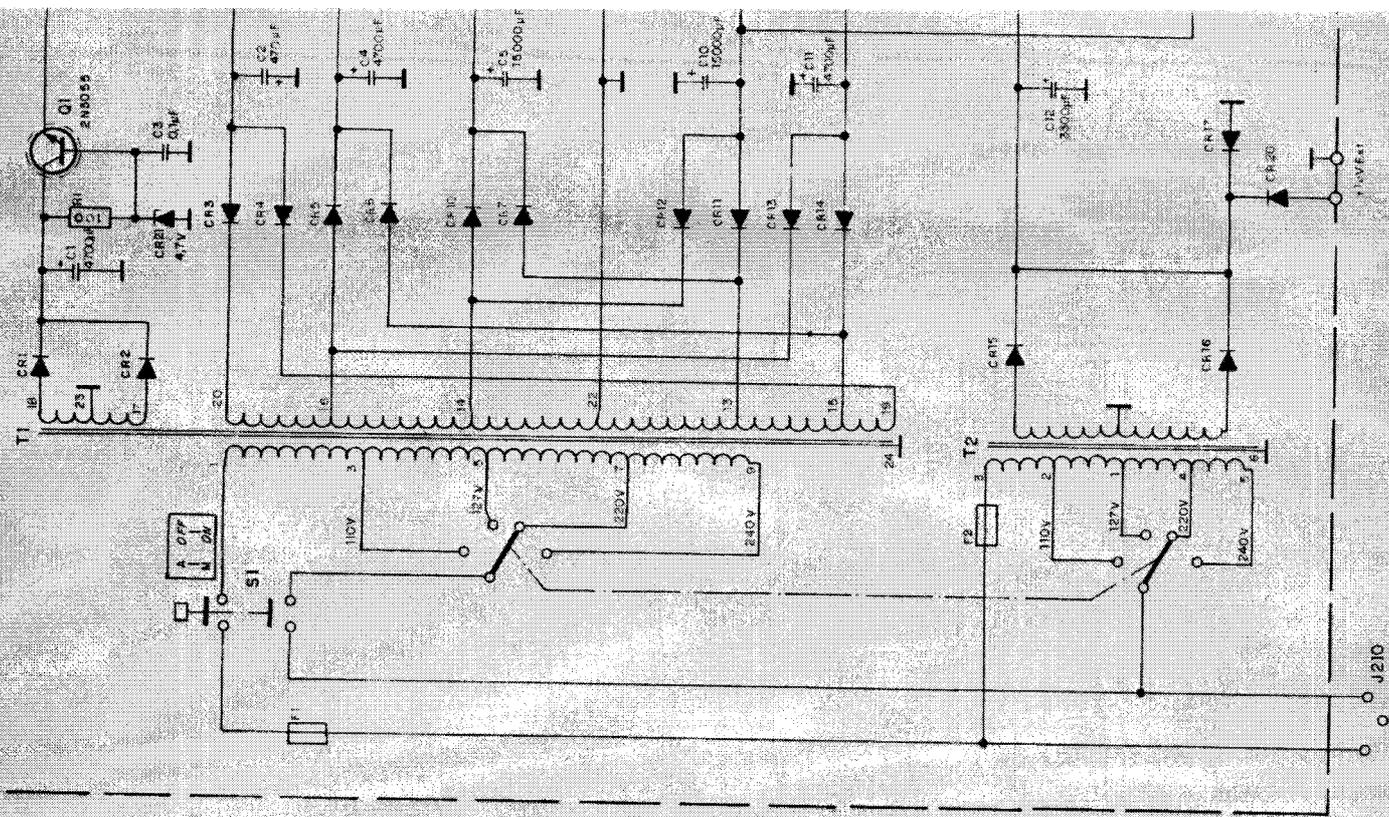
Fig.14 ALIMENTATION

POWER SUPPLY



CIRCUIT Z11

AD/000
23.12.82



6
5
4
3
2
1
A
B
C
D
E
F
G