

I - INTRODUCTION.

La technologie des transistors a, en elle-même, relativement peu d'importance pour l'utilisateur. Cependant, elle peut avoir des répercussions sensibles sur telle ou telle qualité demandée: prix, puissance dissipable de la jonction, comportement aux fréquences élevées. Les articles techniques traitent de problèmes concernant des transistors d'une technologie particulière et leurs conclusions ne sont pas automatiquement applicables à des transistors d'un autre mode de fabrication. Les feuilles de caractéristiques fournies par les constructeurs, précisent le type de réalisation utilisé et il convient de comprendre de quoi il s'agit.

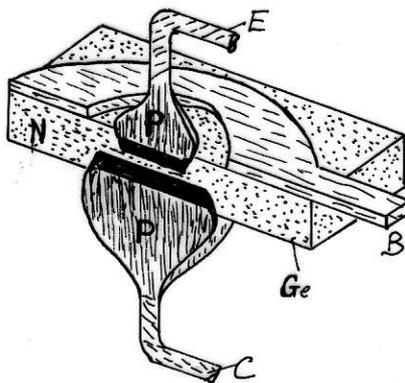
Nous examinerons ici les principales technologies qui se sont succédées.

II - LE PROCEDE D'ALLIAGE.

Le transistor allié s'obtient à partir d'une pastille de germanium convenablement dopée (par exemple de type N), un morceau d'indium est disposé sur cette pastille. L'ensemble est chauffé à 500 ou 600°C. L'indium fond et dissout le germanium, créant une solution d'indium-germanium. La quantité de germanium dissous dépend de la température.

Lors du refroidissement, la solution se solidifie et le germanium dissous se recristallise, habituellement, sous la forme d'une couche déposée sur le germanium non attaqué. Cette couche est fortement dopée par l'indium et forme une jonction PN avec la pastille de germanium de type N. Il existe donc une frontière bien nette entre zones N et P. Par contre, la profondeur de pénétration dans la pastille de germanium dépend beaucoup de l'étalement en surface de la bille d'indium au moment de la fusion.

Les jonctions émetteur-base et collecteur-base sont formées par le même procédé, il en résulte que les jonctions peuvent se rejoindre si l'épaisseur de germanium est insuffisante. On est donc limité à une épaisseur minimale de la pastille; si l'épaisseur de base est grande, le temps de transit est élevé ce qui implique un comportement assez mauvais aux fréquences élevées.

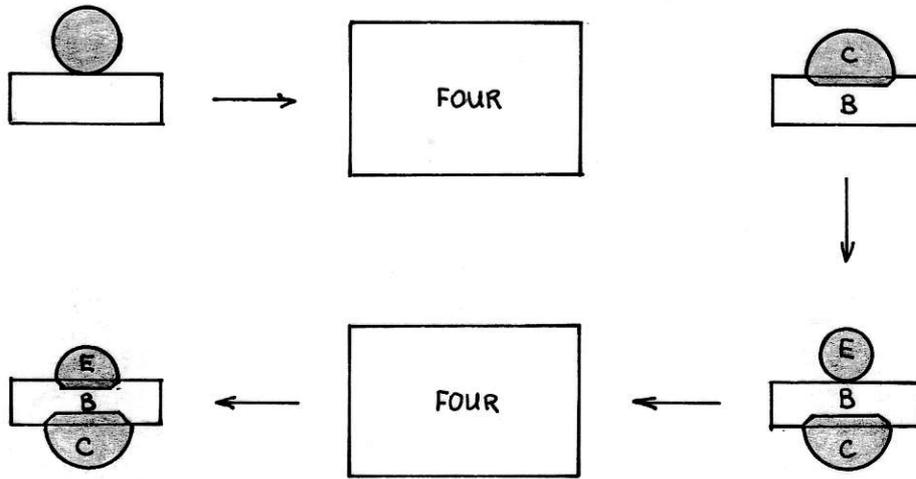


Par ce procédé, il est possible d'avoir des surfaces de jonctions assez élevées, donc des puissances élevées. La technique d'alliage permet d'obtenir des transistors de puissance.

Ces transistors sont essentiellement au germanium et du type PNP.

- Germanium parce qu'il est plus facile d'obtenir une bonne pureté de cristal avec le germanium qu'avec le silicium; et aussi parce que le silicium nécessite des températures élevées et lors du refroidissement il se produit des défauts physiques aux niveaux des jonctions.

- PNP parce que l'indium (impureté du type P) s'allie particulièrement bien avec le germanium.

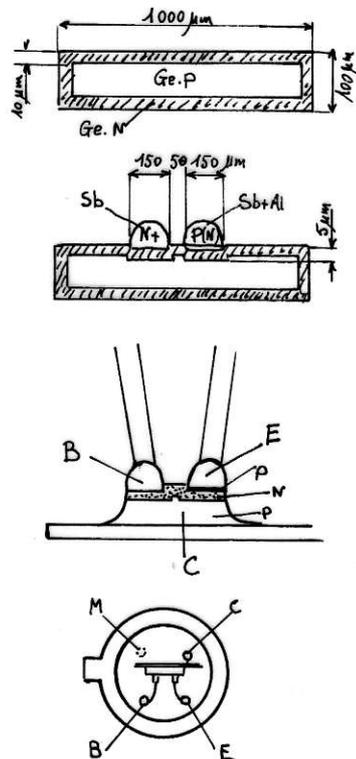


III- LES PROCEDES DE DIFFUSION.

1°) Le transistor "Drift".

Lorsque la tension est appliquée entre collecteur et base, la largeur de la barrière collecteur base augmente, principalement du côté le plus faiblement dopé. L'épaisseur de base "électrique" est ainsi plus faible que l'épaisseur de base mécanique. L'idée est donc venue de réaliser sur une pastille de départ presque intrinsèque une base très mince, obtenue en plaçant la pastille de départ dans un four à atmosphère et à température soigneusement contrôlées. En exposant ainsi la pastille à une atmosphère constituée de vapeur d'impuretés de type N, celles-ci diffusent dans la pastille. La profondeur de pénétration peut être soigneusement contrôlée et des épaisseurs de 0,5 à 20µm sont réalisées. Les jonctions émetteur-base et collecteur-base sont formées par alliage. La zone base est ainsi fortement dopée au voisinage de l'émetteur et très faiblement au voisinage du collecteur, ce qui crée un champ accélérateur interne. (d'où le nom de Drift). Il en résulte une diminution du temps de transit

Ces transistors sont utilisés jusqu'à des fréquences de l'ordre de 100 MHz.



2°) Le transistor "Mesa" au germanium.

Mesa veut dire table en Espagnol, c'est également le nom donné à certaines montagnes du Mexique pour leur aspect tabulaire. On considère que les pastilles terminées, grossies presque à l'infini, ont un profil comparable à celui de ces montagnes.

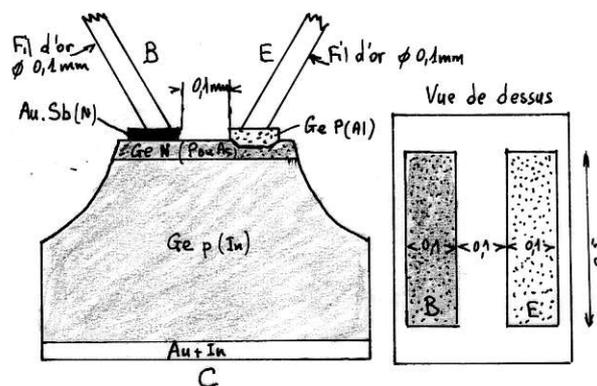
On part d'une pastille de germanium, dopée P à l'indium, on diffuse en phase vapeur, soit du phosphore, soit de l'arsenic. On obtient une couche N de 2 μ m environ. Il faut roder une face de la pastille pour éliminer la zone diffusée. On dépose par évaporation, de l'aluminium pour former la jonction émetteur-base et de l'or-antimoine pour le contact de base.

La pastille est placée au four, sous atmosphère légèrement réductrice. L'or-antimoine fond et forme avec le germanium de surface un contact ohmique de sortie, c'est la connexion de base. L'aluminium fond également et constitue un alliage avec le germanium. La partie recristallisée comprend la jonction d'émetteur. On soude sur ces bandes les fils d'or de sortie E et B.

La pastille de germanium P est soudée au moyen d'une feuille d'or ou indiumé sur l'embase du boîtier.

On dégage les jonctions par attaque chimique, puis après un lavage soigné et un séchage prolongé, on protège la pastille par un vernis et on ferme le boîtier.

L'épaisseur de la base est d'environ 1 μ m.



Cette fabrication est utilisée pour les transistors H.F. et à commutation rapide au germanium PNP.

3°) Le transistor "Mesa" au silicium.

On part d'une rondelle de silicium légèrement dopée N au phosphore; après rodage elle est diffusée également au phosphore afin d'obtenir en surface une zone N+. Une face de la rondelle est rodée pour éliminer la couche diffusée. On protège l'autre face par une couche de silice (SiO₂). On diffuse à nouveau la face disponible avec du gallium P, sous une épaisseur de 5 μ m. On élimine la couche de silice devenue sans objet.

On dépose par évaporation cathodique, avec des caches appropriés, de l'or-antimoine (N) sur la partie qui sera l'émetteur. Puis avec d'autres caches on dépose de l'aluminium-argent (P) sur la partie constituant la base. La rondelle est passée au four sous atmosphère légèrement réductrice. Sous l'or-antimoine il se forme la jonction d'émetteur, sous l'aluminium il se forme un simple alliage ohmique qui recevra le contact de base.

L'autre face de la rondelle est recouverte d'une feuille d'or-antimoine qui donnera le contact de collecteur.

Les jonctions sont dégagées par attaque chimique pour diminuer la capacité collecteur. On découpe ensuite la rondelle en transistors élémentaires. (on a l'habitude de fabriquer plusieurs transistors à la fois, couvrant toute la surface de la rondelle).

Cette fabrication donne d'excellents résultats en commutation pour des

intensités et des tensions élevées.

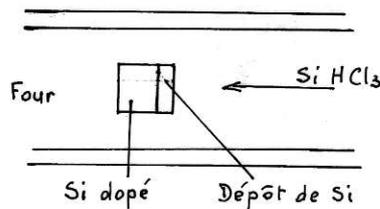
Dans les modèles de puissance on adopte une structure en "peigne" car pour des densités importantes de courant, les émetteurs ne sont efficaces que sur leurs bords (concentration élevée des porteurs sur les bords). Ces transistors sont NPN pour une raison de fabrication de l'oxyde et pour

4°) La technique d'épithaxie. (obtenir une fréquence élevée.

Le procédé précédent donne des transistors joignant les deux qualités puissance-fréquence, mais il est long. La méthode d'épithaxie permet de remédier à cet inconvénient.

On ajoute un peu de silicium pur sur du silicium dopé au lieu de doper beaucoup une certaine quantité de silicium. Pour ce faire, une pastille de silicium est placée dans un four, dans lequel circule par exemple un courant de trichlorosilane. A la température adéquate, le gaz se décompose et il se forme sur le silicium dopé un dépôt de silicium presque pur (le flot de gaz comporte toujours des impuretés). On obtient ainsi un dépôt de l'ordre de 10 μ m en une heure.

On peut ensuite achever le transistor par la méthode précédente.



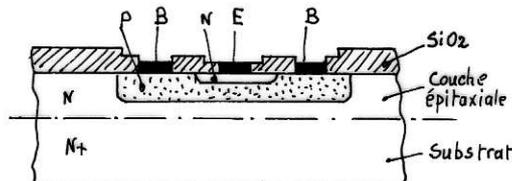
5°) Le transistor plan (plannar).

La structure Mesa offre le désavantage de laisser "à nu" la jonction collecteur-base. Le transistor plan remédie à ce défaut de la façon suivante: sur le bloc de silicium type N la base n'est diffusée que sur une petite surface définie à l'aide d'un masque d'oxyde (fig. a).



L'opération est renouvelée à l'aide d'un deuxième masque d'oxyde délimitant une surface plus petite pour l'émetteur (fig. b).

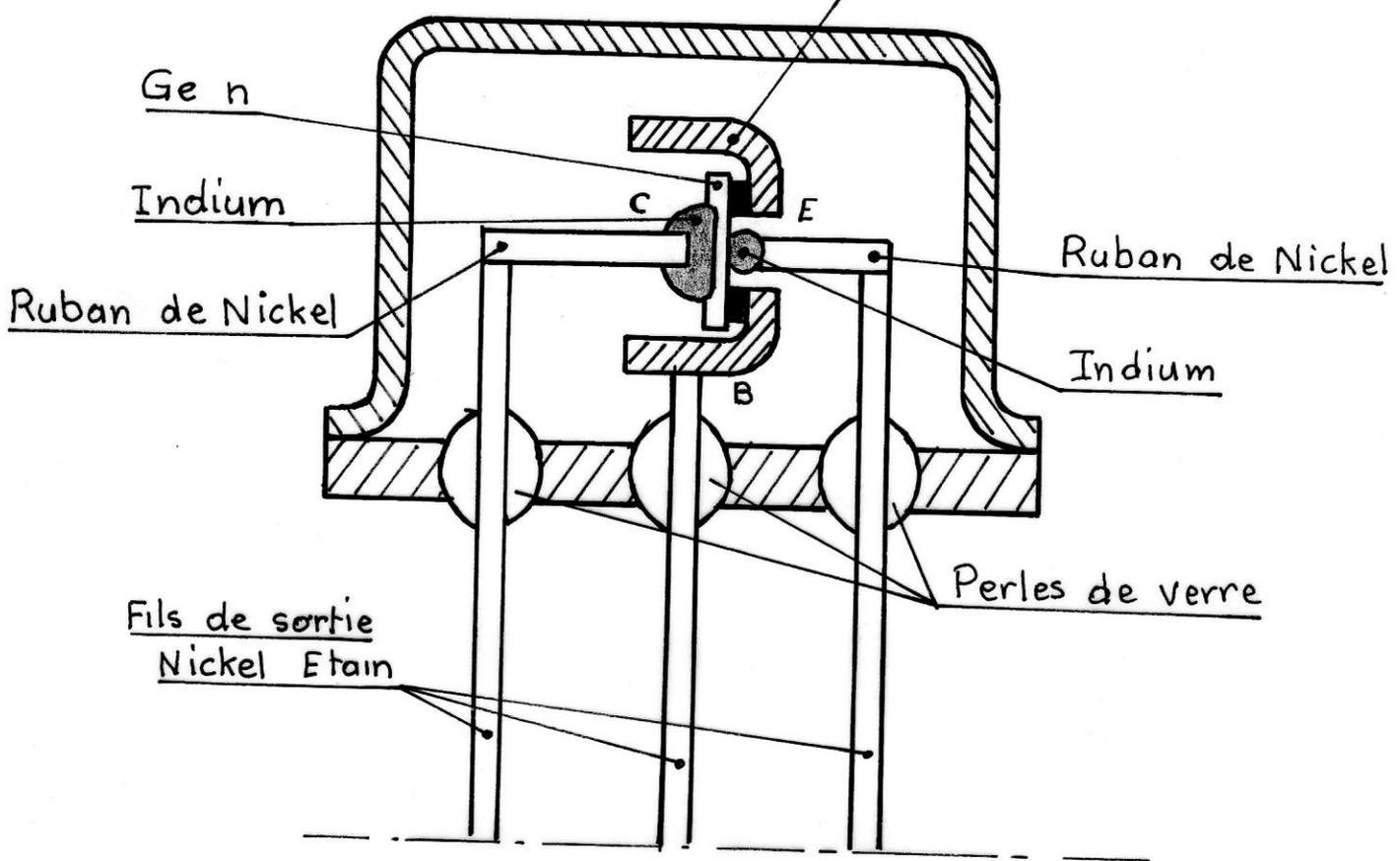
Au cours de cette opération la jonction collecteur-base se trouve automatiquement protégée et la surface de cette jonction limitée par construction. On peut faire des transistors plans épithaxiés.



Coupe d'un transistor plan-épithaxial NPN.

FABRICATION SCHEMATIQUE D'UN TRANSISTOR DE
FAIBLE PUISSANCE AU GERMANIUM PNP
PAR ALLIAGE

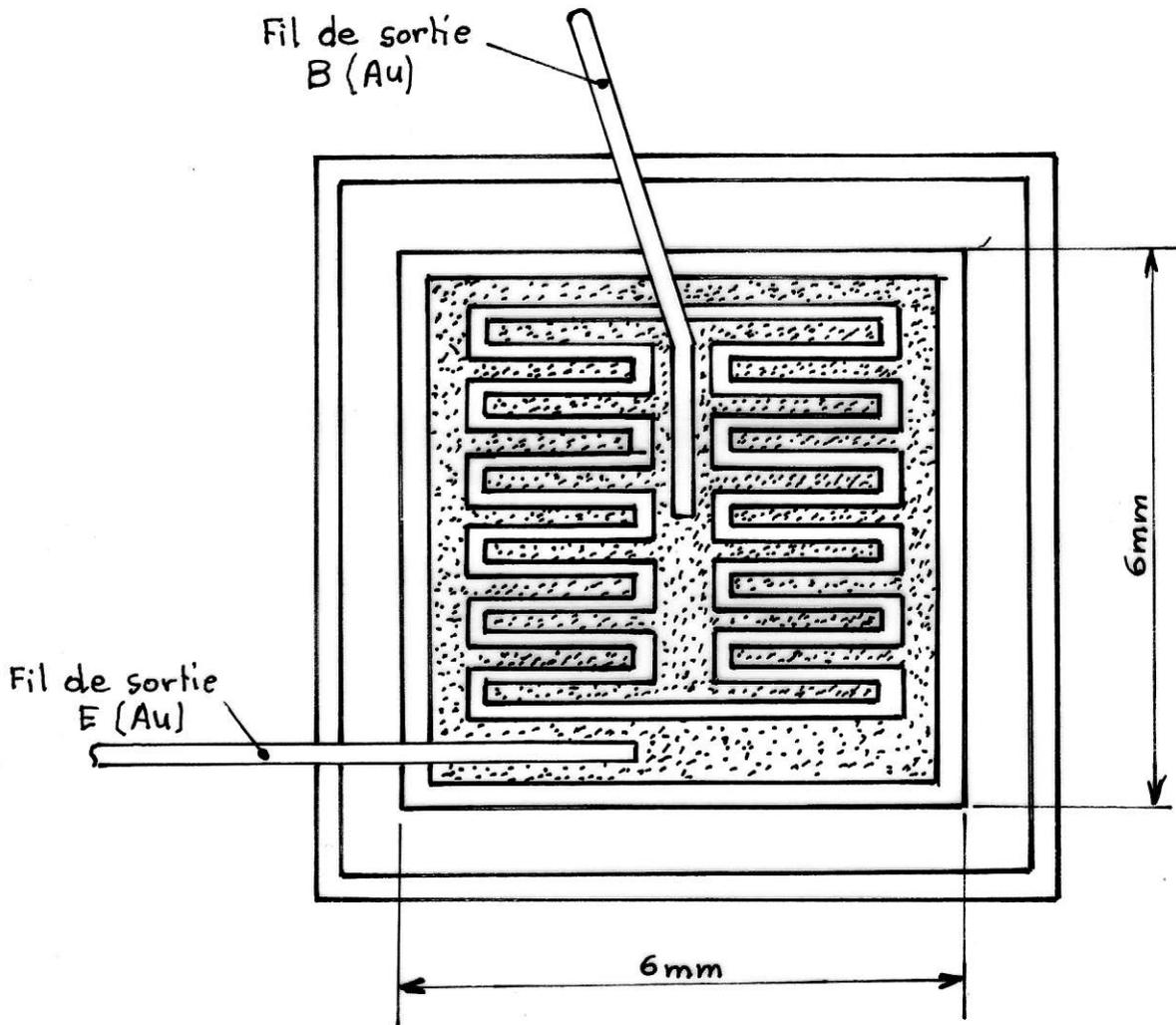
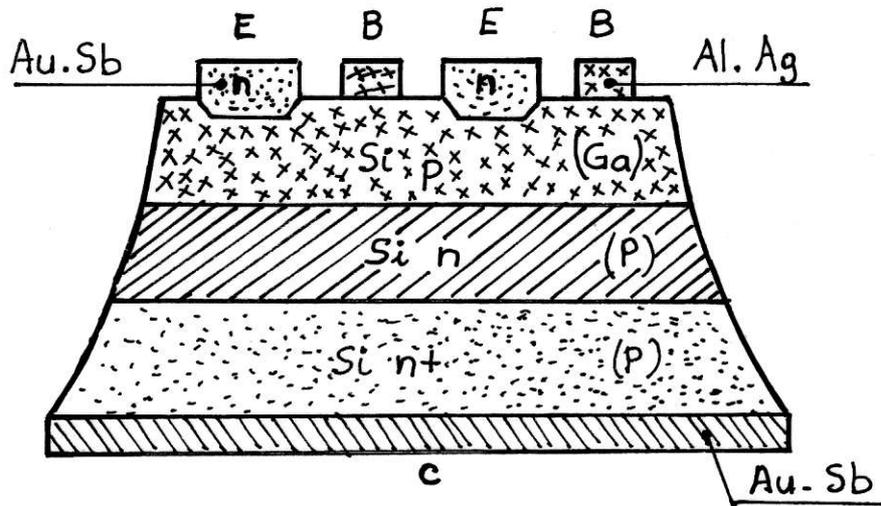
Languette ou cadre de kovar
ou de Nickel



Echelle: 10

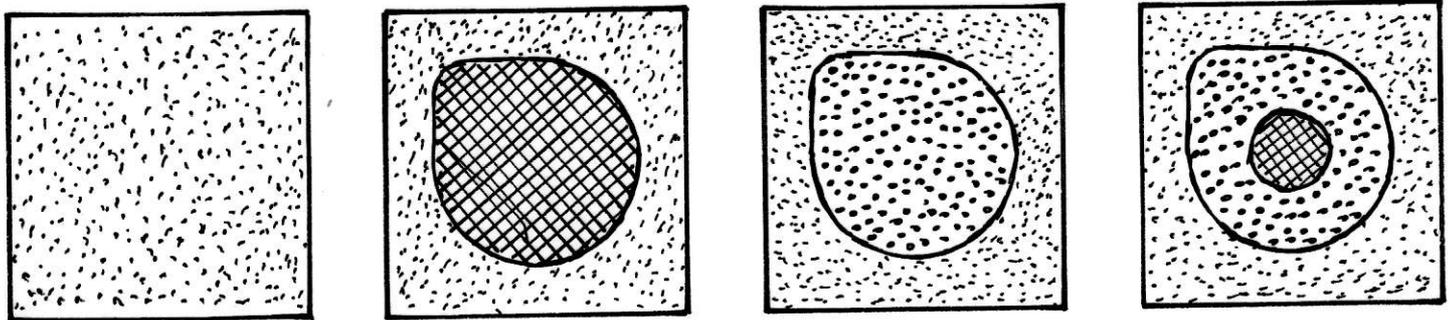
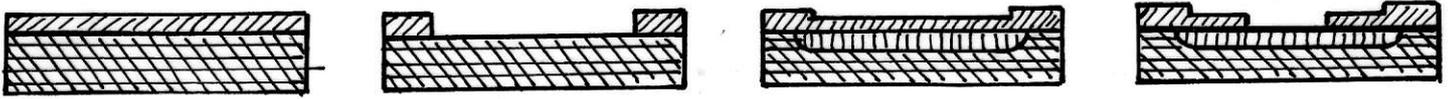
Presentation en boitier
TO 5

C B E



FABRICATION SCHEMATIQUE D'UN TRANSISTOR
DE PUISSANCE MESA AU SILICIUM (NPN)

FABRICATION SCHEMATIQUE DU TRANSISTOR PLANAR NPN

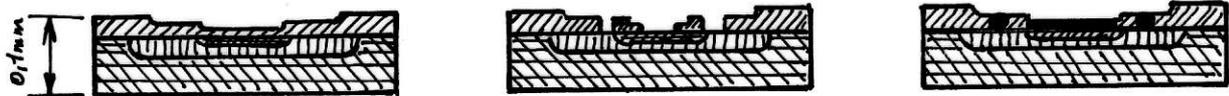


(A)

(B)

(C)

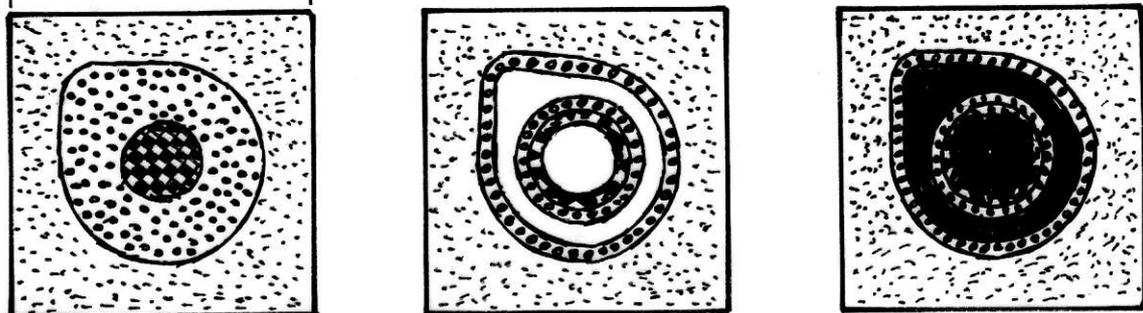
(D)



0,1 mm

0,35 mm

0,35 mm



(E)

(F)

(G)

Fil d'Au $\phi 25 \mu m$

Fil d'Au $\phi 25 \mu m$

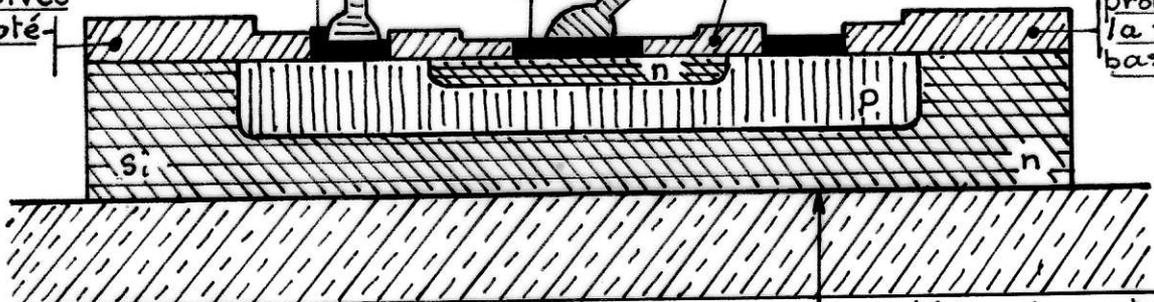
Sortie de base
Contact métallisé de base

Sortie d'émetteur
Contact métallisé d'émetteur

Couche SiO_2 de protection de la jonction base émetteur

Couche SiO_2 de protection de la jonction base collecteur

Surface passivée en SiO_2 protégeant les jonctions



(H) transistor terminé

le collecteur est soudé directement sur l'embase pour une bonne rigidité mécanique et une dissipation maximale

Légende

-  (A) à (G) Couche de protection SiO_2 (sur vue en plan)
-  (A) à (H) couche de protection SiO_2 (sur section)
-  (B) Surface découpée laissant apparaître le Si
-  (C) Nouvelle protection de SiO_2
-  (D) Surface découpée laissant apparaître le Si
-  (A) à (H) diffusion de bore p } sur section
-  (A) à (H) diffusion d'arsenic n } sur section
-  (E) nouvelle protection de Si
-  (F) surface découpée pour les sorties
-  (G) métallisation des sorties