

ÉDITÉ PAR LA  
COMPAGNIE  
DES PRODUITS  
ÉLÉMENTAIRES  
POUR INDUSTRIES  
MODERNES

BULLETIN

*Transco*



CALCUL ET PROGRAMME ÉLECTRONIQUES

## INTRODUCTION A L'UTILISATION DES BLOCS-CIRCUITS FONCTIONNELS

(PREMIÈRE PARTIE)

*L'emploi des circuits logiques à semiconducteurs, se trouve grandement simplifié par l'utilisation, sous forme de sous-ensembles compacts, de BLOCS-CIRCUITS, pour les applications industrielles et administratives.*

*Il est indispensable pour les utilisateurs, de connaître, en plus du groupement des blocs-circuits, le fonctionnement essentiel du contenu de ces circuits fonctionnels.*

*Les numéros du bulletin « Transco » qui traiteront de ce sujet, auront pour but de bien matérialiser les idées sur les possibilités des blocs-circuits. Nous décrirons une calculatrice de bureau, qui fait appel à toutes les techniques actuelles des circuits logiques à semiconducteurs et tores magnétiques.*

## INTRODUCTION

---

Au cours des dix dernières années, une branche entièrement nouvelle de l'électronique s'est développée avec une rapidité étonnante. La puissance d'action des machines à calculer électroniques était évidente, dès leur apparition, et nous en voyons maintenant des applications très diverses.

Un grand nombre d'installations sont plutôt destinées aux services administratifs, où l'on utilise des machines à calculer de diverses tailles pour l'établissement rationnel des documents et des statistiques. Quelques modèles sont maintenant étudiés pour l'emploi des systèmes à cartes et à rubans perforés pour répondre aux exigences des entreprises, petites et moyennes, désireuses d'utiliser un équipement permettant d'accomplir, plus vite et plus sûrement, tous leurs travaux administratifs et comptables. Les grandes entreprises, en raison de l'énorme quantité de documents qu'elles doivent traiter, exigent de grandes machines à calculer à organes très rapides. Il vient s'y ajouter les nécessités de la décentralisation des usines qui obligent à transmettre les résultats des calculatrices au siège central à l'aide d'enregistrements sur ruban de papier.

En dehors de leurs rôles administratifs, les machines à calculer électroniques sont également employées, de plus en plus largement, dans les applications scientifiques et techniques.

Des problèmes mathématiques compliqués, difficiles à résoudre avant l'avènement des calculatrices électroniques, en raison de la nécessité de calculs fort nombreux ou trop laborieux, peuvent aujourd'hui trouver leurs solutions avec plus de rapidité et une plus grande précision.

On peut prévoir et commander, grâce au calcul, les opérations des productions physiques et chimiques, sans perte de temps appréciable. L'astronomie moderne et l'exploration de l'espace auraient été impossibles sans le concours des calculateurs électroniques. Ils trouvent aussi une place importante dans les usines automatiques modernes : des montages comparables à ceux des calculatrices y commandent les opérations mécaniques essentielles et toutes les phases de certaines fabrications, exécutent la mise en position précise et rapide des outils, etc.

Si nous revenons aux applications dans les bureaux et dans les services administratifs, nous discernons une tendance très nette vers l'utilisation de l'électronique dans les machines simples pour la facturation et pour la comptabilité. La majorité des machines existantes sont encore mécaniques, mais les exigences modernes de grande vitesse, de souplesse d'emploi et la nécessité de lier plusieurs machines opératrices par une bande de papier pour constituer des systèmes intégrés conduisent leurs fabricants à penser, dès maintenant, à des versions électroniques. Un grand nombre d'ingénieurs ont donc à résoudre des problèmes relatifs à l'étude et à la production de machines de comptabilité et de statistique électroniques.

Pour cette étude, il faut être familiarisé, d'un côté, avec le mode de construction et de fonctionnement, de l'autre avec les montages fondamentaux que l'on peut employer et avec le mode de liaison de ces « organes » entre eux. Il est donc nécessaire de connaître les dispositifs électroniques classiques et la logique mathématique qui permet de les relier de la façon la plus rationnelle.

L'objet essentiel du présent Bulletin est d'apporter aux constructeurs, des informations sur les circuits employés dans le domaine du calcul et de la commande électroniques et sur les éléments qui les composent.

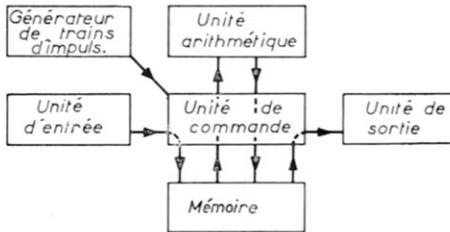
Nos lecteurs trouveront notamment, la description d'un groupe calculateur à transistors, de faible volume, étudié pour la facturation, pour la comptabilité et pour les calculs mathématiques simples.

Une machine à calculer électronique ne comporte, en réalité, qu'une faible diversité de montages : multivibrateurs bistables, portes, etc., mais ils sont répétés en assez grand nombre dans la construction. Ces « montages standards » ou « unités » peuvent être des blocs préfabriqués, ce qui facilite beaucoup l'approvisionnement et la construction de machines analogues à celle que nous décrivons.

Nous donnons également la description des blocs « unités » utilisés, les indications complètes pour leur assemblage ainsi que les méthodes de calcul employées, accompagnées d'exemples pratiques détaillés.

## GÉNÉRALITÉS

La machine à calculer électronique expérimentale que nous décrivons fonctionne suivant le principe arithmétique. Les nombres à traiter et les instructions pour opérer sur eux (le « programme ») sont enregistrés dans la machine par un certain nombre d'éléments fondamentaux électroniques, présentant deux états stables discontinus. On emploie à cet effet comme « éléments fondamentaux » des multivibrateurs bistables (flip-flops) formés par deux transistors mutuellement couplés. Leurs états stables correspondent à la conduction d'un premier transistor, l'autre étant bloqué ou à la conduction du second transistor, l'autre étant bloqué.



Bien que les flip-flops, en raison de leur nature soient utilisés uniquement pour fonctionner selon le système de numération binaire, on les a disposés de telle sorte que les opérations arithmétiques soient faites selon le **système décimal**. On fait passer le flip-flop d'un état stable à l'autre à l'aide d'une commande par des impulsions de tension. Pour appliquer ces impulsions aux points adéquats de la machine à calculer, on utilise des montages de portes (gates); ils sont capables de « décider » le passage ou l'arrêt d'une impulsion. Les montages de portes employés dans la machine décrite sont équipés de diodes semi-conductrices.

Des éléments semi-conducteurs seuls sont utilisés pour les flip-flops, pour les portes et pour tous les autres organes tels que l'alimentation, les étages de fourniture de courant et les commutateurs.

Les unités principales de la machine calculatrice sont indiquées sur la figure 1. Nous expliquons ci-dessous leur signification et leur fonctionnement mutuel.

Toutes les opérations purement arithmétiques sont effectuées par l'unité arithmétique qui est la partie principale de la machine. Cette unité contient une mémoire accumulatrice formée par plusieurs compteurs décimaux reliés en cascade. On peut y emmagasiner un nombre grâce à l'application de séries d'impulsions. Les compteurs sont disposés pour indiquer les coefficients des puissances successives de 10. Lorsque deux ou plusieurs séries d'impulsions, chacune d'elles représentant une valeur numérique donnée, sont appliquées à la mémoire accumulatrice, le nombre résultant inscrit en mémoire est le total des nombres initiaux. On peut donc effectuer ainsi une addition. Les séries d'impulsions appliquées à la mémoire accumulatrice, proviennent de la mémoire initiale, où elles sont transmises à l'aide de l'unité d'entrée.

Les séries d'impulsions représentant les valeurs numériques sont transmises ou arrêtées par un système de porte (gate) qui fait partie de l'unité de commande. Cette dernière unité est gouvernée par les instructions enregistrées dans une seconde mémoire. Toutes les liaisons entre les unités sont virtuellement présentes et peuvent être établies à volonté par l'unité de commande. Celle-ci détermine le nombre et la direction des impulsions.

Toutes les actions du fonctionnement s'établissent d'après l'ordre des impulsions régulières engendrées par le générateur d'impulsions d'horloge. Ces impulsions sont commandées par les niveaux qui s'établissent aux sorties d'un certain nombre de flip-flops.

L'unité de sortie permet d'afficher le résultat de l'opération arithmétique. Dans la machine décrite, cette unité commande une machine à écrire électrique. La description de la machine à calculer est précédée de plusieurs chapitres où l'on étudie les unités fondamentales telles que les flip-flops et les montages de portes. Les chapitres suivants sont consacrés aux sections de la machine où l'on combine ces unités fondamentales. A la fin de la brochure sont donnés les schémas par blocs pour la construction de la machine complète et l'on indique un exemple d'utilisation portant sur une opération arithmétique.

## I. — MULTIVIBRATEURS

Les montages fondamentaux de multivibrateurs jouent un rôle important dans l'étude des machines à calculer arithmétiques. Il existe trois types de multivibrateurs : bistable (flip-flop), instable et monostable (m.v. à un coup). Le type bistable est principalement utilisé comme diviseur de fréquence par deux, le type instable comme générateur d'impulsions et le type monostable comme conformateur d'impulsions et circuit retardateur d'impulsions. Ces trois types de multivibrateurs sont employés dans la machine décrite et nous allons maintenant les examiner.

### 1 — LE MULTIVIBRATEUR BISTABLE (flip-flop)

Les machines à calculer électroniques représentent l'information à traiter par des valeurs discontinues de grandeurs telles qu'une tension, un courant ou une rémanence magnétique. Il faut donc disposer d'éléments qui puissent exister dans deux (ou plusieurs) états stables et puissent passer d'un état dans l'autre au moyen d'une impulsion, appliquée de l'extérieur. On peut construire le flip-flop pour qu'il bascule

d'un état à l'autre, sous l'influence d'impulsions unidirectionnelles appliquées à partir d'un seul fil d'entrée. Le flip-flop délivre une impulsion de sortie pour deux impulsions d'entrée. Il devient ainsi assez clair qu'il existe une analogie entre le fonctionnement du type bistable et les procédés arithmétiques de la numération binaire. Cette analogie sera développée plus loin (voir page 15).

#### Construction et fonctionnement

La construction d'un flip-flop est indiquée à la figure 1. On a représenté seulement les éléments continus, essentiels pour l'explication du mode d'intervention des deux états stables.

Les deux transistors sont disposés dans un montage à émetteur commun. Les bases et les collecteurs sont alimentés par les batteries  $V_1$  et  $V_2$ , à travers les réseaux de résistances  $R_1, R_2, R_3$  et  $R_4, R_5, R_6$  qui sont symétriques par rapport aux transistors (c'est-à-dire que  $R_1 = R_4, R_2 = R_5$  et  $R_3 = R_6$ ).

Considérons  $T_1$  par exemple, ses tensions de base et de collecteur sont déterminées non seulement par le courant de repos à travers le réseau  $R_1, R_2, R_3$  mais encore par le courant de base de  $T_1$  et par le courant de collecteur de  $T_2$ . On pourrait tenir le même raisonnement, en sens inverse, pour  $T_2$ . Les valeurs des résistances de  $R_1$  à  $R_6$  sont choisies de telle manière qu'en l'absence des transistors, les points A et A' sont négatifs par rapport à la terre.

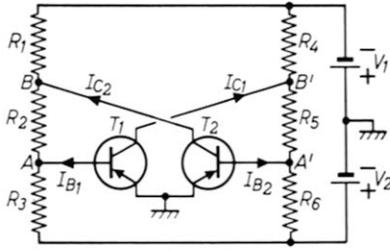


Fig. 1. — Multivibrateur bistable (montage fondamental).

Pour prouver que ce système présente deux états stables dans lesquels un transistor est conducteur et fonctionne à saturation de courant (1) tandis que l'autre est bloqué, nous allons employer un procédé de démonstration indirect.

Nous donnerons la preuve en deux étapes, en montrant :

- 1) que l'on ne peut obtenir le blocage simultané des deux transistors,
- 2) que l'on ne peut obtenir la conduction simultanée des deux transistors.

On peut distinguer trois possibilités de conduction :

- a) la conduction simultanée des deux transistors qui sont réglés à saturation de courant,
- b) conduction simultanée des deux transistors qui ne sont pas réglés à saturation de courant,
- c) conduction simultanée des deux transistors, l'un étant commandé à saturation de courant.

**Cas 1)** Si aucun des deux transistors n'est conducteur, seul le courant de repos circule dans les réseaux de résistances. Les points A et A' sont alors négatifs par rapport à la terre : les jonctions base-émetteur de  $T_1$  et  $T_2$  sont polarisées dans le sens direct, donc les deux transistors devraient être dans un état conducteur. Mais cela contredit nos hypothèses.

**Cas 2 a)** Si l'on suppose que les deux transistors sont commandés à saturation de courant, les points B et B' sont pratiquement au potentiel de la terre; A et A' seront alors positifs par rapport à la terre, en conséquence des valeurs relatives de  $R_2 - R_3$  et  $R_5 - R_6$ . Ainsi  $T_1$  et  $T_2$  devraient être bloqués, ce qui contredit également nos hypothèses.

**Cas 2 b)** Si les deux transistors étaient conducteurs, mais pas portés à la saturation de courant, une légère perturbation, par exemple un accroissement du courant de collecteur de  $T_1$  ( $I_{C1}$ ), provoquerait l'augmentation de la chute de tension sur  $R_4$ , et la base de  $T_2$  serait moins négative. Le courant de collecteur de  $T_2$  ( $I_{C2}$ ) diminuerait et, avec lui, la chute de tension sur  $R_1$ . La tension base-émetteur de  $T_1$  deviendrait ainsi un peu moins négative, ce qui augmenterait encore la

(1) On dit qu'un transistor fonctionne à saturation de courant lorsque sa jonction collecteur-base est polarisée dans le sens direct. Dans le montage à émetteur commun, représenté ici, la tension de collecteur est alors moins négative, par rapport à l'émetteur, que la tension de la base. Le point de fonctionnement d'un transistor commandé à saturation de courant se trouve dans la partie montante et raide de la caractéristique  $I_C - V_{CE}$ .

valeur de  $I_{C1}$ . Ce procédé cumulatif se poursuivrait jusqu'au moment où la tension de base de  $T_2$  deviendrait assez forte pour que  $T_2$  se bloque. On obtient donc un état stable,  $T_1$  conduit et  $T_2$  est bloqué. Le même effet serait obtenu, évidemment, si la perturbation initiale était une baisse de  $I_{C1}$  au lieu d'une augmentation de  $I_{C1}$  et la symétrie du montage montre bien que la même suite d'événements se déroulerait, en sens inverse, si  $I_{C2}$  augmentait ou si  $I_{C1}$  diminuait.

**Cas 2 c)** Si le transistor,  $T_1$ , par exemple, est à la saturation de courant, B' est presque au potentiel de la terre. En conséquence A' est positif, si bien que  $T_2$  ne peut pas être conducteur. Le montage étant symétrique,  $T_1$  ne peut pas non plus être conducteur si  $T_2$  est à la saturation de courant.

On a déjà indiqué que le montage est étudié de telle manière que, dans les deux états stables, le transistor conducteur est porté à la saturation de courant. Cela présente les avantages suivants :

- a) La tension de collecteur étant faible, la puissance dissipée sur le collecteur l'est aussi,
- b) on peut faire varier le courant de base entre de larges limites sans provoquer un changement d'état,
- c) on maintient ainsi un niveau relativement bien défini de la tension de collecteur.

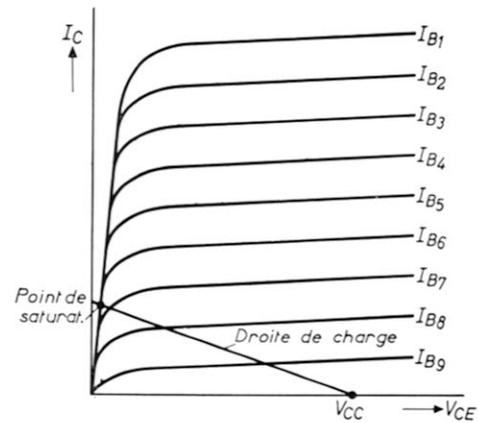


Fig. 2. — Caractéristiques  $I_C - V_{CE}$  des transistors. Le point de saturation de courant se trouve sur la partie à forte pente des courbes. Par conséquent, entre de larges limites, le courant de base ( $I_B$ ) reste sans influence sur le point de fonctionnement du transistor.

La figure 2 représente les caractéristiques  $I_C - V_{CE}$  des transistors et la droite de charge. On y voit de quelle manière, on obtient l'avantage b). Le courant de base  $I_B$  est réglé à une forte valeur ( $I_{B1}$ ) et peut descendre aussi bas que  $I_{B9}$ , sans que le point de fonctionnement apparaisse encore.

### Le montage du flip-flop complet

Le flip-flop bascule d'un état stable à l'autre à l'aide d'impulsions de tension à l'entrée qui donnent lieu à un effet cumulatif. Dans les états stables, seuls les éléments continus du montage ont une importance mais il faut aussi tenir compte des éléments alternatifs dans la période de commutation.

Il est pratique de distinguer ici les condensateurs qui font partie du montage ( $C_1$  et  $C_2$ , voir fig. 3) et, d'autre part, les propriétés dynamiques des transistors telles que leurs capacités propres et leurs effets d'accumulation de lacunes.

Les condensateurs  $C_1$  et  $C_2$  sont mis en parallèle sur  $R_2$  et  $R_5$ , respectivement, afin d'obtenir, sans perte, la transmission des variations rapides de la tension de collecteur d'un transistor, à la base de l'autre transistor. Ils évitent donc la division de tension sur  $R_2 - R_3$  et  $R_5 - R_6$  qui exercerait un effet indésirable sur les caractéristiques du montage.

Etant donné que  $C_1$  et  $C_2$  diminuent le temps de basculement du flip-flop, on les appelle « condensateurs d'accélération ».

En raison de ses propriétés dynamiques dans le fonctionnement rapide du flip-flop, on a choisi le type de transistor OC 47. La figure 3 donne le schéma de montage réel du flip-flop utilisé un grand nombre de fois dans la machine. Pour des raisons d'ordre pratique, les tensions d'alimentation  $V_1$  et  $V_2$  ont été fixées à 6,3 V. Les tensions de la base et du collecteur, mentionnées sur la figure, correspondent à l'état stable ( $T_1$  conducteur —  $T_2$  bloqué).

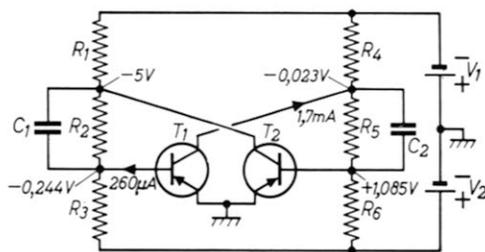


Fig. 3. — Multivibrateur bistable (montage réel) comprenant les condensateurs accélératoires  $C_1$  et  $C_2$ .

On utilise souvent la représentation par blocs pour faciliter la description des ensembles calculateurs. La figure 4 indique les symboles utilisés ici pour le multivibrateur bistable.

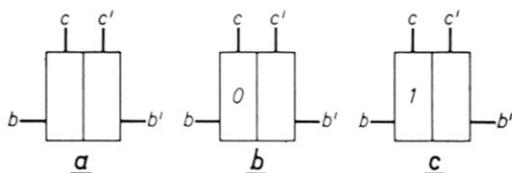


Fig. 4. — Symboles employés pour le multivibrateur bistable :  
a) symbole général;  
b) état stable, dans lequel le transistor de gauche est conducteur;  
c) état stable, dans lequel le transistor de gauche est bloqué.

Le symbole général est celui de la figure 4 a et si l'on veut préciser la position particulière du flip-flop, on emploie les symboles 4 b ou 4 c, selon le cas.

Le zéro de la figure 4 b indique que le transistor de gauche est conducteur, le transistor de droite étant bloqué. Le chiffre 1 de la figure 4 c indique que le transistor de gauche est bloqué, celui de droite étant conducteur. Les notations 0 et 1 sont donc en accord avec les niveaux de signal des tensions de collecteur des transistors dans les moitiés correspondantes du flip-flop (« 0 » pour 0 V et « 1 » pour -5 V), ces tensions de collecteur étant utilisées pour la commande des circuits logiques à diodes (voir p. 21 et suivantes).

Les connexions du collecteur et de la base des transistors sont repérées par C, C' et b, b', respectivement.

### Déclenchement du flip-flop

On déclenche, en général, le flip-flop à l'aide d'un saut de tension appliqué à la base de l'un des transistors. Si le transistor qui reçoit ce saut est conducteur, un saut positif de durée et d'amplitude suffisantes provoque l'action de bascule du flip-flop et son changement d'état. Un saut négatif appliqué à la base de l'autre transistor donne le même effet. Si la base du transistor conducteur est reliée à une tension positive, le premier effet est une simple réduction du courant de base de ce transistor, jusqu'au moment où il atteint une

valeur si faible que le transistor n'est plus réglé à la saturation de courant (voir la fig. 2). Après une autre réduction du courant de base, le courant de collecteur diminue et la tension de collecteur augmente jusqu'au blocage du transistor (le point de fonctionnement se déplace vers la droite, le long de la droite de charge, dans la fig. 2). La diminution du courant de collecteur provoque la mise en conduction de l'autre transistor en raison du couplage mutuel; le flip-flop, après l'action de bascule, est maintenant dans son autre état stable.

Les sauts de tension (impulsions) appliqués dans l'ensemble calculateur sont négatifs et ont une forme d'onde carrée, leur fréquence de répétition et leur durée sont fixes. Différents dispositifs doivent donc être employés pour appliquer ces impulsions dans le montage, selon l'objectif poursuivi et les conditions particulières à réunir.

### COUPLAGE PAR DIODE AU GERMANIUM DE LA SOURCE D'IMPULSIONS ET D'UN FLIP-FLOP

Ce procédé, décrit par la figure 5, peut seulement être utilisé lorsque la source d'impulsion est au potentiel continu désiré. Dans notre cas, le niveau exigé est de +1 V, par rapport à l'émetteur, c'est-à-dire le même niveau que celui de la tension de base du transistor bloqué auquel l'impulsion est appliquée à travers la diode D. Cette diode, en raison de sa polarité, constitue un court-circuit tant que la valeur instantanée de la tension d'entrée est plus petite que la tension de base de  $T_1$  ( $V_b$ ).

Une impulsion négative, d'amplitude suffisante, rend la diode conductrice et la tension de base suit alors la tension d'entrée. La base de  $T_1$  (b) devient ainsi négative et, donc, le flip-flop bascule. La tension  $V_b$  tend alors à prendre une valeur de l'ordre de -0,2 V, valeur de la tension de la base du transistor à l'état conducteur, mais l'impulsion appliquée évite cela, pendant sa durée, car l'anode de la diode n'est jamais plus positive que la tension appliquée.

A la queue de l'impulsion,  $V_b$  suit la tension d'entrée jusqu'au moment où  $V_b$  atteint une valeur de -0,2 V. La diode coupe alors le circuit. La tension d'entrée peut alors croître encore et jusqu'à +1 V (1).

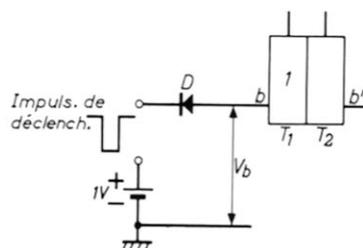


Fig. 5. — Couplage du générateur d'impulsions de déclenchement au flip-flop à l'aide d'une simple diode D.

L'impulsion suivante donne à  $V_b$  une valeur plus négative pour un certain temps qui est sans effet dans l'état actuel. Le montage décrit peut donc seulement faire basculer le flip-flop de 1 à 0 à l'aide d'impulsions négatives, mais il ne peut opérer la commutation inverse.

(1) Si la diode n'était pas dans le montage, la tension de la base croîtrait à +1 V avec la tension d'entrée et le transistor serait bloqué de nouveau. Le flip-flop reviendrait donc, ainsi, à son état initial.

## COUPLAGE ENTRE LA SOURCE D'IMPULSION ET UN FILP-FLOP PAR UN CONDENSATEUR ET UNE DIODE AU GERMANIUM

Lorsqu'une source d'impulsion doit être couplée à plusieurs charges (deux, par exemple) à différents niveaux continus, le procédé décrit ci-dessus ne peut évidemment plus être suivi. Ce cas se présente, par exemple, si l'on déclenche simultanément un flip-flop sur ses deux bases (voir la page 15). A cet effet, on interpose (fig. 6) un condensateur de couplage entre la source d'impulsion et la charge.

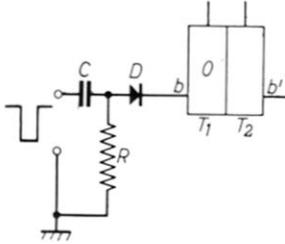


Fig. 6. — Couplage du générateur d'impulsions de déclenchement à travers un condensateur de couplage C et une diode D.

Nous supposons que  $T_1$  est conducteur. Une résistance R est insérée entre C et la terre afin d'éviter un phénomène de charge électrique indésirable qui modifierait la valeur de la tension continue à la base de  $T_1$ . La résistance a aussi pour objet d'obtenir une impulsion positive d'amplitude suffisante. La constante de temps R.C est choisie de valeur faible par rapport à la durée d'impulsion  $t_1$ . Grâce à cette disposition, une impulsion différenciée est engendrée à l'anode de la diode D (voir la fig. 7).

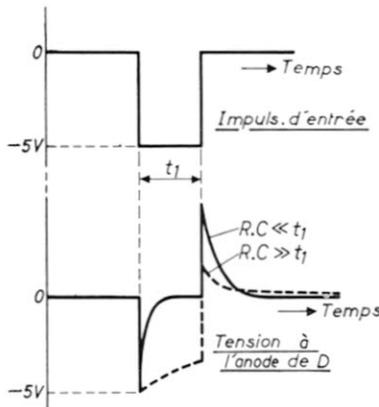


Fig. 7. — Formes d'ondes obtenues dans le montage de la fig. 6.

Si la constante de temps R.C choisie était trop grande, il se produirait la forme d'onde évoquée par les pointillés de la figure 7. L'amplitude d'une impulsion positive de ce genre serait insuffisante pour bloquer  $T_1$ . La diode transmet seulement la partie positive de l'impulsion différenciée. On a donc obtenu un fonctionnement analogue à celui décrit sous 1) ci-dessus. Avec les polarités de la diode indiquées à la figure 6, on voit que le flip-flop bascule à l'aide d'un saut de tension positif. Il ne faut pas non plus choisir une constante de temps R.C. trop faible car le contenu de l'impulsion positive serait insuffisant. Pendant le temps où l'on exige que le flip-flop bascule, l'impulsion positive doit maintenir  $T_1$  au blocage. De plus, si la valeur de la résistance était

faible, le point de fonctionnement de  $T_2$  serait largement influencé par R, dans le cas où  $T_1$  est à l'état conducteur, car la base de  $T_1$  étant alors négative, par rapport à la terre, D est conductrice et R se trouve donc en parallèle sur la jonction base-émetteur.

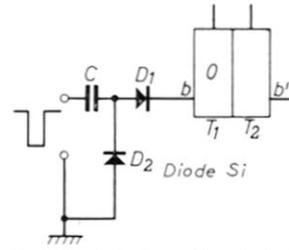


Fig. 8. — Variante du montage de la fig. 6.

Ces limitations contradictoires de la durée R.C se trouvent éliminées, si l'on emploie le montage de la figure 8. La résistance R y est remplacée par une diode au silicium  $D_2$ . Une tension de sens direct de 0,5 V, environ, est exigée pour que la diode soit conductrice. Elle le reste durant la partie négative de l'impulsion, cette partie est donc fortement différenciée (voir la fig. 9). Le condensateur est chargé dans une fraction de la durée d'impulsion et, donc, durant la partie positive de l'impulsion, l'amplitude totale apparaît comme tension positive à la base de  $T_1$ . Or, la diode  $D_2$  est bloquée dans la période positive, la constante de temps étant beaucoup plus grande à la décharge de C qu'à la charge. Le contenu de l'impulsion positive à la base de  $T_1$  est maintenant suffisant pour déclencher le flip-flop. Lorsque l'impulsion est absente, le flip-flop n'est pas chargé en supplément tant que  $T_1$  est conducteur car, à  $V_b = 0,2$  V, la diode  $D_2$  est bloquée.

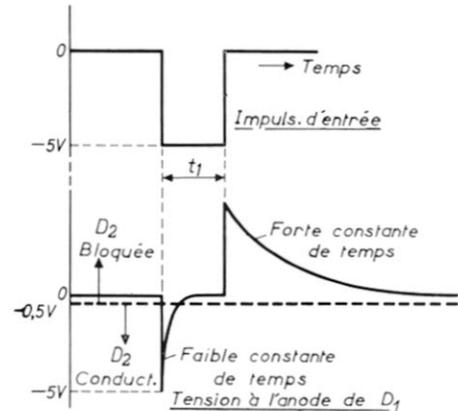


Fig. 9. — Formes d'ondes obtenues dans le montage de la fig. 8.

### Détermination des valeurs des résistances

#### Ajustement du courant de base

La figure 10 est un schéma simplifié de flip-flop servant à guider l'ajustement des valeurs du transistor conducteur. Cette figure montre seulement la jonction base-émetteur du transistor conducteur  $T_1$ , ainsi que le réseau de résistances et les tensions d'alimentation essentielles pour déterminer la polarisation du transistor.

Tant que  $T_1$  conduit,  $T_2$  est bloqué et il n'y a pas de courant de collecteur dans  $R_1$ . On ne considère ici que l'état stable.

Il n'est pas désirable de régler la tension de base  $V_{BE}$  de  $T_1$  à la valeur exigée mais bien d'ajuster le courant de base.

Il y a deux raisons pour opérer ainsi :

- 1) la tension  $V_{BE}$  est très faible et, par conséquent, sa variation relative a plus d'importance que les tolérances sur les résistances ou que la variation de la tension d'alimentation (1).
- 2) si l'on fixe le courant de base, l'amplification du transistor devient indépendante des tolérances sur ses caractéristiques  $I_B - V_{BE}$ . Le courant de collecteur est, en effet, proportionnel au courant de base.

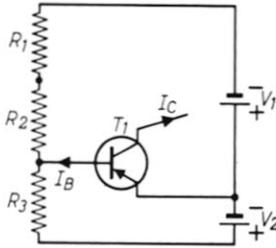


Fig. 10. — Flip-flop. Montage simplifié : Le transistor  $T_1$  est conducteur.

Du point de vue du transistor, le montage de la figure 10 peut être remplacé par le circuit équivalent de la figure 11.

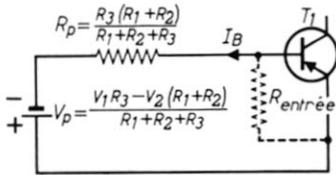


Fig. 11. — Circuit équivalent de la fig. 10, servant à déterminer le courant de la base.

d'après le théorème de Thévenin. On voit que  $I_B$  ne dépend pratiquement pas de  $V_{BE}$  si  $R_p$  est forte par rapport à la résistance d'entrée de  $T_1$ . Le courant de base est alors approximativement égal au courant de court-circuit :

$$I_B \approx \frac{V_1}{R_1 + R_2} - \frac{V_2}{R_3} \left( = \frac{V_p}{R_p} \right) \quad \dots (1)$$

si :

$$R_p \left( = \frac{R_3 \cdot (R_1 + R_2)}{R_1 + R_2 + R_3} \right) \gg R_{\text{entrée}} \quad (2)$$

La figure 12 montre l'effet de stabilisation obtenu, à l'aide de deux caractéristiques  $I_B - V_{BE}$  et de la droite qui correspond à  $R_p$ .

#### Ajustement du courant de collecteur

Le réseau de résistances du flip-flop doit non seulement remplir les conditions (1) et (2) mais encore celles qui régissent les courants de collecteur des deux transistors. Pour trouver

(1) Il convient d'observer, que la jonction émetteur-base fait partie d'un circuit en pont électrique au voisinage de l'équilibre.

les conditions à imposer aux résistances  $R_1, R_2, R_3$  nous supposons que  $T_2$  conduit,  $T_1$  étant bloqué. D'après le schéma simplifié de la figure 13, le courant de base de  $T_2$  peut alors être négligé puisqu'il n'est pas déterminé par les éléments en question du réseau.

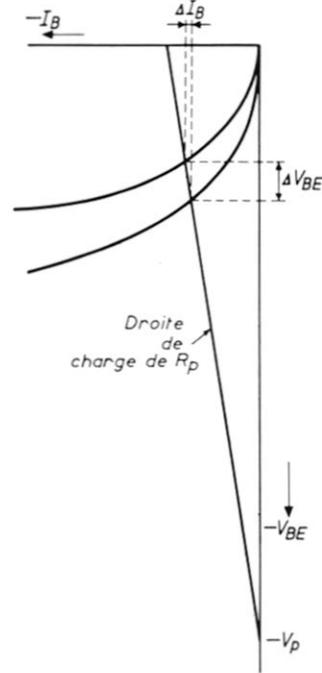


Fig. 12. — Graphique servant à illustrer l'effet stabilisateur d'une forte résistance  $R_p$  (voir la fig. 11) sur le courant de base.

Comme celui de la figure 10, le montage de la figure 13, peut être remplacé par son circuit équivalent, toutes les résistances étant remplacées par  $R_{q1}$  et toutes les tensions d'alimentation par  $V_{q1}$  (voir la fig. 14).

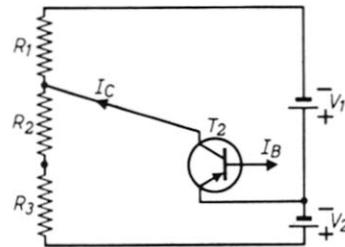


Fig. 13. — Flip-flop. Montage simplifié; le transistor  $T_2$  est conducteur.

#### Déclenchement sur les deux bases

On peut faire basculer le flip-flop à l'aide des montages des figures 6 et 8 de l'état où  $T_1$  conduit à l'état où  $T_2$  conduit, si l'on applique un saut de tension positif à la base de  $T_1$ .

De même, on peut faire basculer le flip-flop à son état initial, si l'on applique un saut de tension positif à la base de  $T_2$ .

Bien que ce procédé soit également employé dans l'ensemble calculeur pour se servir du flip-flop comme diviseur de

fréquence par deux, nous avons besoin d'un montage qui permette de basculer d'un état stable à l'autre mais avec nouvel effet de bascule vers le premier état stable à l'aide

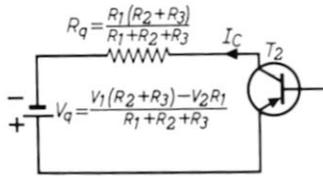


Fig. 14. — Circuit équivalent de la fig. 13, servant à déterminer le courant de collecteur.

d'impulsions unilatérales appliquées à une seule connexion d'entrée. En d'autres termes, le montage doit être tel qu'une série d'impulsions ouvre les « portes » entre la connexion d'entrée et les deux bases, donc en ferme une lorsqu'elle ouvre l'autre, alternativement, en accord avec l'état initial du flip-flop.

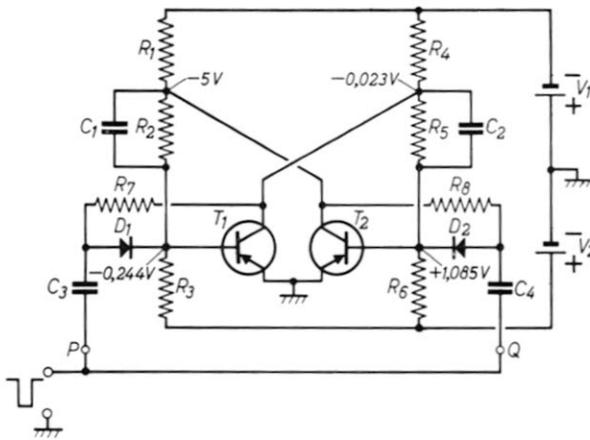


Fig. 15. — Montage du flip-flop utilisé pour la division de fréquence par deux.

$R_1 = R_4 = 1 \text{ k}\Omega$	$C_1 = C_2 = 470 \text{ pF}$
$R_2 = R_3 = 5,6 \text{ k}\Omega$	$C_3 = C_4 = 560 \text{ pF}$
$R_5 = R_6 = 39 \text{ k}\Omega$	$D_1 = D_2 = \text{OA 95}$
$R_7 = R_8 = 12 \text{ k}\Omega$	$V_1 = V_2 = 6,3 \text{ V}$

Le montage utilisé dans l'ensemble calculateur est celui de la figure 15. La base de  $T_1$  (conducteur) est négative de 0,2 V environ par rapport à l'émetteur, le collecteur est sensiblement à la même tension que l'émetteur puisqu'il travaille à la saturation de courant. La diode  $D_1$  est reliée en série

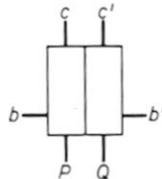


Fig. 16. — Extension du symbole du flip-flop par l'adjonction des connexions alternatives P et Q.

avec  $R_7$  entre le collecteur et la base de  $T_1$  et elle reçoit donc une faible polarisation positive. On peut ainsi transmettre à la base de  $T_1$  les impulsions positives appliquées à l'anode de  $D_1$ .

Mais, la cathode de la diode  $D_2$  est positive par rapport à l'anode car la base de  $T_2$  (bloqué) est positive et la tension de collecteur de  $T_2$  est fortement négative par rapport à son émetteur. La diode  $D_2$  est donc bloquée pour les impulsions positives dont l'amplitude est plus petite que sa polarisation négative.

Lorsque  $T_2$  est conducteur, une impulsion positive ne peut aller qu'à la base de  $T_2$ . Cela est assuré par la symétrie du montage. Si  $T_1$  est conducteur, initialement,  $T_2$  le sera également après une impulsion positive. L'impulsion suivante sur la connexion commune rend de nouveau  $T_1$  conducteur et bloque  $T_2$ . Ainsi le flip flop revient à son état initial après chaque groupe de deux impulsions.

Dans le symbole du flip-flop, les bornes « alternatives » P et Q sont représentées en bas du symbole, comme l'indique la figure 16. Si l'on utilise le flip-flop pour la division de fréquence par deux, on relie ensemble P et Q (fig. 15).

## 2. — LE MULTIVIBRATEUR INSTABLE

On peut considérer que le multivibrateur instable est une modification du multivibrateur bistable. Le bistable (flip-flop) présente deux états stables. Les deux états d'un multivibrateur instable sont quasi-stables et il bascule de l'un à l'autre, sans l'aide d'un signal de déclenchement externe.

Ce fonctionnement peut être expliqué d'après la figure 17 qui représente le montage employé dans l'ensemble calculateur (a) et le symbole de ce multivibrateur (b). On voit les différences entre les multivibrateurs bistable et instable :

- Le couplage croisé entre collecteur et base est purement capacitif ( $C_1$  et  $C_2$ ),
- les bases reçoivent une polarisation négative à travers  $R_1$  et  $R_4$ .

Nous supposons qu'à l'origine les deux transistors sont conducteurs, mais ni l'un ni l'autre n'est à la saturation de courant. Cette situation se présente en général à la mise en service de la tension d'alimentation. Une petite perturbation, par exemple une augmentation brusque du courant de collecteur de  $T_1$  diminue la tension de collecteur de ce transistor. Cette variation est transmise par  $C_2$  à la base de  $T_2$  qui devient ainsi un peu moins conducteur. En conséquence, il y a une augmentation de la tension de collecteur de  $T_2$  qui est transmise par  $C_1$  à la base de  $T_1$ . Le courant de collecteur de  $T_1$  augmente donc encore et cette augmentation seconde sera beaucoup plus forte que l'initiale en raison de l'amplification obtenue avec les deux transistors.

Le phénomène que l'on vient de décrire est cumulatif et la base de  $T_2$  devient finalement positive, ce qui bloque le

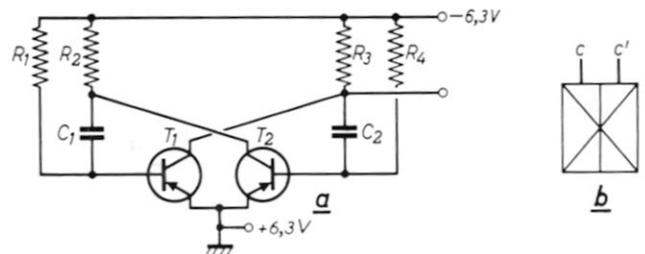


Fig. 17. — Multivibrateur instable : a) le montage ; b) son symbole.

transistor. Le déroulement des opérations est alors interrompu et nous avons un état où  $T_2$  est bloqué tandis que  $T_1$  est à la saturation de courant, en raison de son ajustement en continu.

Pendant l'opération rapide, les condensateurs n'ont pas un temps suffisant pour se décharger; lorsque le processus cumulatif est terminé,  $C_2$  est chargé à  $-6,3$  V, car sa borne supérieure est à la terre à travers le transistor conducteur  $T_1$ . Sa borne inférieure, qui est reliée à la base du transistor bloqué  $T_2$ , reçoit, à travers  $R_1$ , un potentiel de  $-6,3$  V. Ainsi, la tension de base de  $T_2$  devient négative au bout d'un certain temps, qui dépend de la constante de temps  $R_1.C_2$ . Alors  $T_2$  devient conducteur, son potentiel de collecteur augmente. Le couplage par  $C_1$  rend la base de  $T_1$  moins négative mais, tant que  $T_1$  reste à la saturation de courant, cela n'a pas d'influence sur son courant de collecteur. Dès que  $T_1$  n'est plus à saturation de courant, les deux transistors sont de nouveau des amplificateurs en action et le nouveau système se déplace vers un état où  $T_2$  conduit et  $T_1$  se bloque.

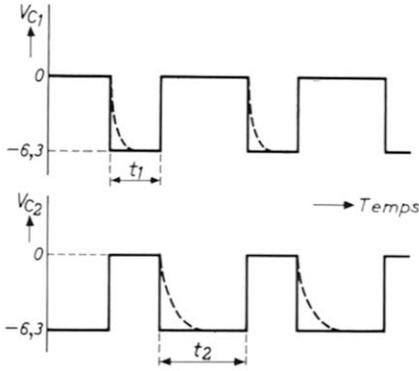


Fig. 18. — Tensions de collecteur des transistors dans le montage de la fig. 17.

Les deux états sont quasi-stables (méta-stables) car la charge de  $C_1$  provoque à nouveau la mise en conduction du transistor bloqué  $T_1$  à la fin d'un temps qui dépend de la constante de temps  $R_1.C_1$ .

D'après le mode de fonctionnement du multivibrateur instable décrit ci-dessus, la tension de collecteur des deux transistors à une forme d'onde carrée (fig. 8). Les durées

telle qu'en l'absence de perturbations (impulsions), les deux transistors peuvent venir à saturation de courant au moment de la mise en marche. En général, la répartition du courant, à ce moment, est suffisamment asymétrique et peut donner lieu à une rétroaction positive. Il n'y a plus alors de risque de saturation simultanée.

Il peut, cependant, être préférable de rendre le montage asymétrique, dans un certain sens, afin de s'assurer contre cet effet indésirable à la mise en marche. Cela consiste à choisir des valeurs différentes pour les résistances, ou pour les condensateurs, de collecteur.

### 3 — LE MULTIVIBRATEUR MONOSTABLE

Le multivibrateur monostable (montage à la fig. 19 a et symbole à la fig. 19 b) présente un seul état stable où l'un des transistors est bloqué, l'autre étant à la saturation de courant. Si l'on applique une impulsion de l'extérieur, l'autre état peut être atteint temporairement, le transistor initialement conducteur se bloque, et inversement.

On peut considérer que le multivibrateur monostable (ou multivibrateur à un coup) est constitué par la moitié d'un multivibrateur instable et par la moitié d'un multivibrateur bistable. Le transistor  $T_1$  reçoit une polarisation négative et il a donc toujours tendance à devenir conducteur. Dès qu'il le devient effectivement, son collecteur est pratiquement mis à la terre (régime de saturation de courant) et, en raison de la division de tension sur  $R_1.R_5$ , la base de  $T_2$  est positive ( $+1$  V, environ) et  $T_2$  se bloque. Il reste dans cet état tant qu'il n'y a pas de signal déclencheur, en raison du couplage en continu.

#### Déclenchement du multivibrateur monostable

Une impulsion négative sur la base de  $T_2$  rend conducteur ce transistor temporairement,  $T_1$  étant bloqué temporairement en raison du couplage par  $C_1$ . Tout comme dans le multivibrateur instable,  $C_1$  est alors chargé et, de ce fait, la base de  $T_1$  est, de nouveau négative, d'où  $T_1$  se met à

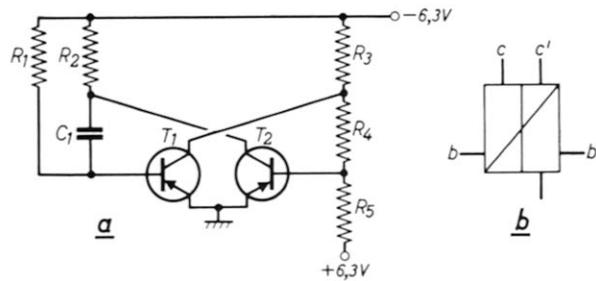


Fig. 19. — Multivibrateur monostable : a) le montage; b) son symbole.

$t_1$  et  $t_2$  sont déterminées respectivement, par  $R_1.C_1$  et par  $R_4.C_2$ . Dans le cas d'un montage symétrique, tel que celui utilisé dans l'ensemble calculateur, on a :

$$R_1 = R_4 \text{ et } C_1 = C_2$$

d'où  $t_1$  et  $t_2$  sont également des temps égaux.

#### Saturation de courant simultanée des deux transistors

En oscillation, les deux transistors ne peuvent pas être portés tous deux à la saturation de courant. Par contre, les résistances, éléments « continus » du circuit ont une valeur

conduire et  $T_2$  se bloque. La durée de blocage de  $T_1$  dépend de la constante de temps  $R_1.C_1$ .

Le fonctionnement indiqué ci-dessus peut seulement se produire s'il n'y a plus d'impulsion négative à la base de  $T_2$  à l'instant où  $T_1$  devrait devenir conducteur, car  $T_2$  resterait conducteur tant que sa base serait maintenue négative.

Si l'on veut que la durée de l'impulsion négative au collecteur de  $T_1$  soit indépendante de la durée de l'impulsion appliquée, cette impulsion doit être faible par rapport à celle du collecteur. On peut obtenir ce résultat, par une différenciation de l'impulsion appliquée au moyen du condensateur  $C_2$  et de la diode au silicium  $D_1$  (fig. 20). La diode remplaçant

la résistance offre un avantage certain. La crête positive engendrée par différenciation de la queue d'impulsion est, dans ce cas, supprimée. Une seconde diode au silicium,  $D_2$ , en combinaison avec  $D_1$ , sert à bloquer la tension continue, d'environ 1 V, sur la base du transistor  $T_2$  bloqué (voir la page 13).

Bien qu'il soit possible de déclencher un multivibrateur monostable par une impulsion positive à la base de  $T_1$ , ce procédé n'est pas employé car il influencerait, par variation de la constante de temps  $C_1.R_1$ , sur la durée de l'impulsion de sortie.

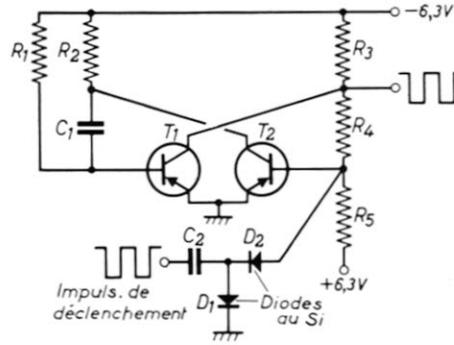


Fig. 20. — Déclenchement du multivibrateur monostable à travers le réseau de différenciation  $C_2 - D_1$ .

## II. — MONTAGES DE PORTES (GATES) [1]

Chaque fois que la transmission d'impulsions d'une unité à une autre du montage calculateur doit dépendre de certaines conditions, on utilise des « portes ». Ce sont des portes « ET » et des portes « OU » (2).

La figure 21 montre le principe d'une porte. Nous voyons, à gauche, un certain nombre d'entrées ( $n_1, n_2, \dots, n_m$ ). A chacune d'elles, on peut appliquer un signal présentant l'un des deux niveaux discontinus prévus. A droite, nous avons une sortie  $u$  qui fournit un signal ayant l'un des deux niveaux. Celui des deux niveaux qui apparaît à la sortie va dépendre

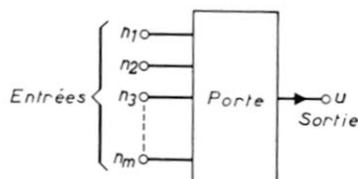


Fig. 21. — Porte à impulsions. Montage fondamental.

de la combinaison des signaux d'entrée et du type de porte employé. Assignons, comme précédemment les valeurs « 0 » et « 1 » aux deux niveaux de signal, on peut alors distinguer le type de porte qui convient d'après les relations qui vont suivre. Elles appliquent les principes de l'algèbre de Boole appelée aussi algèbre des circuits ou des contacts.

Dans cette algèbre, on doit remarquer que l'on a :

$$1 + 1 = 1$$

pour une porte « ET » :

$$u = n_1 \cdot n_2 \cdot \dots \cdot n_m \quad (1)$$

pour une porte « OU » :

$$u = n_1 + n_2 + \dots + n_m \quad (2)$$

Nous voyons, d'après l'équation (1), que, dans une porte « ET », le signal de sortie est « 1 » si **tous** les signaux d'entrée sont « 1 », mais si un signal d'entrée, ou plusieurs, tombent à « 0 », le signal de sortie est aussi « 0 ». L'équation (2) pour une porte « OU » montre, par ailleurs, que le signal de sortie est « 1 » dès qu'un ou plusieurs signaux d'entrée sont « 1 ».

### Niveaux de signal employés

Les niveaux de tension obtenus dans le groupe calculateur sont ceux qui apparaissent au collecteur du flip-flop, montage décrit dans le chapitre précédent, c'est-à-dire 0 V et - 5 V. Les impulsions négatives d'horloge utilisées (voir page 18)

(1) Nous indiquons ce terme anglo-saxon car il a été assez souvent employé dans les publications en langue française.

(2) Nous employons ces termes car ils sont courts et plus clairs que les termes français officiels.

peuvent être considérées comme des réductions temporaires du niveau de 0 à - 5 V (fig. 22).

Si la présence d'une telle impulsion négative à la sortie d'une porte est considérée comme caractérisant la transmission d'une impulsion, la valeur (logique) « 1 » peut alors être assignée au niveau de tension de - 5 V ; le niveau de 0 V correspond donc à une valeur de signal « 0 ».



Fig. 22. — Impulsions d'horloge utilisées dans le groupe calculateur.

Nous pouvons donc donner une définition pratique des portes « ET » et « OU » remplaçant la définition théorique par les équations (1) et (2), dans les conditions d'établissement du groupe calculateur :

Porte « ET » : La tension de sortie est faible (- 5 V) seulement lorsque *toutes* les tensions d'entrée sont faibles.

Porte « OU » : La tension de sortie est faible (- 5 V) chaque fois qu'une ou plusieurs tensions d'entrée sont faibles.

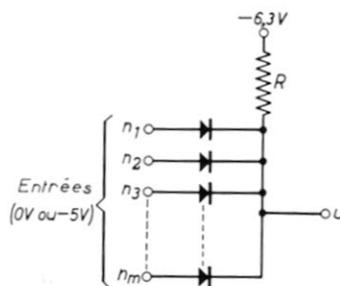


Fig. 23. — Montage d'une porte à impulsions « ET ».

### La porte « ET »

La porte « ET » employée (fig. 23) comprend un certain nombre de diodes OA 79 dont les cathodes sont reliées ensemble à une source de tension de - 6,3 V, à travers une résistance commune R. Toutes les tensions indiquées sont mesurées par rapport à la terre. Les bornes d'entrée sont les anodes des diodes, la sortie unique des cathodes est la borne de sortie  $u$ .

On choisit une valeur de  $R$  assez forte par rapport à la résistance de sens direct des diodes. Lorsque les diodes sont polarisées dans le sens direct, la tension en  $u$  prend toujours finalement la valeur la plus élevée appliquée à l'une, quelconque, des bornes d'entrée. Mais s'il n'en est pas ainsi, initialement, il s'établit une différence de potentiel entre  $u$  et la connexion d'entrée en question et de ce fait l'anode de la diode correspondante devient positive par rapport à sa cathode. Un courant circule donc à travers la diode. Ainsi, la tension augmente en  $u$ , en raison de la chute de tension dans  $R$ , jusqu'à l'instant où la différence de potentiel entre l'anode et la cathode est réduite à zéro, sensiblement. Les autres diodes qui reçoivent une tension d'entrée plus faible sont donc polarisées dans le sens inverse, si bien que leurs entrées sont bloquées vis-à-vis de la sortie. La tension  $u$  de sortie est donc toujours forte (0V) sauf si toutes les entrées sont faibles ( $-5\text{ V}$ ).

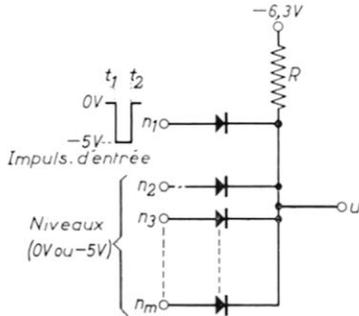


Fig. 24. — Porte « ET » avec un certain nombre de niveaux d'entrée et une entrée supplémentaire reliée à un générateur d'impulsions.

Dans de nombreux cas, l'une des entrées d'une porte « ET » est reliée à une source d'impulsions tandis que les autres entrées sont maintenues à des niveaux constants (fig. 24). Si tous les niveaux d'entrée sont faibles, la plus forte tension d'entrée avant l'arrivée de l'impulsion est 0V (c'est-à-dire celle de la source d'impulsions). Dans ces conditions, la tension de sortie est aussi de 0V. Durant le passage d'une impulsion (dans le temps compris entre  $t_1$  et  $t_2$ ), toutes les tensions d'entrée sont de  $-5\text{ V}$  et, donc, la tension de sortie sera aussi de  $-5\text{ V}$ . Après l'instant  $t_2$ , la tension d'entrée la plus élevée est, à nouveau, 0 V, si bien que la tension de sortie retourne à 0 V.

L'effet total du présent système est donc la production d'une impulsion de sortie de la même forme et de la même amplitude que l'impulsion appliquée, ou, en d'autres termes, l'impulsion « franchit la porte ». Si, toutefois, un ou plusieurs niveaux d'entrée ont une valeur de 0 V, la tension de sortie ne tombe jamais à  $-5\text{ V}$ , car la plus forte tension d'entrée ne tombe jamais au-dessous de 0 V. L'impulsion appliquée à l'entrée du système n'est donc pas transmise, dans ce cas.

### La porte « OU »

La porte « OU » est employée dans l'ensemble calculateur pour appliquer des signaux (impulsions), provenant de différentes sources ou de portes « ET », à une seule borne sans que des influences mutuelles puissent s'exercer. Une impulsion quelconque appliquée à une entrée d'une porte « OU » est transmise à la sortie.

Le montage utilisé de porte « OU » (fig. 25) pour des impulsions négatives, diffère sur deux points de celui de la porte « ET ».

- la polarité des diodes est inversée,
- les anodes réunies sont reliées à travers une résistance  $R$  à une source de tension positive de 6,3 V.

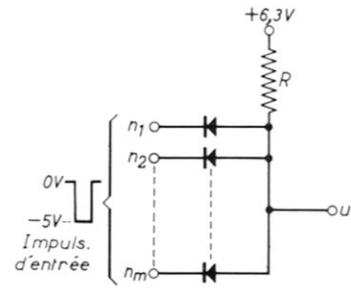


Fig. 25. — Montage de la porte « OU ».

Dans ces conditions, à la borne de sortie  $u$  nous avons toujours une tension égale à la plus faible de celles que l'on applique aux entrées. Chaque fois que l'on applique, à l'une des entrées, une impulsion négative, toutes les autres étant portées à 0 V, l'impulsion en question est transmise à la sortie  $u$ .

### Charges reliées aux portes

Les impulsions transmises par les portes « ET » sont employées pour commander des flip-flops de l'ensemble calculateur. Ces flip-flops sont déclenchés par le bord positif de l'impulsion de sortie de porte. Mais, si la sortie d'une porte « ET » était reliée directement à l'entrée d'un flip-flop, la portion positive de l'impulsion d'entrée différenciée ne

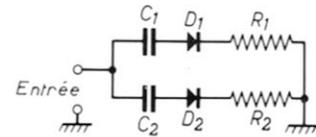


Fig. 26. — Schéma simplifié de l'impédance d'entrée d'un flip-flop.

serait pas suffisante pour déclencher le flip-flop. On peut le prouver de la manière suivante. L'impédance d'entrée d'un flip-flop est d'une nature assez compliquée. Elle dépend de l'état du flip-flop à l'instant considéré.

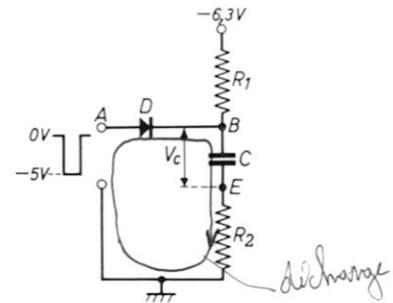


Fig. 27. — Circuit équivalent d'une porte « ET » reliée à un flip-flop.

La figure 26 est un circuit équivalent simplifié de l'entrée d'un flip-flop. Les condensateurs de couplage sont  $C_1$  et  $C_2$  et  $D_1$ ,  $D_2$  sont les diodes qui bloquent l'impulsion appliquée et, tour à tour, permettent son passage. Dans les états stables du flip-flop, l'une des diodes,  $D_2$  par exemple, est bloquée et l'impédance du circuit est alors déterminée principalement par  $C_1$  en série avec l'impédance d'entrée, pratiquement résistive du transistor conducteur.

On peut se servir du circuit de la figure 27 pour étudier l'influence de l'impédance d'entrée du flip-flop sur une impulsion fournie par une porte « ET ». La porte « ET » y est représentée par la diode D et par la résistance  $R_1$ , reliée à  $-6,3$  V tandis que le flip-flop est représenté par C et  $R_2$ ; nous supposons que les autres diodes des portes sont à un faible niveau, donc bloquées et n'influencent pas le système.

En l'absence d'impulsion à l'entrée de la porte, le point A est au potentiel de la terre. La diode D est conductrice et le point B est aussi au potentiel de la terre. Le condensateur C n'est pas chargé et reste d'abord tel durant le passage du front négatif de l'impulsion (voir la fig. 28 a). Lorsque ce front d'impulsion apparaît, la tension en B tombe brusquement à  $R_1 / (R_1 + R_2) \times (-6,3$  V) c'est-à-dire le potentiel que B prendrait, en l'absence de C, dans l'état stable (fig. 28 b). Lorsque la tension de l'impulsion tombe ensuite à  $-5$  V, la diode se bloque, C se charge exponentiellement selon une constante de temps :

$$t_1 = (R_1 + R_2) \cdot C$$

en tendant vers une tension de  $-6,3$  V. (Voir la fig. 28 c.)

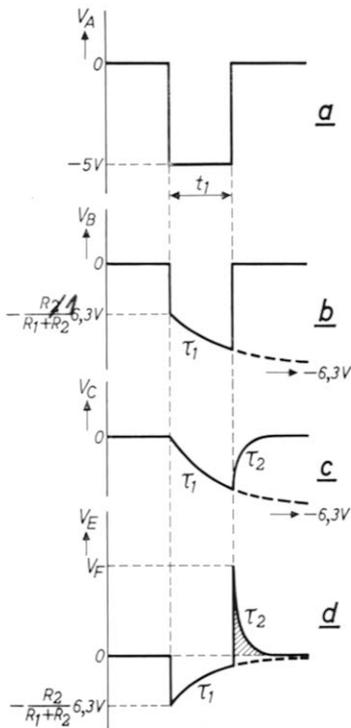


Fig. 28. — Formes d'ondes que l'on observe avec le montage de la fig. 27.

Cette valeur limite n'est jamais atteinte car, avant cet instant (au bout d'une durée  $t_1$ ), le bord positif de l'impulsion se présente. La tension appliquée monte alors à 0 V et D devenant conductrice, C se décharge vers 0 V, à travers  $R_2$  et la diode, selon une constante de temps  $\tau_2 = R_2 \cdot C$ . La tension sur  $R_2$  ( $V_E$ ), qui représente la tension de base du transistor conducteur, a la forme d'onde indiquée par la figure 28 d. Seule la partie positive (hachurée) de l'impulsion agit sur le flip-flop. Son amplitude ( $V_F$ ) dépend de la valeur de  $R_2$ , l'un des paramètres en cause. Avec les valeurs de  $R_1$ , C et de  $T_1$  employées ici ( $10$  k $\Omega$ ,  $330$  pF et  $2$   $\mu$ s, respectivement), il est impossible d'avoir une valeur de  $V_F$  assez forte pour le déclenchement du flip-flop, quelle que soit la valeur de  $R_2$ . La valeur maximale de  $V_F$  se présente lorsque

$R_2$  tend vers zéro et elle est environ, de  $2,7$  V. De plus, avec une valeur de  $R_2$  faible, la surface hachurée de la figure 8-2 serait insuffisante car  $\tau_2$  deviendrait trop petit.

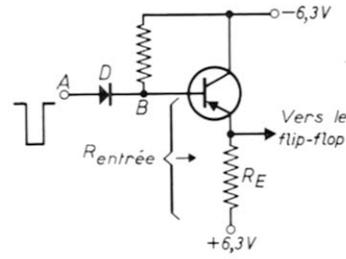


Fig. 29. — Porte « ET » reliée à un étage à émetteur commun (émittdyne) afin de réduire l'amortissement sur la porte.

On voit que les valeurs données aux éléments du montage ne permettent pas de déclencher le flip-flop directement par l'impulsion en provenance d'une porte « ET ». Pour permettre ce déclenchement, on intercale un montage à émetteur asservi (montage C ou émittdyne) entre la porte et le flip-flop. Les particularités essentielles de ce montage sont indiquées dans la figure 29. La résistance  $R_E$  de l'émetteur est reliée dans ce montage à la tension positive ( $6,3$  V) de l'alimentation. Il en est ainsi pour deux raisons : la tension d'alimentation totale de l'amplificateur est ainsi plus forte qu'au cas où  $R_E$  serait mise à la terre et l'on peut ainsi donner à  $R_E$  une valeur plus grande. On peut aussi prélever des tensions positives soit sur l'émetteur soit sur un point de prise sur  $R_E$ , ce qui permet la liaison directe avec le flip-flop, sans condensateur de blocage (revenir à la fig. 5). La tension de l'émetteur suit sensiblement l'allure de la tension de base tant que le transistor reste conducteur, et cela est bien toujours le cas, puisque la base reste négative par rapport à l'émetteur. Lorsque la diode D est bloquée, la tension en B prend une valeur  $V_{B1}$  qui est déterminée par le rapport de  $R_1$  et de la résistance d'entrée  $R_{En}$  de l'étage à collecteur commun (émittdyne)

$$V_{B1} = \frac{R_1}{R_1 + R_{En}} \cdot 12,6 - 6,3 \text{ (V)}$$

D reste conductrice tant que  $V_{B1}$  est inférieure à la tension appliquée en A. La tension en B est alors égale à celle en A. Mais, si  $V_{B1}$  dépasse  $-5$  V, la tension de B diminue au

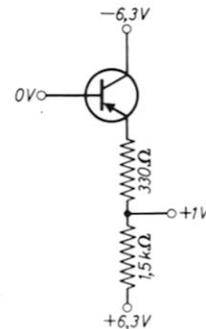


Fig. 30. — Etage à émetteur commun dont la résistance d'émetteur est constituée par deux éléments en série afin d'obtenir une tension de  $+1$  V.

passage du front de l'impulsion jusqu'au moment où elle atteint la valeur  $V_{B1}$ , puis la diode se bloque. La diode agit comme un limiteur sur l'impulsion appliquée et l'amplitude d'impulsion est égale à  $V_{B1}$ . Une impulsion de  $-3,5$  V est

suffisante pour déclencher le flip-flop. D'après l'équation de  $V_{BE}$ , ci-dessus, la résistance  $R_{EN}$  d'entrée de l'étage à collecteur commun doit avoir une valeur minimale de  $3,5 R_1$ , c'est-à-dire, dépasser  $35 \text{ k}\Omega$ . La résistance d'entrée d'un étage à collecteur commun est sensiblement égale à  $\beta \cdot R_E$ , il s'ensuit que  $\beta \cdot R_E$  doit être plus grand que  $35 \text{ k}\Omega$ .

Or, la valeur minimale de  $\beta$  du transistor OC 47 employé est de 50 (à  $I_E = 15 \text{ mA}$ ), d'où la valeur de  $R_E$  doit dépasser  $700 \Omega$ . En pratique, on a donné à  $R_E$  une valeur de  $1,8 \text{ k}\Omega$ , environ. En utilisant pour cela une résistance de  $1,5 \text{ k}\Omega$  et une résistance de  $330 \Omega$  en série (voir la fig. 30), la tension à la prise sur la résistance d'émetteur est de  $+1 \text{ V}$  lorsque la tension de base est, par conséquent, la tension de l'émetteur sont toutes deux à  $0 \text{ V}$ .

Comme on le remarquait p. 12,  $1 \text{ V}$  est la valeur exigée pour le déclenchement d'un flip-flop à travers une simple diode. Bien que l'amplitude d'impulsion se trouve réduite à  $1/5$  environ par la prise, l'utilisation d'une résistance d'émetteur plus grande que la valeur nécessaire signifie que l'amplitude d'impulsion à l'émetteur va dépasser la valeur minimale de  $-3,5 \text{ V}$ .

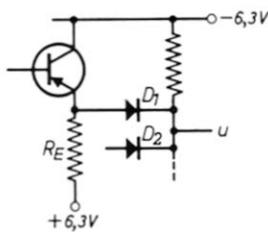


Fig. 31. — Etage à émetteur commun suivi d'une porte « ET ».

Pour une raison différente, la résistance de l'émetteur doit être reliée à une tension positive lorsque le montage à collecteur commun est suivi d'une porte « ET » (voir la fig. 31). La tension d'anode de  $D_1$  doit pouvoir varier entre  $0 \text{ V}$  et  $-5 \text{ V}$ . Lorsqu'elle est de  $0 \text{ V}$ , un courant circule à travers  $D_1$  et  $R_E$ . Si l'autre bout de  $R_E$  était à la terre, la tension de l'émetteur serait négative en raison de la chute de tension sur  $R_E$ .

### Combinaison de portes « ET » et « OU »

La figure 32 représente la combinaison d'un certain nombre de portes « ET » avec une porte « OU » telle qu'elle est employée, en grand nombre, dans le groupe calculateur décrit.

Une impulsion en provenance des portes « ET » (P, Q ou S) est transmise par la porte « OU » à l'étage avec collecteur commun. Chaque porte « ET », d'ailleurs, va engendrer une impulsion, mais seulement lorsque tous les niveaux d'entrée sont faibles.

En terminologie de l'algèbre des circuits, la relation entre la sortie  $u$  et les entrées de  $n_1$  à  $n_9$ , valable pour cette combinaison particulière, est  $u = n_1 \cdot n_2 \cdot n_3 + n_4 \cdot n_5 + n_6 \cdot n_7 \cdot n_8 \cdot n_9$ .

Il n'est pas nécessaire de disposer un étage à émetteur chargé (collecteur commun) après chaque porte « ET », un étage à émetteur chargé après la porte « OU » suffit. L'une des diodes de la porte « OU » étant conductrice chaque fois qu'une impulsion apparaît en P, Q ou S, la base de l'étage à émetteur chargé est toujours reliée directement à la porte « ET » d'où l'impulsion vient.

On doit maintenir le rapport de  $R_1$  et de  $R_2$  entre certaines limites, dans le montage de la figure 32. Afin que les points P, Q et S puissent être à un potentiel de  $-5 \text{ V}$ ,  $R_2$  ne doit pas être trop petite par rapport à  $R_1$ . Nous allons expliquer ce point particulier.

Un courant circulant à partir de la borne  $+6,3 \text{ V}$  à travers  $R_2$ ,  $D_{10}$  et  $R_1$  jusqu'à la borne  $-6,3 \text{ V}$  produit une chute de tension sur  $R_1$  qui ne peut dépasser  $1,3 \text{ V}$ . Si elle était plus forte, on disposerait alors de moins que  $-5 \text{ V}$  au point P et les tensions d'entrée de  $-5 \text{ V}$  aux trois diodes ne pourraient diminuer, de nouveau, la tension en P jusqu'à  $-5 \text{ V}$ , car les diodes seraient alors polarisées dans le sens inverse.

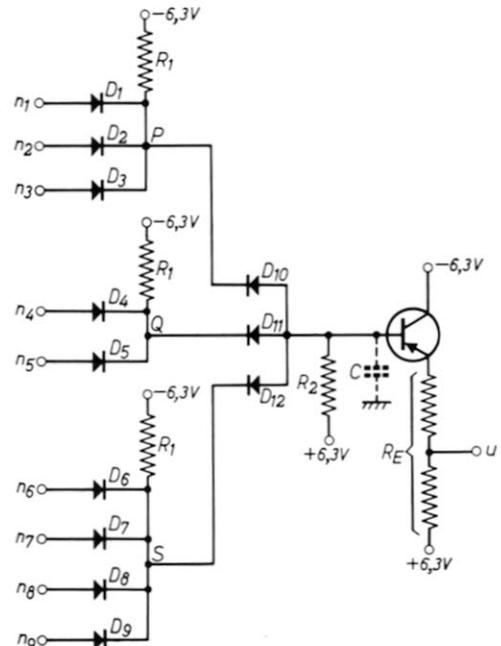


Fig. 32. — Groupe de trois portes « ET » et d'une porte « OU » suivi d'un étage à émetteur commun.

La valeur minimale de  $R_2$  exigée pour le maintien de la tension à moins de  $-5 \text{ V}$  (en P, en Q et en S) est de  $10R_1$ , environ. Mais  $R_2$  a aussi une limite supérieure, déterminée par la capacité parasite entre la base du transistor de l'étage à émetteur chargé et la terre (C de la fig. 32). Cette capacité peut être déchargée de  $-5 \text{ V}$  à  $0 \text{ V}$  dans la durée d'apparition

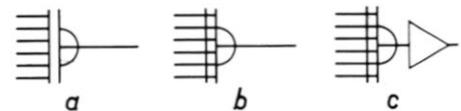


Fig. 33. — Symbole employé pour les portes à impulsions : a) porte « ET »; b) porte « OU »; c) porte « OU » avec étage à émetteur commun.

de la queue d'impulsion sur  $R_2$ . Cela ne peut se faire que dans  $R_2$  et selon une constante de temps de  $R_2 \cdot C$ . Il ne faut pas que  $R_2 \cdot C$  soit trop forte car l'amplitude de la queue d'impulsion différenciée (qui dépend de la raideur de l'impulsion d'entrée) est employée pour le déclenchement du flip-flop. Un juste milieu consiste à adopter une valeur de  $100 \text{ k}\Omega$  pour  $R_2$ .

La figure 33 indique les symboles employés pour les portes, a est une porte « ET », b est une porte « OU ». La combinaison d'une porte « OU » et d'un étage à émetteur chargé est symbolisée par la figure 33 c. Les entrées interrompues de la porte « ET » indique que les impulsions sont moins facilement transmises que dans le cas de la porte « OU », dont les entrées ne sont pas interrompues.

### III. — MONTAGES COMPTEURS

Dans ce chapitre, nous montrerons de quelle manière on peut établir des montages compteurs en groupant des flip-flops. Ces montages forment l'élément fondamental d'une « mémoire accumulative », qui sera décrite dans un chapitre ultérieur, et de divers dispositifs sélecteurs également utilisés.

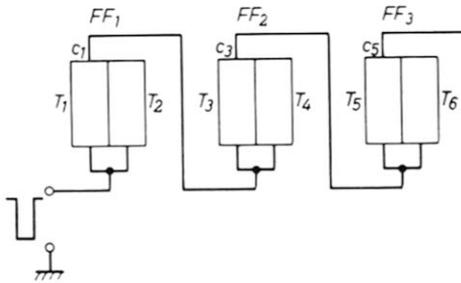


Fig. 34. — Montage de flip-flops en cascade.

#### Flip-flops en cascade

Les compteurs binaires ou décimaux, examinés dans ce chapitre, sont formés de flip-flops disposés en cascades. On les étudie d'après le schéma fondamental de la figure 15, avec les niveaux de tension que l'on y indiquait.

en cascade. La présence des deux diodes d'entrée empêche que le dernier flip-flop soit influencé par le saut négatif qui se produit lorsque le transistor en question revient à l'état bloqué.

Si nous supposons que  $T_1$  (fig. 15) est initialement conducteur, un saut de tension positif va se produire au collecteur de  $T_1$  à chaque paire d'impulsions appliquée. Une série de  $2n$  impulsions appliquée à l'entrée du flip-flop va donc donner lieu à  $n$  sauts de tensions positifs au collecteur de  $T_1$ .

Si l'on dispose en cascade un certain nombre de flip-flops de telle manière que le collecteur de l'un des transistors de chaque flip-flop soit relié à l'entrée du flip-flop suivant, chaque flip-flop fonctionne en diviseur de fréquence par deux. La figure 34 montre le schéma symbolique d'une telle disposition en cascade de flip-flops. La figure 35 représente la tension de collecteur de  $T_1$ ,  $T_3$  et  $T_5$  en fonctions du nombre des impulsions appliquées. Les pointes de flèches indiquent les sauts de tension positifs qui déclenchent le flip-flop suivant de la cascade.

#### Compteur binaire par flip-flops

Chaque flip-flop, comme le montre la figure 34, déclenche lorsqu'il passe de 1 à 0, le flip-flop suivant. Les états des flip-flops successifs dans la cascade donnent donc le nombre

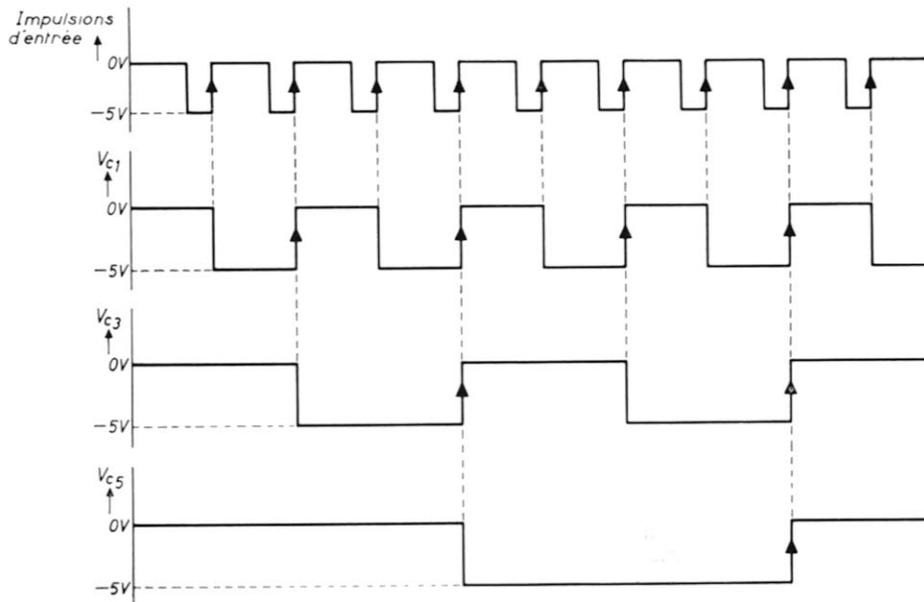


Fig. 35. — Tensions de collecteur de  $T_1$ ,  $T_3$  et  $T_5$  dans le montage de la fig. 34. Les flèches indiquent les fronts d'impulsions qui déclenchent le flip-flop suivant.

Comme le montre la figure citée, la différence entre la tension du collecteur du transistor conducteur et celle du transistor bloqué est de 5 V, environ. Lorsque le flip-flop change d'état, un saut de tension positif de 5 V, environ, se produit au collecteur du transistor qui était initialement bloqué, cela déclenche largement le flip-flop suivant relié

total des impulsions appliquées sous la forme d'un nombre binaire, les états 0 et 1 de chaque flip-flop représentent le « bit » correspondant (chiffre binaire). Dans le cas de la figure 34, le nombre binaire doit être lu de droite à gauche. Le tableau ci-dessous indique les états de quatre flip-flops reliés en cascade avec 1 à 16 impulsions appliquées.

**TABEAU I**

Nombre d'impulsions appliquées	Etat de FF1	Etat de FF2	Etat de FF3	Etat de FF4
0	0	0	0	0
1	1	0	0	0
2	0	1	0	0
3	1	1	0	0
4	0	0	1	0
5	1	0	1	0
6	0	1	1	0
7	1	1	1	0
8	0	0	0	1
9	1	0	0	1
10	0	1	0	1
11	1	1	0	1
12	0	0	1	1
13	1	0	1	1
14	0	1	1	1
15	1	1	1	1
16	0	0	0	0

Comme on le voit, dans ce tableau on revient à la situation initiale après 16 (= 2<sup>4</sup>) impulsions.

Si nous généralisons, on peut compter 2<sup>n</sup> - 1 impulsions à l'aide de n flip-flops.

**Compteur décimal avec flip-flops**

Le groupe calculateur étudié opère selon le système décimal et il doit donc être équipé de compteurs décimaux. Ce sont des organes qui peuvent prendre dix états discontinus par l'application d'impulsions « unidirectionnelles » successives et revenir, ensuite, à l'état initial, après chaque suite de dix impulsions.

Si l'on emploie des flip-flops, il en faut un nombre minimal de quatre pour établir un compteur décimal. Comme un montage en cascade normal de quatre flip-flops donne un compteur de 16, il est nécessaire pour le ramener à un compteur décimal de prévoir un dispositif qui fasse sauter six places. Il est obtenu si l'on applique, par exemple, des impulsions supplémentaires à des flip-flops bien déterminés dans les intervalles entre les impulsions à compter. On peut le faire pratiquement en appliquant six impulsions, dans des intervalles arbitraires, au premier flip-flop, ou trois impulsions au second flip-flop. Mais un tel système arbitraire conduirait, en général, à un montage très compliqué. Dans le présent ensemble de calcul, on saute les six places d'un coup en appliquant simultanément une impulsion au second flip-flop et une impulsion au troisième. En effet, une impulsion sur le second flip-flop avance le compteur de deux places, et une impulsion sur le troisième flip-flop avance le compteur de quatre places, soit, au total, six places.

Le choix des instants où ces sauts de place se produisent présente une certaine importance si l'on se rappelle que l'impulsion qui procure ce résultat doit être fournie et commandée par le compteur même, car l'instant propice doit être déterminé par un état spécifique du compteur.

L'examen du tableau de la page 30 montre que l'on peut employer à cet effet l'état du premier flip-flop, car le même état s'y produit après chaque groupe de deux impulsions et, donc, cinq fois dans un cycle de dix impulsions.

Ce que nous désirons, dans le cas présent, est un signal déclencheur qui se produise seulement une fois après dix impulsions. L'état du quatrième flip-flop (FF4) se modifie bien, de 0 à 1, seulement une fois par cycle complet et ce changement peut donc être utilisé pour « décider » la production des impulsions supplémentaires.

Cette méthode est donc celle que l'on applique dans le groupe de calcul. La combinaison de plusieurs flip-flops (ou deux) aurait pu être employée, mais elle aurait compliqué l'appareil.

Le montage du compteur décimal ainsi obtenu est représenté à la figure 36. Il comprend une cascade de quatre flip-flops, le collecteur c' de FF4 étant relié aux entrées de FF2 et de FF3 par un condensateur et deux diodes (formant une porte « OU »). Le saut de tension positif qui apparaît au point c' de FF4, provenant de la huitième impulsion, est différenciée par C<sub>1</sub> et R<sub>1</sub>, engendrant ainsi une impulsion positive qui déclenche FF2 et FF3. On utilise les diodes pour éviter une influence mutuelle entre les entrées de FF2 et de FF3.

Le tableau II indique les états des flip-flops du compteur décimal pour 1 à 10 impulsions appliquées. Les huit premières impulsions produisent le même effet que dans un compteur binaire, mais après la huitième, on obtient la situation notée entre les deux lignes en pointillés. L'état du compteur correspond alors à 14 (8 + 6) dans un compteur binaire. Après la neuvième impulsion, tous les flip-flops sont dans l'état 1 (comme dans le compteur binaire après 15 impulsions) et la dixième impulsion les remet tous à l'état « 0 ».

**TABEAU II**

Nombre des impulsions appliquées	Poids			
	1	2	4	8
0	0	0	0	0
1	1	0	0	0
2	0	1	0	0
3	1	1	0	0
4	0	0	1	0
5	1	0	1	0
6	0	1	1	0
7	1	1	1	0
8	0	0	0	1
.....				
	0	1	1	1
.....				
9	1	1	1	1
10	0	0	0	0

*De cascade  
FC 762  
Transco*

Le compteur décimal décrit peut être employé pour représenter un chiffre décimal. Si l'on désire représenter un nombre décimal de plusieurs chiffres, il est nécessaire de disposer d'un certain nombre de compteurs décimaux, un par chiffre significatif. Avec p compteurs décimaux, on peut afficher tous les nombres jusqu'à 10<sup>p</sup> - 1. La mémoire accumulative, décrite dans la seconde partie, est un exemple de cascade de 11 compteurs décimaux de ce type.

**Impulsions de retenue**

Les cascades de compteurs décimaux doivent être dotées d'un moyen permettant d'avancer le compteur des dizaines d'une place, celui des centaines d'une place, ... lorsque les dizaines ont parcouru le cycle complet, etc ... Le bord positif d'impulsion qui se produit sur le collecteur de gauche de FF4, dû à la dixième impulsion (au point marqué « retenue » de la fig. 36), peut être utilisé à cette fin. Dans certains cas, il est préférable d'avoir d'une impulsion négative au lieu d'une positive et elle peut être obtenue de la manière suivante. La porte « ET », indiquée en haut et dans le coin droit de la figure 37, donne une impulsion de retenue négative lorsque le compteur décimal passe de 9 à 0. Cette impulsion vient de la même source que les impulsions qui actionnent le compteur et elle est appliquée directement à la diode D<sub>9</sub> de la porte « ET ». Des mesures doivent être prises afin de s'assurer que la porte « ET » transmet seulement une impulsion, lorsque le compteur revient de 9 à 0. On peut l'obtenir en réunissant les bornes C et FF3 et de FF4 aux diodes D<sub>7</sub> et D<sub>8</sub>, respectivement.

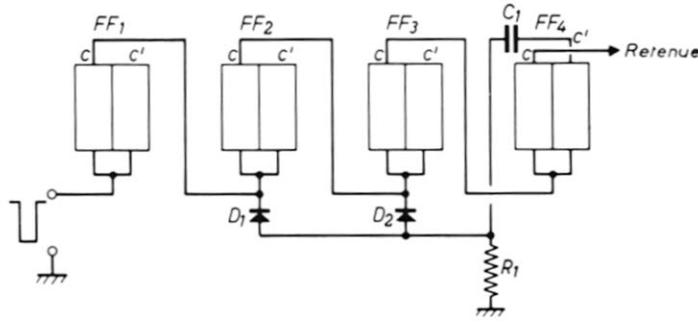


Fig. 36. — Montage d'un compteur décimal équipé de flip-flops.

Comme on peut le voir sur le tableau II, c'est seulement sur la position 9 du compteur que ces deux points sont à un faible niveau, et c'est donc seulement alors que la porte s'ouvre; donc la dixième impulsion peut franchir cette porte. Ensuite, le compteur revient à la position 0 car le passage d'un compteur au suivant est actionné par la queue positive de l'impulsion. La porte reste fermée sur toutes les autres

Durant les opérations de calcul, l'impulsion de remise à zéro est fournie automatiquement par le « générateur de trains d'impulsions », décrit dans le chapitre suivant. Une remise à zéro manuelle du compteur est également possible, selon le montage de la figure 38. La diode D de la porte « ET » peut être polarisée négativement en appuyant sur le poussoir S : les impulsions produites par le « générateur de

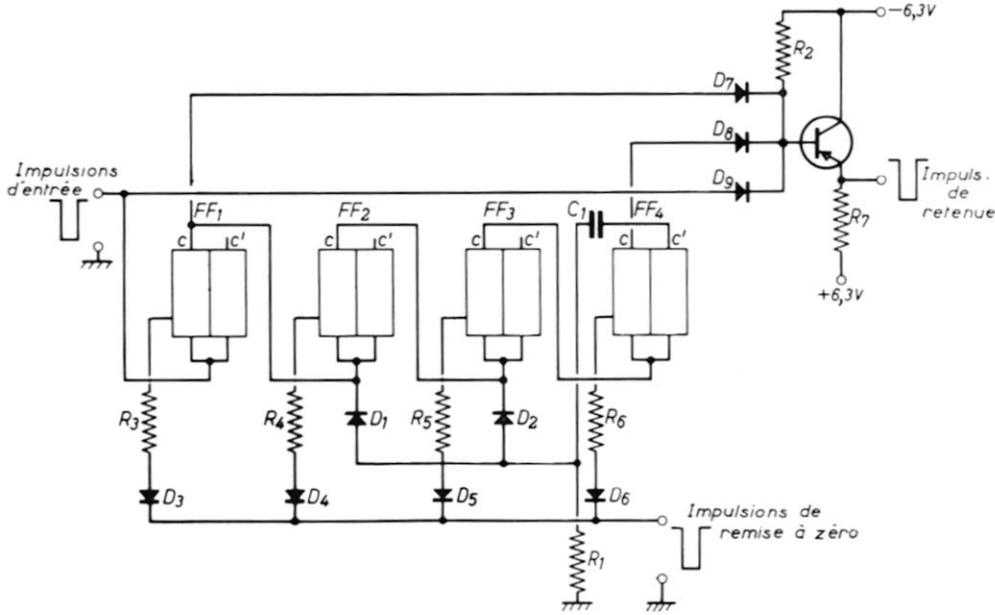


Fig. 37. — Compteur décimal comportant un mécanisme de retenue d'impulsions.

positions du compteur. Pour les raisons déjà indiquées ci-dessus, la porte « ET » est suivie d'un étage à « émetteur chargé » par  $R_7$  (collecteur commun).

### Remise à zéro et prédétermination

Il est fréquemment obligatoire, avant et pendant les opérations de calcul, de faire la remise à zéro d'un compteur. C'est le cas, par exemple, lorsqu'un groupe de chiffres, sans relation avec d'autres, doit être enregistré dans le compteur. On doit aussi le remettre à zéro lorsque l'on met en route le groupe calculeur, car les différents compteurs peuvent alors être restés sur des positions arbitraires.

On remet à zéro le compteur en appliquant un saut de tension négatif non-différentié aux bases des transistors de gauche de tous les flip-flops (voir la fig. 37). Ces transistors deviennent conducteurs, ou le restent, d'où tous les flip-flops viennent alors à la position 0. Afin d'éviter une interférence mutuelle entre les flip-flops, due au couplage direct avec la source d'impulsions, l'impulsion de remise à zéro est appliquée aux bases à travers les diodes  $D_3 \dots D_6$  et les résistances  $R_3 \dots R_6$ . Leur rôle est analogue à celui des diodes de rétroaction  $D_1$  et  $D_2$ . On peut considérer que les diodes  $D_3 \dots D_6$  forment une porte « OU ».

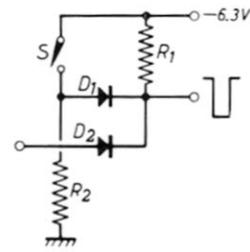


Fig. 38. — Montage pour la remise à zéro manuelle d'un compteur.

trains d'impulsions » peuvent être transmises par la porte à la borne appropriée de remise à zéro.

Un compteur peut aussi être placé sur toute autre position à volonté, à l'aide d'une impulsion convenable. Ce procédé s'appelle « prédétermination ». Les quatre diodes  $D_3 \dots D_6$  de la figure 37 doivent alors être reliés aux bases des seuls transistors qui sont conducteurs dans l'état demandé du compteur.

## IV. — LE GÉNÉRATEUR DE TRAINS D'IMPULSIONS

Le générateur de trains d'impulsions constitue l'un des organes essentiels du groupe calculateur. Il délivre une série d'impulsions sur diverses sorties, à des instants différents, selon un programme défini. Elles sont produites par un générateur d'impulsions et transmises aux diverses sorties à travers des portes.

A la sortie de EF, les impulsions sont appliquées en parallèle aux huit portes « ET » ( $A_1 \dots A_8$ ) et à l'entrée d'un compteur binaire appelé « sélecteur de porte ». Il est formé par une cascade de quatre flip-flops dont les tensions de collecteur déterminent les niveaux des portes  $A_1 \dots A_8$ , indiqués plus loin. Les portes sont reliées de telle manière que le train d'impulsions exigé soit obtenu à leurs sorties.

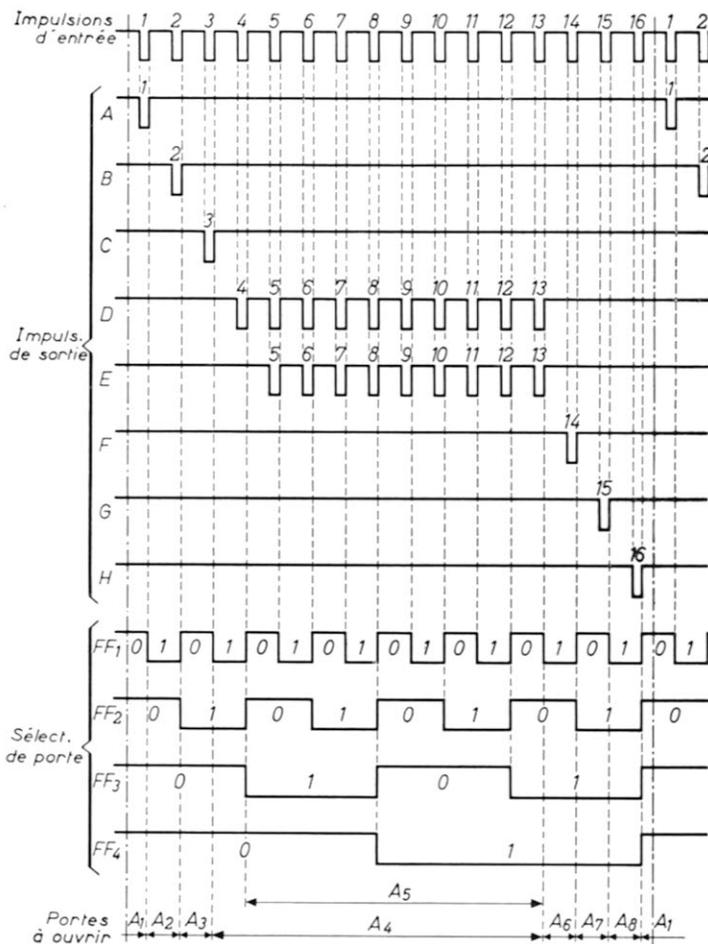


Fig. 39. — Trains d'impulsions et les états correspondants des flip-flops dans le sélecteur de porte.

### Schéma par blocs

La figure 39 montre le schéma par blocs du générateur des trains d'impulsions qui sont produites continuellement par l'un des deux générateurs  $PG_1$  et  $PG_{11}$ . On leur donne la forme désirée à l'aide du conformateur d'impulsions PS. L'un des générateurs a une fréquence de répétition de 150 kHz et on l'utilise pour tous les calculs, l'autre, d'une fréquence de 10 Hz, sert aux essais.

Le conformateur d'impulsions est suivi d'une porte « ET » ( $A_9$ ) appelée « porte centrale ». Elle transmet ou arrête toutes les impulsions, selon la position du « flip-flop de porte centrale ». Ce flip-flop peut être positionné ou remis à zéro à l'aide de signaux appliqués sur l'un ou l'autre de ses transistors avec un niveau haut ou bas à la porte. Dans la situation représentée sur le schéma par blocs, la moitié de droite du flip-flop est bloquée, donc un signal à faible niveau est appliqué à la porte centrale. Ainsi, les impulsions sortant de conformateur peuvent passer à travers l'étage à émetteur chargé EF.

### Le train d'impulsions

Le nombre et la succession des impulsions « d'horloge », tels qu'on les observe à la sortie des portes  $A_1 \dots A_8$ , sont représentés à la figure 40. Tout ce programme se répète automatiquement lorsque 16 impulsions ont été délivrées par l'étage à émetteur chargé. Ce cycle de 16 impulsions résulte naturellement du fonctionnement de la porte de sélection utilisée, puisqu'elle contient quatre flip-flops. Les impulsions d'horloge ont une durée de  $2 \mu s$  et une fréquence de répétition de 150 kHz. Les 16 impulsions d'un cycle sont réparties de la manière suivante entre les huit sorties :

n° 1 à sortie A	n° 5 à 13 à sortie E
n° 2 à sortie B	n° 14 à sortie F
n° 3 à sortie C	n° 15 à sortie G
n° 4 à 13 à sortie D	n° 16 à sortie H

Toute référence ultérieure à une impulsion A, à une impulsion C, etc. signifie l'impulsion qui apparaît à la sortie A, ou à la sortie C, etc.

Afin de produire le train d'impulsions décrit, les portes ( $A_1 \dots A_8$ ) sont commandées par les tensions de collecteur des transistors du sélecteur de porte. Afin de saisir comment le sélecteur de porte est couplé aux portes qu'il commande, il est indispensable de savoir de quelle manière les tensions varient dans le sélecteur de porte avec le nombre des impulsions d'horloge injectées. La convention faite à la page 11 sera employée ici pour décrire l'état du flip-flop. La figure 41 décrit le mode de liaison de ces bascules. Comme on l'a déjà dit (page 29), d'après cette convention, un flip-flop déclenche le suivant de la série lorsque l'état du premier passe de 1 à 0.

Si les collecteurs des transistors de gauche de chaque flip-flop sont notés c et ceux de droite c' (fig. 41), lors qu'un flip-flop est à l'état 0, c est à un niveau fort et c' à un niveau faible. Au contraire, à l'état 1, c est à un niveau faible et c' à un niveau fort.

Afin d'ouvrir les portes « ET », leurs entrées doivent être reliées à des niveaux qui sont bas à ce moment : c'est-à-dire à c' d'un flip-flop à l'état 0 ou à c d'un flip-flop à l'état 1. On a fait figurer également, sur la figure 40, les états des quatre flip-flops pour différents nombres d'impulsions d'horloge appliqués et on a mentionné les portes qui doivent être ouvertes pour le passage des impulsions successives.

Le nombre de niveaux d'entrée que l'on doit fournir à une porte dépend du nombre d'impulsions que la porte doit laisser passer et des instants où elles doivent le faire. Souvent, on a besoin, seulement, d'un ou deux niveaux d'entrée. Par exemple, afin d'admettre les impulsions de 1 à 8 à travers la porte, un seul niveau d'entrée est exigé, il est appliqué à c' de FF4 (voir la fig. 40). Cette borne présente un faible potentiel pendant les 8 premières impulsions d'horloge et un fort pendant les 8 dernières impulsions du cycle.

## Distribution des impulsions d'horloge

La porte  $A_1$  ne doit transmettre que la première impulsion d'horloge (impulsion A) de chaque cycle de 16. Donc  $A_1$  a quatre entrées de commande reliées à  $c'$  des quatre flip-flops (voir la fig. 40). Toutes les tensions d'entrée de  $A_1$  sont négatives seulement avant et pendant la première impulsion, ce qui ouvre la porte. Il est sans importance que la première impulsion fasse changer d'état le sélecteur de porte car le passage d'un compte à l'autre est causé par la queue d'impulsion, donc  $A_1$  n'est pas fermée jusqu'au moment où l'impulsion la traverse.

Une même explication convient aussi pour les impulsions B, C, F, G et H (qui consistent aussi en une série limitée à une seule impulsion) sauf que les quatre niveaux d'entrée des portes correspondantes doivent être reliés au sélecteur de porte comme l'indique le tableau suivant :

Ligne d'impulsion	Entrées reliées à			
	FF1	FF2	FF3	FF4
A	$c'$	$c'$	$c'$	$c'$
B	c	$c'$	$c'$	$c'$
C	$c'$	c	$c'$	$c'$
F	c	$c'$	c	c
G	$c'$	c	c	c
H	c	c	c	c

Cette solution simple ne peut être employée avec les impulsions D et E, qui exigent l'ouverture de leurs portes de la quatrième à la treizième impulsions d'horloge et de la cinquième à la treizième, respectivement. La figure 39 montre que FF3 et FF4 présentent, respectivement, les états 1 et 0 durant les impulsions 5 à 8. Une porte « ET » dont les niveaux d'entrée sont reliés avec c de FF3 et  $c'$  de FF4 va permettre aux impulsions de 5 à 8 de la traverser. De même, FF3 et FF4 ont des états respectifs 0 et 1 durant les impulsions 9 à 12. Donc une porte « ET » dont les niveaux d'entrée sont reliés à  $c'$  de FF3 et c de FF4 va transmettre les impulsions 9 à 12. Si ces deux portes « ET » sont reliées à une porte « OU », cette dernière transmet toutes les impulsions de 5 à 12.

La sortie E exige une porte « ET » supplémentaire pour la treizième impulsion. Cette porte peut être établie suivant les mêmes principes que celle prévue pour l'impulsion A et on peut ensuite la combiner avec les autres portes « ET » par une même porte « OU ».

La sortie D exige une porte supplémentaire « ET » pour fournir la quatrième impulsion. Cette porte est reliée aux autres portes « ET » par une porte « OU ».

Cette disposition est résumée dans le tableau ci-dessous :

	FF1	FF2	FF3	FF4	Impulsions transmises
1 <sup>re</sup> porte « ET »	—	—	c	$c'$	5 - 8
2 <sup>e</sup> porte « ET »	—	—	$c'$	c	9 - 12
3 <sup>e</sup> porte « ET »	$c'$	$c'$	c	c	13
4 <sup>e</sup> porte « ET »	c	c	$c'$	$c'$	4

Ce tableau ci-dessus est aussi applicable à la porte  $A_5$  qui transmet les impulsions E sauf que la 4<sup>e</sup> porte « ET » n'est plus employée, dans ce dernier cas.

La disposition pour les impulsions D, mentionnée ci-dessus, est représentée par le schéma de la figure 42.

## Générateur d'impulsions et conformateur

Les générateurs d'impulsions  $PG_I$  et  $PG_{II}$  du schéma par blocs de la figure 39 sont des multivibrateurs instables.

Leurs montages sont, tous deux, du type indiqué par la figure 43. Les valeurs des éléments pour les oscillateurs à 150 kHz et à 10 Hz sont indiquées dans la légende du dessin.

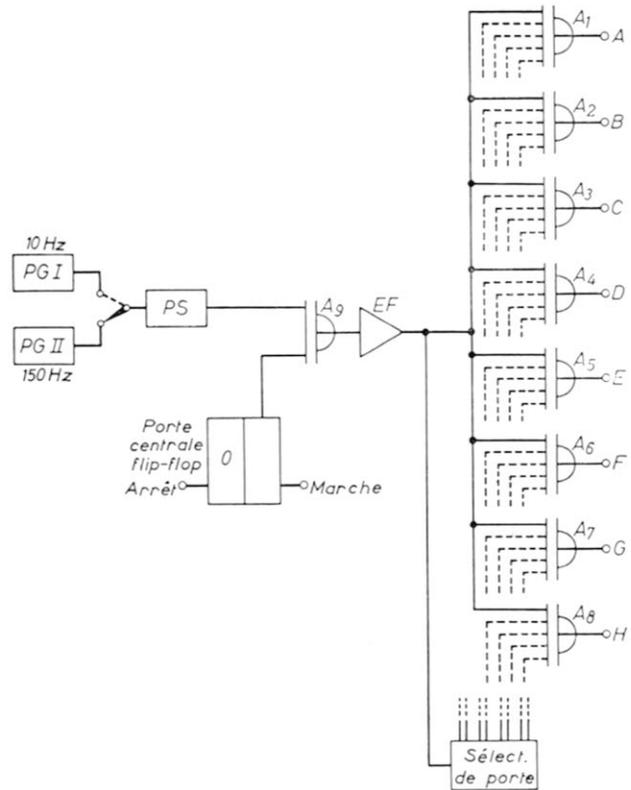


Fig. 40. — Schéma par blocs du générateur de trains d'impulsions.

Le bord négatif de l'impulsion produite par un multivibrateur instable n'est pas aussi raide que le bord positif. Donc, le multivibrateur instable est suivi, pour obtenir des impulsions d'horloge rectangulaires, d'un conformateur. C'est un multi-

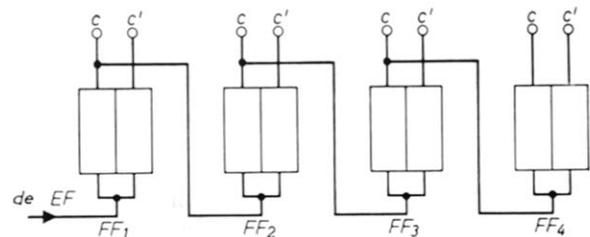


Fig. 41. — Liaisons des flip-flops dans le sélecteur de porte (compteur binaire).

vibrateur monostable déclenché par le générateur d'impulsions (fig. 44). La moitié de droite du multivibrateur monostable ne contient pas de condensateur et le bord négatif de l'impulsion qu'il produit est donc bien raide. Le bord positif l'est aussi, tout comme ceux des impulsions fournies par un multivibrateur instable.

La durée des impulsions d'horloge est complètement déterminée par les caractéristiques du monostable. Il est donc possible d'utiliser un oscillateur symétrique pour 150 kHz et pour 10 Hz. Seule la fréquence de répétition des impulsions d'horloge est commandée par le multivibrateur instable précédent. L'amplitude des impulsions sortant du conformateur est de  $-5\text{ V}$ , c'est-à-dire la différence entre les tensions de collecteur de  $T_1$  à l'état conducteur et à l'état bloqué.

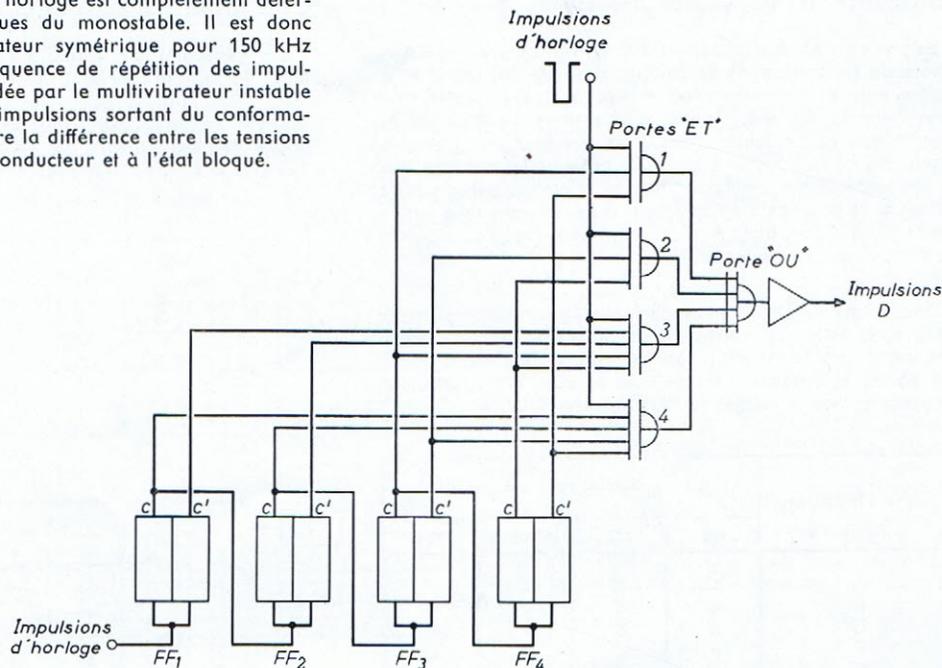


Fig. 42. — Disposition du circuit de porte servant à obtenir les impulsions D.

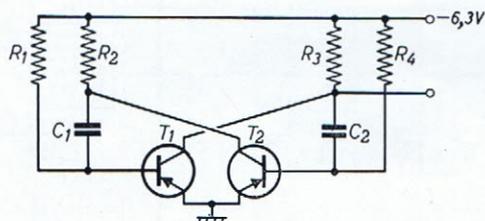


Fig. 43. — Montage des générateurs d'impulsions PG I et PG II de la fig. 4-1 (fréquences : 150 kHz et 10 Hz).

150 KHz	10 Hz
$R_1 = 68\text{ k}\Omega$	$68\text{ k}\Omega$
$R_2 = 1\text{ k}\Omega$	$1\text{ k}\Omega$
$R_3 = 1\text{ k}\Omega$	$1\text{ k}\Omega$
$R_4 = 56\text{ k}\Omega$	$56\text{ k}\Omega$
$R_5 = 100\text{ k}\Omega$	$100\text{ k}\Omega$
$C_1 = 120\text{ pF}$	$1,6\text{ }\mu\text{F}$
$C_2 = 120\text{ pF}$	$1,6\text{ }\mu\text{F}$

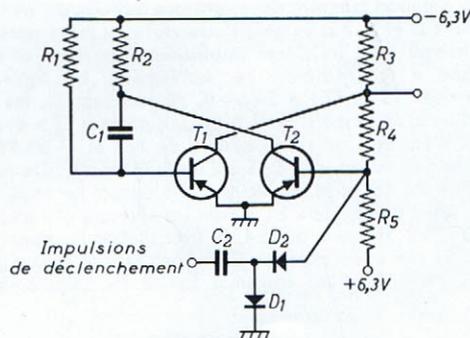


Fig. 44. — Montage du conformateur d'impulsions PS de la fig. 4-1.

$R_1 = 12\text{ k}\Omega$	$C_1 = 470\text{ pF}$
$R_2 = 1\text{ k}\Omega$	$C_2 = 560\text{ pF}$
$R_3 = 1\text{ k}\Omega$	$D_1 = \text{OA } 200$
$R_4 = 5,6\text{ k}\Omega$	$D_2 = \text{OA } 200$
$R_5 = 39\text{ k}\Omega$	

Les schémas publiés sont donnés sans garantie quant à leur protection éventuelle par des brevets.

Le Gérant : R. GONDROY

## C<sup>IE</sup> DES PRODUITS ÉLÉMENTAIRES POUR INDUSTRIES MODERNES

Services Comm<sup>x</sup> et Magasins : 7, passage Charles Dallery - PARIS-XI<sup>o</sup>

Téléphone : VOLtaire 18-50

Usine à EVREUX

R. C. Evreux 55 B 74